

# 基于多通道相位同步技术的数字阵列模块的自动测试系统设计

赵安祺<sup>1</sup>, 于洪涛<sup>1</sup>, 刘健<sup>1</sup>, 叶伟梁<sup>2</sup>, 史思远<sup>1</sup>, 陈卫卫<sup>1</sup>

(1. 中国电子科技集团 电子科学研究院, 北京 100041;

2. 广州航新航空科技股份有限公司, 广州 510663)

**摘要:** 随着数字阵列雷达在空战领域的广泛应用, 作为其核心组件的数字阵列模块的测试需求日益迫切; 传统手动测试方法难以满足其高精度、快速化的维修检测要求, 故对上位机测试软件和硬件资源进行集成, 实现了 DAM 自动测试所需四路时钟激励信号的相位同步设计, 摆脱了外部本振参考源分机的刚性约束; 该设计实验表明, 自动实现了发射脉内信噪比、接收信噪比等测试的序列执行、数据采集、处理分析全过程, 将单模块测试时间缩短至十分钟级别, 且测试结果的一致性与可靠性显著优于传统手动测试方法; 目前该设计已正式投入某型数字阵列模块的测试流程中, 为实验调试、外场保障等应用场景提供了重要的支撑。

**关键词:** 数字阵列雷达; 数字阵列模块; 面向信号的自动测试系统; 多通道相位同步技术; 性能测试; 系统集成

## Digital Array Module Based on Multi-Channel Phase Synchronization Technology Design of the Automated Testing System

ZHAO Anqi<sup>1</sup>, YU Hongtao<sup>1</sup>, LIU Jian<sup>1</sup>, YE Weiliang<sup>2</sup>, SHI Siyuan<sup>1</sup>, CHEN Weiwei<sup>1</sup>

(1. China Academy of Electronics and Information Technology, Beijing 100041, China;

2. Guangzhou Hangxin Aviation Technology Co., Ltd., Guangzhou 510663, China)

**Abstract:** With the widespread application of digital array radar in air combat, the testing requirements for digital array modules—its core components—have become increasingly urgent. Traditional manual testing methods struggle to meet the high-precision, rapid repair and inspection demands. By integrating the host computer's testing software and hardware resources, the phase-synchronized design of four clock excitation signals required for DAM automatic testing was achieved, eliminating the rigid constraints imposed by external local oscillator reference sources. Experiments demonstrate that the automated execution of testing sequences, data acquisition, and processing analysis for metrics such as transmit pulse SNR and receive SNR has been fully realized, reducing single-module testing time to the ten-minute level. Moreover, the consistency and reliability of test results significantly outperform traditional manual methods. This system has now been officially deployed in the testing process of a certain type of digital array module, providing critical support for applications like experimental debugging and field maintenance.

**Keywords:** digital array radar; digital array module; signal oriented automatic testing system; multi channel phase synchronization technology; performance testing; system integration

## 0 引言

数字阵列雷达 (DAR, digital array radar) 作为空域作战体系的核心中枢和战略优势来源, 在军事领域起着至关重要的作用<sup>[1]</sup>。在数字阵列雷达中, 数字阵列

模块 (DAM, digital array module) 是其最核心、最前沿的技术体现, 作用至关重要<sup>[2]</sup>。但因其通道数量通常较多, 每个通道都需要进行完整的性能参数测试与故障诊断。本文针对数字阵列模块测试传统测试效率低下、一致性差且易受人因素影响的问題, 设计了一种

收稿日期:2025-10-29; 修回日期:2025-11-14。

作者简介:赵安祺(2002-),男,大学本科,工程师。

引用格式:赵安祺,于洪涛,刘健,等.基于多通道相位同步技术的数字阵列模块的自动测试系统设计[J].计算机测量与控制,2026,34(2):96-103.

高效的数字阵列模块自动测试方法。目前大部分单路 DAM 自动测试方法都以外部本振参考源分机作为基准源。文献 [3] 描述了 DAM 的各项指标以及自动测试系统的工作原理和主要功能。文献 [4-5] 基于 Lab-view 和 Visual C++ 的编程方法,实现 DAM 组件的全自动测试。文献 [6] 介绍了 DAM 自动测试中通道数字化接收性能指标的数据分析处理方法。文献 [7] 介绍了数字阵列雷达收发组件多通道接收机指标的快速测试。文献 [8] 设计了内置参考源模块的便携式 DAM 自动测试系统。文献 [9] 设计了 4 路 DAM 并行测试的多路 DAM 自动测试系统。

与依赖仪器与配试设备、逐项手动操作的传统测试方法相比较,本设计的自动测试系统(ATS, automatic test system)不再依赖外部本振参考源,以其高精度时钟信号同步设计,并基于分层架构的专用测试软件,实现了对多通道数字阵列模块的独立的、自动化的激励加载与响应分析。该设计不仅能自动完成发射脉内信噪比、接收信噪比、输出平均功率等指标的快速测量,还具备故障诊断与数据管理能力。实验验证表明,该系统极大提升了测试效率与结果可靠性,有效降低了测试成本与人工干预强度。该系统有效解决了数字阵列模块在实验调试、外场保障过程中的测试需求,具有重要的工程应用价值<sup>[10]</sup>。

## 1 系统结构及原理

数字阵列模块作为相控阵雷达系统中至关重要的射频前端组成部分,其性能优劣直接关系到雷达系统的整体功能与指标实现。该模块的正常运行严格依赖于四路具备高稳定特性的激励信号,其中包括两路时钟信号与两路本振信号。这些激励信号不仅需具备极低的单边带相位噪声,以保证信号频谱纯度,还必须拥有优异的长期频率稳定度,以应对温度变化、时间漂移等环境因素的影响。更为关键的是,多路信号之间必须实现严格且可控制的相位同步,只有这样才能确保雷达波束指向具备高精度与高敏捷性,同时有效降低旁瓣电平,提升系统的抗干扰与目标分辨能力。

传统方法通常依赖于独立的通用仪器(如矢量信号源、网络分析仪等)搭建测试环境,尤其高度依赖外部的高精度本振参考源。每个需要频率基准的仪器都必须连接到外部本振参考源的基准时钟上,以确保所有设备同步。这套系统的搭建、连接和校准过程极其繁琐耗时,且极易因人为因素(如操作失误、误读数据)导致结果不一致。一个模块的测试往往需要数小时甚至更长时间,效率极低,难以满足生产调试与外场保障维护中对测试吞吐量的要求。DAM 传统测试方法如图 1 所示。

自动测试方法通过集成化的硬件平台和专业的测试

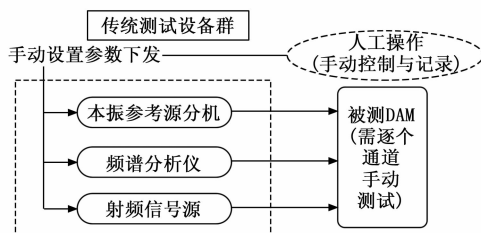


图1 DAM传统测试方法原理图

软件,将信号生成、信号分析、开关切换、数据处理等功能融为一体<sup>[11]</sup>。其最大优势在于具有极高的测试效率与自动化程度。系统通过预编程的测试序列,能够自动、连续、高速地执行所有测试项目并生成详细报告,将单模块测试时间缩短至十分钟级别,效率相比手动方法提升十倍甚至数十倍。更重要的是,在基准信号方面,自动测试系统实现了内在的自洽与独立。系统不再依赖外部本振参考源分机,其核心在于采用了“4路时钟激励信号相位同步”的设计。由于发射和接收共享同一个内部时钟源,形成了一个封闭且高度同步的闭环系统,从根本上消除了因不同参考源带来的频率和相位误差。这种“自同步”机制不仅简化了系统连接、降低了硬件成本和复杂度,还极大地提高了测试的稳定性和可重复性,确保了大规模测试中结果的一致性。DAM 自动测试方法原理如图 2 所示。

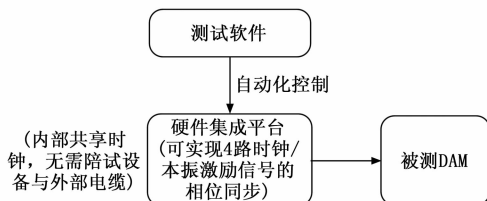


图2 DAM自动测试方法原理图

因此,本项设计的核心目标在于构建一个可工作于实际测试环境的四通道高精度相位同步信号生成系统,旨在为 DAM 的测试与验证提供完全满足相控阵雷达要求的激励信号源<sup>[12]</sup>。与传统测试架构相比,本方案的一个重要创新是彻底摆脱了对专用外部本振参考源分机的依赖。传统系统中,该外部设备不可或缺,用于提供统一的时钟参考,但也带来了系统复杂度高、联试程序刚性等问题。本设计通过内置高稳定参考和智能同步架构,有效克服了上述限制,特别适用于实验室研发调试、外场保障快速维修检测以及多单元协同测试等应用场景<sup>[13-14]</sup>。

在相位同步系统的实现层面,我们选用了内置有高性能恒温晶振的是德科技 N5183B 微波模拟信号发生器。该器件凭借其极低的相位噪声基底和出色的长时频率稳定度,能够为整个同步系统提供系统级的高纯度、

低抖动参考时钟。系统整体采用经典的“主机—从机”(Master-Slave)同步架构,该架构广泛用于多设备间的时钟分发与相位对齐。在此架构中,“主机”设备被配置为使用其内部生成的时钟信号作为整个系统的唯一频率基准;而多台“从机”设备则通过其标准化的外部参考输入接口,接收来自主机的统一时钟信号,从而实现所有输出信号的同频同相。

在具体的实施过程中,以一台 N5183B 信号发生器作为系统的“主机”。通过编程控制(程控),主机输出一路相位锁定的 10 MHz 参考信号,该信号被输送至一个一分二功分器的输入端口。功分器的作用是将输入的单—参考信号平均地分成两路完全一致的输出信号,这两路信号在幅度和相位特性上均保持高度一致。随后,这两路参考信号被分别接入另外两台作为“从机”的仪器的外部参考时钟输入端口。当从机仪器检测到其参考输入端口存在有效且稳定的外部参考信号时,其内部逻辑会自动触发参考源切换操作,将工作模式从内部时钟源切换至外部参考模式。在这一模式下,从机设备的高精度锁相环(PLL, phase-locked loop)电路将启动,并将其内部时钟振荡器(VCO, voltage-controlled oscillator)严格锁相至输入的外部参考信号。通过这一系列的自动识别、切换与锁相过程,从机所生成的所有输出信号(包括本振与时钟)均能够与主机设备之间实现微秒级甚至更高精度的相位同步,从而形成一个高度一致性且稳定可靠的多通道激励信号产生系统。

在搭建此测试环境基础上,通过数据采集模块及平台测试程序的外部函数调用,进行 DAM 指标数据的采集、处理及上报<sup>[15]</sup>。

综上所述,本设计不仅成功实现了为先进相控阵雷达 DAM 测试所必需的多通道、高精度、相位同步激励信号的生成,更通过架构创新显著提升了测试系统的集成度、部署灵活性和环境适应性。

## 2 系统硬件设计

该自动测试系统硬件设计部分包括大电流直流电源、直流电源、综合测试仪、频谱分析仪、射频信号源、函数发生器、数据采集模块、测试夹具、微波开关组合及固定衰减器等。系统硬件设计如图 3 所示。

1) 大电流直流电源:用于提供 DAM 测试所需的稳定电源信号,使其能正常上电工作。

2) 直流电源:为数据采集模块单独

供电。

3) 综合测试仪:提供射频信号输出给 DAM 各通道,用于接收信噪比测试。

4) 频谱分析仪:接收 DAM 各通道输出的射频信号,用于发射脉内信噪比测试以及发射功率测试。

5) N5183B 信号发生器:该设备用于提供相位锁定的 10 MHz 信号作为时钟源,以及提供一本振信号。

6) 射频信号源:用于提供 DAM 测试正常工作所需的二本振信号。

7) 函数发生器:双通道,用于提供 DAM 以及测试夹具所需的时钟信号。

8) 数据采集模块:通过以太网与自动测试系统的工控机交互,再通过光纤与 DAM 交互,实现工控机对 DAM 进行参数设置以及对 DAM 上报的数据进行分析及处理,并将 DAM 的以太网通信状态、实时工作温度、接收信噪比结果等数据上报到工控机<sup>[16]</sup>。

9) 测试夹具:一端与 DAM 收发通道连接器采用适配的快插设计,同时连接数字阵列模块 16 路收发通道,另一端为 16 根射频电缆与自动测试系统(微波开关)相连,DAM 发射或接收的射频信号均通过测试夹具与平台交互。

10) 微波开关组合:与 DAM 测试夹具的 16 路通道、固定衰减器、综合测试仪相连,可通过配置各个微波开关的继电器吸合将 DAM 各路通道分别与频谱仪或综测仪之间的链路联通,进行收发测试。

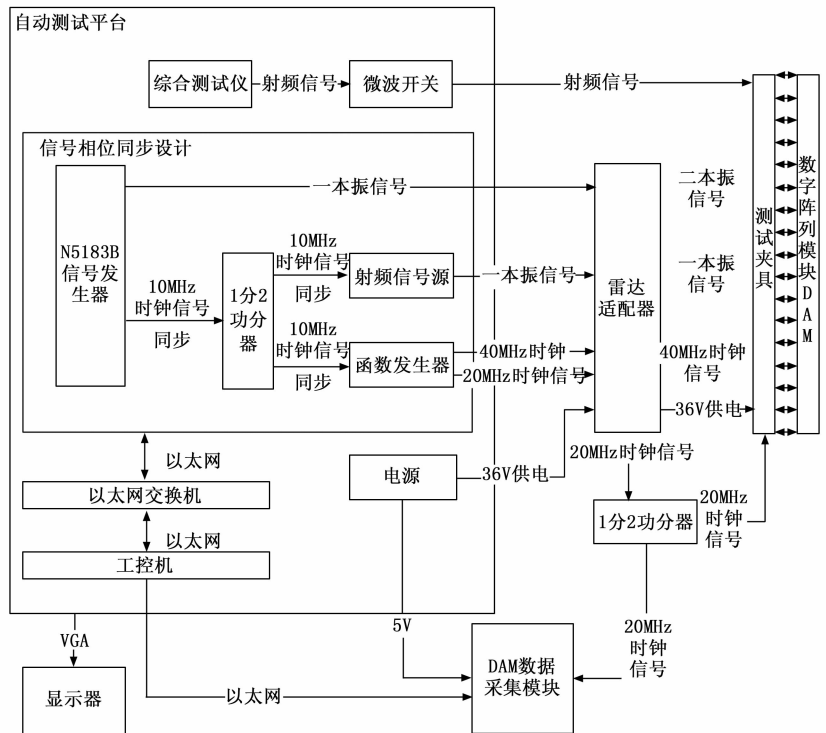


图 3 系统硬件设计图

11) 固定衰减器: 40 dB 衰减值, 通过射频电缆与频谱仪以及微波开关相连, 由于 DAM 发射功率较大, 超出频谱仪的承受范围, 固定衰减器可将 DAM 发射功率衰减, 用于保护频谱仪。

12) 雷达分系统适配器: 作为自动测试系统平台与测试电缆之间的接口适配器, 把系统平台的部分或全部测试资源进行适当的转接或调理, 输出到适配器前面板的接口中, 再通过相应的测试线缆连接到被测机载设备。如本次测试中平台通过雷达适配器传输的信号包括 DAM 电源信号、数据采集模块电源信号与时钟信号。

### 3 系统软件设计

#### 3.1 软件设计思路和编程方法

面向信号通用自动测试软件基于先进信号模型和组件化架构, 核心技术体系严格遵循多项国际标准, 包括 IEEE 1641 - 2010 (信号与测试定义)、IEEE 1671 (ATML 框架)、IEEE 1232 (诊断推理与知识表示)、IEEE 1636.1 (软件接口与信息集成) 以及 ARINC 626 (航空电子测试规程) 等, 可用于对机载电子设备的原位或离位的功能检查、性能测试和故障诊断, 以及设备的全生命周期自动测试、维护保障、定期检查。

该架构以“TPS 开发平台”为核心, 提供从测试程序、诊断模型到适配器、仪器配置的全套开发工具。开发完成的测试程序集由“TPS 运行平台”执行, 其通过“ATLAS 编译器”转换为可执行指令, 并由“运行期执行引擎”调度“驱动控制层”的各种标准驱动(如 IVI、SCPI) 来操控实际仪器硬件。整个系统由“数据管理与查询”模块保障数据流与资源状态的可控性, 并通过“诊断推理引擎”

等模块实现智能化的故障诊断, 最终构建了一个从开发、调试到运行、诊断的全生命周期一体化测试解决方案。软件的总体架构如图 4 所示。

在测试程序开发方面, 测试软件提供了完整的开发管理环境, 支持基于 ATML (Automatic Test Mark-up Language) 标准的测试描述文件的编写、调试与执行<sup>[17-18]</sup>。该系统具备对传统测试程序的导入与解析能力, 可实现遗留测试资源的平滑迁移与集成。同时可通过平台内置的 ATML 架构编辑器, 对符合 IEEE 1671 族标

准的信息模型, 通过对数字阵列模块测试项目需求描述、测试配置、诊断信息等进行创建、修改与读取操作, 强化测试资产的可管理性与可交换性<sup>[19]</sup>。该平台在测试时自动解析信号需求, 匹配仪器能力, 并基于 IEEE 1671 标准 (ATML 框架) 数据调用相应驱动, 自动执行测试任务。

在诊断技术方面, 平台集成基于 IEEE 1232 标准的诊断推理引擎, 测试软件利用 UUT 相关性模型生成符合 IEEE 1232 标准的相关性矩阵模型 (D 矩阵模型), 再进行 D 矩阵优化、优选测试点等操作, 从而生成诊断策略, 软件测试引擎在测试完成后调用内置的故障诊断推理机, 将测试结果与 D 矩阵推断模型和诊断策略结合, 实现逐步推理, 将故障隔离到内场可更换单元 (SRU, shop replaceable unit) 级别的功能。此外, 测试软件总结以往排查经验, 使故障诊断系统具有自学习能力, 允许用户在 ATS 使用期间补充每次维修确认的 SRU 故障信息, 系统能不断修正 SRU 故障率, 使后续的故障隔离和故障维修建议趋于准确。系统还提供完善的辅助管理模块, 以满足复杂测试任务中对安全性和可追溯性的要求。

该软件平台的重要架构在于彻底实现了数字阵列模块测试程序集 (TPS, test program set) 与具体测试硬件平台的解耦。由于采用面向信号的设计方法, 测试逻辑仅与数字阵列模块测试需求相关, 而与底层的仪器类型、接口适配或信号路由细节无关, 从根本上保证了 TPS 的可移植性, 符合现代测试系统开放性与模块化的发展趋势<sup>[20]</sup>。

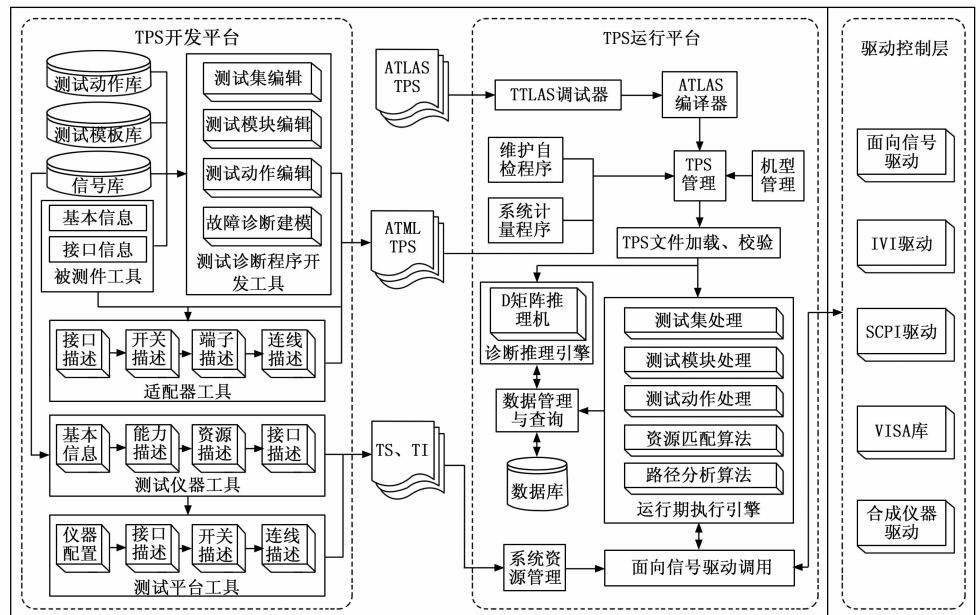


图 4 软件总体架构图

### 3.2 软件实现流程图

软件实现流程如图 5 所示。

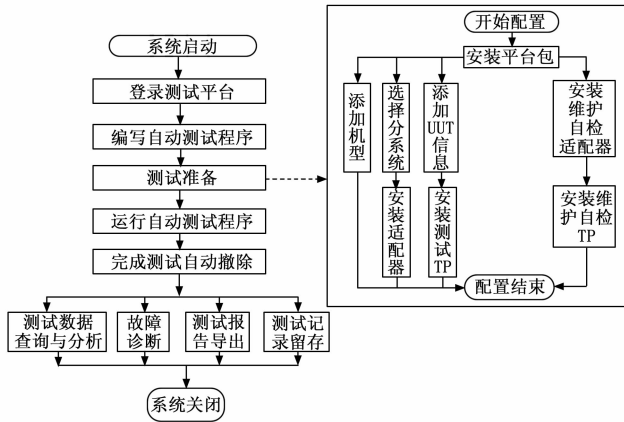


图 5 软件实现流程图

## 4 实验结果与分析

### 4.1 时钟信号相位同步验证

系统起始于 N5183B 信号发生器作为主机。“主机”信号源采用恒温晶振 (OCXO, oven controlled crystal oscillator) 技术生成高精度的时钟信号。OCXO 由恒温槽控制电路和晶体振荡器电路构成。系统加电后,对石英晶体的两个电极上施加交变电压,使晶体产生机械振动,同时生成串联电路与并联电路的交变电场。图 6 为晶振电气等效电路和电抗频率特性曲线图。

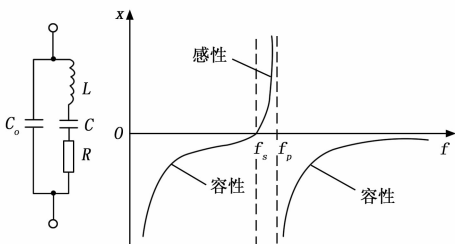


图 6 晶振电气等效电路和电抗频率特性曲线图

串联谐振频率:

$$f_s = \frac{1}{2\pi \sqrt{LC}} \quad (1)$$

并联谐振频率:

$$f_p = \frac{1}{2\pi \sqrt{L \left( \frac{C * C_0}{C + C_0} \right)}} \quad (2)$$

式中,  $f_s$  为串联谐振频率,  $f_p$  为并联谐振频率,  $C$  为串联电容,  $C_0$  为并联电容。

由于  $C$  远小于  $C_0$ ,  $f_s$  和  $f_p$  非常接近。在这一狭窄频率范围内,晶振整体表现为感性,通过外部并联电容(负载电容)可构成并联谐振电路,用于生成稳定的振荡信号。将并联谐振电路加到负反馈电路中,构成正弦波振荡电路,与负载电容相等的电容并联,保证晶振在

额定频率下工作。

同时,将石英晶体置于恒温槽内,恒温晶体振荡器首先启动其内部温控机制,通过集成加热器、温度传感器将晶体快速稳定在其频率-温度特性的拐点温度,建立具有  $\pm 0.1$  ppb 量级温度稳定度的基频参考信号。

该参考信号作为整个频率合成系统的时基源头,被引导至一分二功分器的输入端口。功分器在此承担关键信号分配职能,其内部基于传输线变换或电阻网络结构,将输入信号能量尽可能均等地分配到两个输出端口。高性能功分器需实现输出端口间的高隔离度,并严格保持两路输出信号的幅度平衡(典型值优于 0.1 dB)和相位平衡(典型值优于 1 度)。这一过程的完整性直接决定了后续同步精度,任何分配不对称都将直接转化为系统相位误差。

功分器的两路输出通过等长、同类型的低相位抖动同轴电缆,分别连接至两台从机设备的外部参考输入端口。从机设备持续监测该输入端,通过检测电路判断信号频率是否为 10 MHz、信号电平是否处于有效工作范围(通常要求高于 -10 dBm)。一旦确认信号有效,从机设备的控制逻辑将自动执行时钟源切换,从内部时钟模式转为外部参考模式。此切换过程通常伴随状态寄存器的更新,并可通过程控接口进行状态查询。

切换完成后,从机内部的锁相环电路开始工作。“从机”内部的锁相环作为一个精密的伺服系统开始工作,其有着“相位对比→滤波决策→VCO 调整→反馈比较”的闭环机制。“从机”信号源接入外部参考时钟后,内部压控振荡器工作在自由振荡频率上。分频器对 VCO 进行输出分频,与参考时钟共同送入相位检测器中。由于与参考时钟不同频、不同相,其相位频率检测器持续比较外部输入参考信号与反馈信号的相位差,并将该差异转化为误差电压信号。环路滤波器将这个变化的误差电平平滑成一个缓慢的直流电压,施加于 VCO 的调谐端,VCO 在控制电压的作用下,输出频率向参考频率靠拢,完全相等时,系统进入“锁频”状态。此时,PLL 继续工作,通过微调 VCO 的频率,将固定的相位差缩小到 0,内部 VCO 的输出最终在相位上完全锁定于外部输入的 10 MHz 参考,“从机”达到相位锁定状态。锁定后,从机设备的所有时序功能,包括射频信号的生成、采样时钟的基准、以及触发信号的输出,均衍生自该已锁定的时钟域。“从机”信号源原理如图 7 所示。

整个信号流程为:主机程控输出→10 MHz 参考信号→同轴电缆传输→功分器输入→功分器分路为两路→经电缆传输至从机 Ref In→从机识别并切换时钟源→内部 P 锁相环锁定→从机输出信号与主机同步。

因此,整个系统通过主机生成参考、功分器无损分

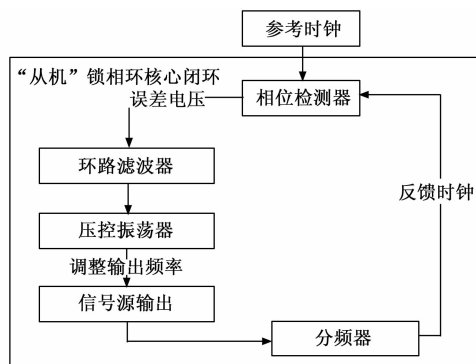


图7 “从机”锁相原理图

配、从机识别并最终通过 PLL 锁定的技术路径,实现了多台仪器间的高精度相位同步。所有输出信号的相对相位关系保持固定和可预测,满足了多通道信号处理对时序一致性的严苛要求。

为测量 4 路时钟信号的相位同步精度,本文采取 4 通道示波器测量计算时钟信号相位角的方法进行评估。选用的示波器 4 个独立通道均支持 350 MHz 带宽与 2.5 GS/s 采样率,可同步采集 4 路信号并进行时序关联分析,将 4 路时钟信号源设置相同频率和电平,通过相同材质与长度的电缆输出到示波器,减小电缆长度与材质的影响,选取通道 1 作为触发源边沿触发,同步采集 4 路通道的时钟信号。通过示波器观察 4 路信号的波形,选取通道 1 波形的周期为  $T$ ,测得波形 2、波形 3 和波形 4 的过零点时间差分别为  $\Delta t_1$ 、 $\Delta t_2$ 、 $\Delta t_3$ ,利用相位角公式:

$$\varphi = \left(\frac{\Delta t}{T}\right) * 360^\circ \quad (3)$$

式中,  $\varphi$  为相位差,  $\Delta t$  为时间差,  $T$  为周期,

分别计算波形 1~4 与波形 1 的相位角  $\varphi_2$ 、 $\varphi_3$ 、 $\varphi_4$ 。测得的相位角在  $\pm 0.05^\circ$  之间是为相位同步。

以 4 通道均输出 20 MHz 单载波信号为例,使用示波器监测其工作 60 分钟后的多通道相位同步情况,验证结果如图 8 所示。

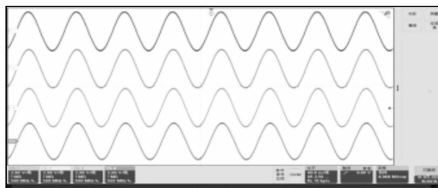


图8 信号相位同步波形图

## 4.2 发射脉内信噪比及发射功率测试

发射脉内信噪比是评估单个脉冲持续时间(脉内)信号质量的核心环节,直接影响雷达的探测距离、分辨力。较高的脉内信噪比意味着雷达具有更好的目标检查能力、更高的探距精度和更强的抗干扰能力。

发射脉内信噪比计算方法:从采集的总信号中,通过数学方法剔除理想的纯净信号成分,剩下的就是噪声部分,计算两者的功率比。计算公式为:

$$\text{SNR}(\text{dB}) = 10 * \lg\left(\frac{P_{\text{signal}}}{P_{\text{noise}}}\right) \quad (4)$$

式中, SNR 为发射脉内信噪比,  $P_{\text{signal}}$  为理想信号功率,  $P_{\text{noise}}$  为噪声功率。

测试动作如下:

1) 建立频谱测量信号:在测试系统中创建并定义一个名为“信噪比测量”的测量信号,其类型指定为 SPECTRUM\_TEST (频谱测量)。该动作的核心是为频谱分析仪配置其精确测量所必需的一系列参数:设置中心频点为被测 DAM 的预期工作频点;根据信号特性设定扫描带宽 (SPAN),初始值应足够宽以捕获信号主瓣及周边频谱;分辨带宽 (RBW, resolution bandwidth) 根据脉冲宽度设定;参考电平 (Ref Level) 调整至略高于预期信号峰值功率的水平,避免测量饱和;设置测量模式为 Auto,以便自动识别信号峰值等关键特征点;Trace 模式选择为 Clear White,用于连续扫描并实时显示当前的数据,有效捕获脉冲信号的稳态频谱;采样点数根据精度需求初步设定。同时,在测量属性中明确勾选需要测试和返回的参数,包括峰值功率频率、次峰值功率频率、mark 点功率、相位噪声以及采样轨迹数据数组,为后续分析提供完整数据基础。

2) 连接射频路径:完成参数设置后,执行信号连接操作。该动作通过程控微波开关矩阵,将频谱分析仪的射频输入端口与被测 DAM 模块的射频通道建立物理连接。此步骤需确保开关切换指令准确无误。路径连接损耗已知且在系统校准范围内,保证信号传输的完整性,使频谱仪能够接收到待测的真实射频信号。

3) 读取频谱特征数据:触发频谱仪执行一次扫描测量,并读取在建立动作中预先勾选的待测属性数据。本步骤重点读取并记录返回的测量结果,即频谱上的峰值功率  $P_{\text{峰}}$  (dBm) 以及该峰值功率所对应的具体频率值 (Hz),此时  $P_{\text{峰}}$  的值即 DAM 发射功率的测试结果。这些数据是后续调整测量参数和计算信噪比的关键输入。

4) 优化频谱仪参数设置:基于上述步骤读取到的峰值功率频率,动态修改已建立的“信噪比测量”信号参数。将频谱仪的中心频率精确设置为刚才获取到的峰值频率值,确保信号主瓣位于频谱显示中心。随后,将扫描带宽调整至一个远大于信号本身带宽但能清晰展示脉冲谱线的范围,通常略大于 DAM 模块脉冲重复频率 (PRF, pulse repetition frequency) 的 2 倍,以确保在频谱上能稳定显示至少 3 个完整的脉冲谱线。同时,将频谱仪的采样点数具体设置为 1 000 点,以获得高分辨率的频谱数据。

5) 采集高分辨率频谱数据: 再次触发频谱仪进行扫描, 并读取其采样轨迹数据数组。将此数组数据完整赋值给一个预先定义的、长度为 1 000 的数组变量 Array。该数组包含了在当前设置下, 频谱仪在各个频率点上测量到的功率值, 是信号与噪声的原始混合数据。

6) 调用外部处理函数计算信噪比:

编写一个专用的外部数据处理函数并将其编译为可执行模块(此编写与编译工作仅在首次测试前进行一次, 后续测试直接调用)。将上一步骤中得到的包含 1 000 个功率值的数组 Array 作为输入参数, 导入该外部函数。函数内部执行以下计算流程:

遍历数组 Array, 找到其中的全局最大值, 定义为峰值功率  $A_p$ , 并记录其在该数组中的索引位置  $x$ 。再次遍历数组, 寻找不同于索引  $x$  位置的全局次大值, 定义为次峰值功率  $A_v$ , 并记录其索引位置  $y$ 。计算峰值与次峰值在数组中的中间位置索引, 以此中间点为中心, 向前和向后各取 100 个数据点(共 200 个点)将这 200 个数据点的功率值求和并计算其算术平均值, 将此平均值作为平均噪声功率  $A_v$ 。

根据发射脉内信噪比的通用计算公式:

$$\text{SNR}(\text{dB}) = 10 * \lg\left(\frac{A_p}{A_v}\right) \quad (5)$$

式中, SNR 为接收信噪比,  $A_p$  为峰值功率,  $A_v$  为平均噪声功率, 计算出脉内信噪比数值。

最终, 将该计算得到的信噪比值赋为本次测试的最终结果并输出。

7) 断开射频连接: 测量计算完成后, 执行断开操作。通过控制微波开关矩阵, 将频谱仪与 DAM 模块射频通道之间的连接路径物理断开, 结束本次测量的信号链路连接。

8) 复位仪器状态: 向频谱仪发送预设的复位指令, 使频谱仪的所有参数设置恢复到预置状态(“Preset”状态), 确保仪器不会保留本次测试的特殊设置, 为后续其他测试提供一个干净、一致的初始环境。图 9 为脉内信噪比测试波形图, 图 10 发射功率测试图。

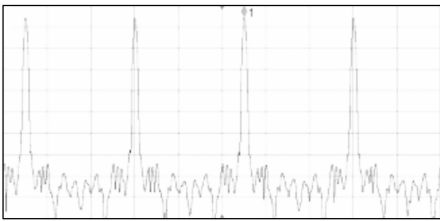


图 9 脉内信噪比测试波形图

### 4.3 接收信噪比测试

接收信噪比是衡量接收系统在存在噪声情况下检测和解析信号能力的标准, 雷达方程的核心变量就是 SNR, 雷达能探测到目标的最远距离与接收信噪比的 4

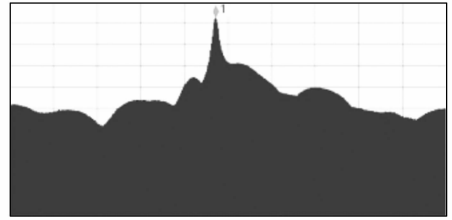


图 10 发射功率测试图

次方成正比, 即:

$$R_{\max} \propto (\text{SNR})^{1/4} \quad (6)$$

式中,  $R_{\max}$  为雷达最远探测距离, SNR 为信噪比。综上所述, 接收信噪比是评估雷达整体效能的关键指标。

接收信噪比测试动作如下:

1) 激励信号建立与参数配置: 初始化并配置名为“RF 输出”的射频激励信号, 信号类型设定为 AM\_SIGNAL, 由高性能电台综测仪生成。该操作旨在为 DAM 测试提供精确且可重复的射频激励条件, 需设定的关键参数包括载波频率(精确至 Hz)、载波幅度(dBm)、调制频率(通常为音频范围)、调制幅度(单位 V 或%)及调制深度(百分比形式)等。该过程通过以太网实现程控化设置。

2) 射频通路连接与开关控制: 在激励信号建立完成后, 通过程控微波开关矩阵实现射频通路的自动切换与连接。该操作将电台综测仪的射频输出端口与 DAM 数据采集模块的射频输入通道进行物理连通, 构建完整的激励—采集信号链。对微波开关通道及射频电缆的插入损耗等参数进行预先校准, 以保障信号传输的幅度稳定性与相位一致性。

3) 外部函数调用与信号处理分析: DAM 接收来自综测仪的射频激励信号后, 将其下变频为高速 I/Q 数据流, 并通过光纤接口传输至数据采集模块。该模块的 FPGA 芯片实时捕获 I/Q 数据, 并将其写入随机存取存储器(RAM, random-access memory)中进行缓存。随后, 数据经过拆分、处理及 FFT 运算获取多普勒功率谱(记录长度为 1 024)。功率谱数据经由千兆以太网传输至系统工控机。

通过调用预先编写并编译的外部函数(编写与编译仅一次, 后续测试直接调用), 将功率谱数据转换为双精度浮点数组  $P_{\text{Array}}$ 。在数组分析中, 首先识别并提取信号功率  $P_{\text{信}}$ , 分离其中的零频、谐波、直流分量等数据。以信号功率谱峰值为中心, 左右各取 100 个连续频点数据, 求取其算术平均值作为噪声功率  $P_{\text{噪}}$ 。最终根据信噪比计算公式:

$$\text{SNR} = 10 * \lg\left(\frac{P_{\text{信}}}{P_{\text{噪}}}\right) \quad (7)$$

式中, SNR 为接收信噪比,  $P_{\text{信}}$  为信号功率,  $P_{\text{噪}}$  为噪声功率。计算得到接收信噪比结果, 并赋值给测试变量。

该过程实现了从数据采集、信号处理到参数提取的全自动化处理。

4) 射频通路断开与资源释放: 测试完成后, 通过平台程控指令控制电台综测仪关闭射频输出, 控制微波开关断开电台综测仪与 DAM 之间的射频连接通路。

5) 仪器复位与状态初始化: 对电台综测仪执行硬件与软件复位操作, 使其恢复至出厂默认状态。该步骤清除仪器的临时设置、缓存数据及异常状态, 确保下一次测试环境的一致性与可重复性。复位过程通常包括参数初始化、自检流程执行及接口重置, 为后续测试提供干净、稳定的仪器基础。

接收信噪比测试如图 11 所示。



图 11 接收信噪比测试图

测试过程结束后, 系统能够基于各测试项的性能指标, 精准定位至设备内部的具体模块级别, 同时结合内置的智能故障诊断模型, 自动生成结构清晰、内容详实的测试分析报告。

## 5 结束语

该数字阵列模块自动测试系统基于先进的多通道相位同步架构设计, 实现了在不接入外部本振参考源的情况下, 自主完成对 DAM 多通道多项核心指标的自动化测试。系统可准确测量包括发射脉内信噪比、接收通道信噪比、发射功率平均值等关键参数, 全面覆盖模块性能验证的需求。所有测试结果均符合设计指标, 表现出优良的稳定性和重复性。

目前, 该系统已正式投入某型数字阵列模块的测试流程中, 在实际应用中表现出显著的技术优势。其高效自动化测试能力将原来依赖人工操作、耗时长达数小时的单模块测试任务, 压缩至十分钟级别, 效率提升极为显著。该系统不仅大幅缩短测试周期, 还降低了人为操作误差, 提高了数据的可信度和一致性。

该设计突破了数字阵列模块多通道相位同步特性对外部参考源的依赖, 实现了真正意义上的独立测试, 具备高精度、高集成度和高度自动化的特点。它为数字阵列模块的研发阶段、批量生产调试及后期外场快速维护提供了一套完整、可靠且易部署的测试解决方案, 具有重要的工程应用价值和推广前景。

## 参考文献:

[1] 徐海洲, 吴曼青. 数字阵列雷达系统 [J]. 合肥工业大学学报 (自然科学版), 2008 (5): 718-720.

- [2] 吴曼青. 数字阵列雷达的发展与构想 [J]. 雷达科学与技术, 2008, 6 (6): 401-405.
- [3] 吴文婷, 黄俊. 一种 DAM 的自动测试系统简介 [J]. 软件, 2014, 35 (4): 121-124.
- [4] 陈洁, 李国清, 杨井胜. 一种 DAM 测试系统的设计 [J]. 电子技术, 2017, 46 (10): 38-42.
- [5] 马小芳. 数字阵列模块自动测试系统的研究与设计 [J]. 现代电子技术, 2015, 38 (19): 125-127.
- [6] 王才华, 方东, 宋吟龄. DAM 自动测试系统的研制 [J]. 雷达科学与技术, 2015, 13 (3): 328-332.
- [7] 李冬芳. 数字阵列雷达收发组件自动测试技术研究与应用 [J]. 火控雷达技术, 2011, 40 (2): 66-71.
- [8] 张玲, 李国清. 一种 DAM 便携式测试系统的设计 [J]. 雷达与对抗, 2021, 41 (1): 65-68.
- [9] 李国清, 张玲. 多路 DAM 自动测试系统设计 [J]. 雷达科学与技术, 2017, 15 (2): 220-224.
- [10] 祝鑫. 军用自动测试系统中新技术的应用探索 [J]. 《IT 时代周刊》论文专版 (第 317 期). 广州航新航空科技股份有限公司, 2015: 94-97.
- [11] 杨玉兴, 周伟光, 陈波. 基于合成仪器的航空无线电综合测试设备 [J]. 电子世界, 2013 (21): 58-59.
- [12] 鲍黎涛. 基于 ATE 的可靠性技术分析 [J]. 《IT 时代周刊》论文专版 (第 315 期), 广州航新航空科技股份有限公司, 2015: 178-181.
- [13] 高振海, 潘增寿, 丁官中. ATE 系统中可靠性预计的应用 [J]. 《IT 时代周刊》论文专版 (第 317 期). 广州航新航空科技股份有限公司, 2015: 183-185.
- [14] 许波, 黄世杰, 李想. 射频类自动测试系统通用平台设计与思考 [J]. 科学技术创新, 2025 (4): 98-102.
- [15] 钟强, 刘云学, 刘鹏飞, 等. 基于 FPGA 的并行序列 FFT 算法研究与实现 [J]. 烟台大学学报 (自然科学与工程版), 2016, 29 (4): 294-298.
- [16] 肖圣兵. 雷达测试系统中数据采集接口模块设计 [J]. 电子技术, 2016, 45 (1): 77-80.
- [17] 黄雪明, 任登娟. 基于 ATML 标准的测试软件架构模型研究 [J]. 现代信息科技, 2019, 16 (3): 1-3.
- [18] 黄雪明, 潘增寿, 任登娟. ATML 标准在自动测试系统中的应用 [J]. 现代信息科技, 2019, 15 (3): 7-9.
- [19] 邓细凤, 宋帆, 吴国宝, 等. 基于 SGTS 的机载电子设备 TPS 设计开发 [C] // 航空工业测控技术发展研究中心, 中国航空学会测试技术分会, 状态监测特种传感技术航空科技重点实验室. “测试性与智能测控技术”——2018 年中国航空测控技术专刊. 中国直升机设计研究所, 广州航新航空科技股份有限公司, 2018: 26-29.
- [20] 杨玉兴, 景慎. 航空装备测试性设计的发展及其在 ATE 中的应用 [J]. 电子产品可靠性与环境试验, 2014, 32 (3): 48-55.