

# 基于 FPGA 与 STM32 的光幕靶校验仪

陈 果, 蔡荣立, 李翰宗, 许健男

(西安工业大学 光电工程学院, 西安 710021)

**摘要:** 光幕靶是一种能够对弹丸飞行速度测量的仪器, 对光幕靶进行检定与校准是保证其测试数据准确、可靠的必备工作, 针对现阶段有关光幕靶校验测试设备中存在操作繁琐复杂、造价高、专用性不强、测量效率低等问题, 设计了基于 FPGA 与 STM32 的便携式光幕靶校验仪; 提出了光幕靶校验仪的总体方案, 分析和设计同步检定与异步校准信号, 介绍了 DDS 技术的原理; 设计了 FPGA、STM32、DA 模块硬件电路与光电夹具、串口触摸屏、电池模组, 完成了对应芯片与所用器件的选型; 在 LabVIEW 平台完成对 FPGA 的开发, 利用 FPGA 采用 DDS 技术通过 DA 模块实现触发信号的生成, STM32 完成数据处理与数据传输, 使用串口触摸屏实现人机交互功能, 最终由光电夹具输出信号; 实验结果表明: 该光幕靶校验仪输出信号同步时间一致性误差在 330~370 ns 之间, 异步延时精确度在  $\pm 0.1 \mu\text{s}$  以内, 具有误差小、精度高、便携轻量等特点, 满足光幕靶快速校验的应用需求, 为提高光幕靶的装调精度提供技术保证。

**关键词:** 光幕靶; 校验; DDS; STM32; FPGA; LabVIEW

## Light Screen Target Calibrator Based on FPGA and STM32

CHEN Guo, CAI Rongli, LI Hanzong, XU Jiannan

(School of Optoelectronic Engineering, Xi'an Technological University, Xi'an 710021, China)

**Abstract:** Light screen target is an instrument that can measure the flight speed of projectiles. It is necessary for the verification and calibration of light screen target to ensure the accuracy and reliability of test data. In response to the problems of complicated operation, high cost, weak specificity, and low measurement efficiency in current calibration and testing equipment for light screen targets, this paper designed a portable light screen target calibration instrument based on FPGA and STM32, proposed an overall scheme for light screen target calibration instrument, analyzed and designed the synchronous and asynchronous calibration signals, introduced the principle of direct digital synthesizer (DDS) technology, designed the FPGA, STM32, DA module hardware circuits, optoelectronic fixtures, serial touch screen and battery module, and completed the selection of corresponding chips and devices; The FPGA was developed on the LabVIEW platform, The DDS technology was used to generate the trigger signals through the DA module. The data processing and transmission were implemented through the STM32, and the serial touch screen was used to achieve the human-machine interaction. Finally, the signal was output by the photoelectric fixture; The experimental results show that the synchronization time consistency error of the output signal on the light screen target calibrator is between 330 ns and 370 ns, and the asynchronous delay accuracy is within  $\pm 0.1 \mu\text{s}$ . It has the characteristics of small error, high accuracy, portability and lightweight, meeting the application requirements of fast calibration on light screen targets, it provides a technical guarantee for improving the installation and adjustment accuracy of light screen targets.

**Keywords:** laser screen target; calibration; DDS; STM32; FPGA; LabVIEW

## 0 引言

弹丸的飞行速度是体现其性能指标的重要参数, 对飞行速度的测量贯穿于弹丸的设计、生产、测试、实战各个过程中<sup>[1]</sup>。在实际应用中, 拥有自主光源的光幕靶是测量弹丸飞行速度常用的仪器之一<sup>[2]</sup>。光幕靶是一种基于光电转换原理的靶场测试设备, 通常包括光源发生装置和光电接收装置两部分<sup>[3]</sup>。光幕靶的工作原理是弹丸经过光源发生装置形成的光幕时会遮挡部分形成的光幕, 此时光电接收装置接收到的光通量会发生变化, 接收装置中的光敏器件根据这一变化将光信号转变成电信号, 然后经过一系列

信号处理得到脉冲信号, 配合测时仪等设备完成对飞行弹丸速度参数测量<sup>[4-6]</sup>。光幕靶核心部分为光电接收装置, 因此在研制、检验以及使用过程中, 需要经常对光电接收装置进行测试、验证及校准, 从而保证光幕靶既要能够“测得到”、“高可靠”, 又要做到“测得准”<sup>[7]</sup>。对光幕靶进行校验做到“测得准”也就是确保光幕靶测量性能足够稳定, 测量结果足够可靠成为光幕靶实弹实验前的必要环节。

常规的光幕靶校验方法是人工使用气枪装载圆形钢珠, 发射后依次经过两个或多个光幕靶, 通过观察光幕靶输出信号和测试仪数值来判断光幕靶是否正常工作。这种方法

收稿日期: 2023-12-18; 修回日期: 2024-02-01。

作者简介: 陈 果(1997-), 男, 硕士研究生。

通讯作者: 蔡荣立(1974-), 男, 副教授。

引用格式: 陈 果, 蔡荣立, 李翰宗, 等. 基于 FPGA 与 STM32 的光幕靶校验仪[J]. 计算机测量与控制, 2024, 32(5): 325-333.

一方面缺少一致不变的测试条件,另一方面这种方法只能简单定性判断设备工作状态。为了对光幕靶的仪器性能进行校验,陆军装备部黄坚等人研究了光幕靶测量系统校准方法,设计了一种提供频闪光源的光幕靶校准装置,但未提及校准装置的时间精度且使用操作复杂<sup>[8]</sup>;西安航空学院的李亚胜针对光幕靶实验中出现测试结果异常的缺点,设计了一种靶场测速系统校准方法及装置,但该装置缺少友好简易的操作界面<sup>[9]</sup>;西安工业大学的樊金昊通过对平行光束光幕靶的研究,设计了光幕响应时间一致性校准设备仪器,但该仪器采用的是矩形方波,并未定制化设计针对弹丸过幕信号<sup>[10]</sup>;其他诸如使用信号发生器等对光幕靶校验测试,存在信号源造价高、输出通道少、仪器笨重、测试效率不高等缺点<sup>[11]</sup>。

上述研究内容或者所设计的仪器设备都存在着一一些问题,为解决光幕靶的调试与验证过程中弹丸过幕参数不统一、测试过程繁琐、测试精度不高、设备使用复杂等问题,设计了基于 FPGA 与 STM32 的光幕靶校验仪,按照集成化、轻量化的原则设计硬件电路与仪器外壳,使用 LabVIEW 完成对 FPGA 开发,将 FPGA 高速处理数据与高精度信号输出的优势与 STM32 对数据编解码能力相结合,利用直接数字频率合成技术模拟了弹丸经过光幕时光源输出信号的波形以及光电测试过程中所需要的平滑正弦波等测试常用要素,通过设计简洁的用户操作界面完成参数设置与功能控制,为光幕靶的调试测试提供了统一的信号源基准,实现了一种供光幕靶专用的低成本、高精度时间动态参数校验装置。

## 1 总体方案及原理

### 1.1 总体方案

系统总体方案框图如图 1 所示。系统的工作流程为当 STM32 接收到串口触摸屏发来的波形数据等信息时,经 STM32 解析处理将信号波形的幅值、频率、触发方式、延迟时间等信号特征要素以串口通信的方式发送至 FPGA, FPGA 通过直接数字频率合成技术形成波形数据,当接收到触发指令时, FPGA 将波形数据发送给 DA 模块,由 DA 模块通过连接的光电夹具输出模拟波形。

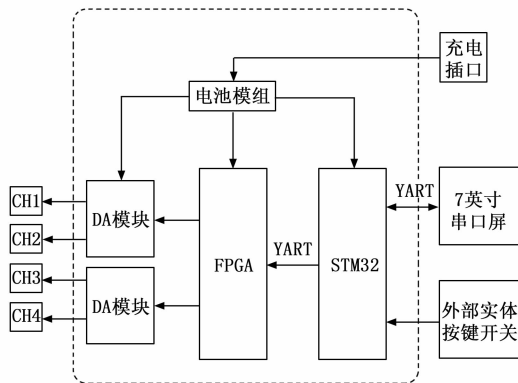


图 1 系统总体方案框图

系统由 STM32 模块、FPGA 模块、DA 模块、7 英寸串口触摸屏、电池模组、外部实体按键开关以及充电插口等组成。系统通过串口触摸屏显示并设置信号波形数据、选择触发模式等实现即时调参,4 个通道进行同步或异步触发信号的输出,每个通道具有 14 位输出数字精度。STM32 主要功能是串口触摸屏实现人机交互,处理数据格式范围并为 FPGA 发送处理后的数据等功能, FPGA 主要负责信号波形数字数据的产生并向 DA 模块发送信号波形数据, DA 模块主要负责模拟信号波形的输出。

### 1.2 同步与异步信号设计原理

在靶场测试工作中对多个光幕靶进行时间一致性检测时,也就是对多个光幕靶在同一时刻输出同一信号,观察光幕靶的响应情况测试,给多个光幕靶相同频率与幅值的触发信号<sup>[12]</sup>。光幕靶校验仪要实现检定功能,需要输出多通道相同幅值、频率的模拟信号,故设计连续平滑正弦波来检定多光幕响应时间的一致性,即同步检定触发信号。同步检定触发信号波形图如图 2 所示。

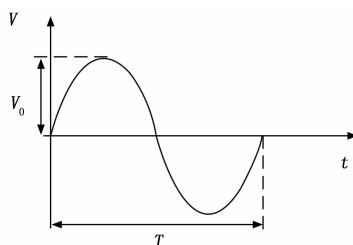


图 2 同步检定触发信号波形图

图中  $V_0$  为信号幅值,  $T$  为信号周期,  $T$  倒数为信号频率  $f$ , 同时输出四个通道的同步检定触发信号。

对多光幕响应时间一致性完成检定后,接下来要对光幕靶的测试时间灵敏度与精确度校准。弹丸经过光源发生装置产生的光幕时光电接收装置所接收的光通量会发生变化<sup>[13]</sup>,因而设计频率可调的负半周期弹丸过幕信号,将此信号加载至光电夹具的 LED 光源上来模拟弹丸过幕信号,调制波形如图 3 所示。

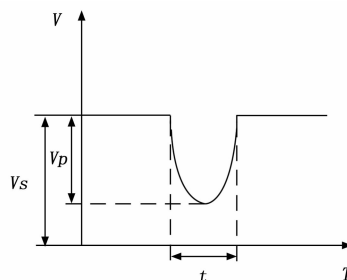


图 3 调制的波形

图中  $V_s$  为静态电平,即光源亮度,根据 940 nm 光源 LED 的驱动电压范围,  $V_s$  可取范围为 2~5 V,  $V_p$  根据所需模拟的弹丸大小决定,  $t$  为脉宽时间长度,其倒数为信号频率  $f$ ,模拟弹丸过靶速度。异步触发实现对光幕靶校准功能,设计的多通道触发延迟时间可调,通过对高精度异步

输出时间控制, 模拟弹丸依次经过各光幕靶情况, 异步校准触发信号如图 4 所示。

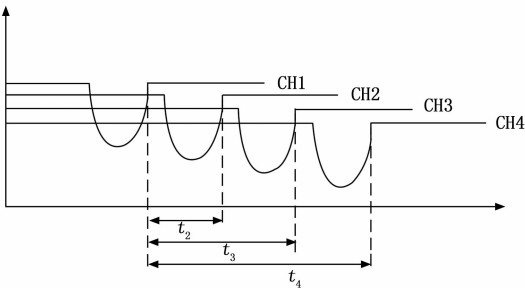


图 4 异步校准触发信号图

图中触发时间  $t_2$ 、 $t_3$ 、 $t_4$  分别为 CH2、CH3、CH4 通道相对 CH1 的延迟时间, CH1~CH4 具有相同的  $V_s$  和  $V_p$ 。

1.3 DDS 原理

直接数字频率合成 (DDS) 是一种基于数字电子电路的频率合成技术, 具有较高的频率分辨率、较高的相对带宽、极短的频率转换时间、相位连续好可输出任意波形等优点, 广泛应用于现代电子系统及设备的频率源设计中, 本质是一种信号发生器, 可以产生各种波形, 且产生的波形参数可随时修改<sup>[14-15]</sup>。DDS 核心主要分为四部分: 相位累加器、相位调制器、波形数据表 ROM、D/A 转换器。通过程序生成和控制这四个部分, 一共需要系统时钟 (CLK)、频率字输入 (F)、相位字输入 (P) 三个输入端, 一个输出端输出所需信号。DDS 原理如图 5 所示。

图中相位累加寄存器是一个  $N$  位的寄存器, 用于频率控制字不断累加计数。波形数据表本质上是一块预先存储好正弦波形数据的 ROM, 该 ROM 的地址位为  $M$  位, 数据位数根据所用数模转换器设计。DDS 技术流程为:  $F$  值输入后在相位累加器中不断累加, 相位调制器只接收高  $M$  位且在此基础上加上  $P$  值, 最后根据相位调制器输出的  $M$  位值查找对应 ROM 地址, 输出地址对应数据。即  $F$  值控制输出值的增加速度即波形的频率,  $P$  值控制波形的起始相位。

如果设计要求仅需要输出固定频率的波形, 只需提前设置好频率控制字即可, 但是想要达到输出任意频率波形

那么就需要设计频率到频率控制字的转换公式。记所需频率为  $fre\_hz$ , 低  $N$ - $M$  位为  $x$ , 频率控制字为  $F$ , 每次进位需要  $y$  个时钟周期, 可得:

$$F = \frac{x}{y}$$
(1)

记所需波形的周期为  $T$ , 单位为 ns, 那么:

$$T = \frac{1 \times 10^9}{fre\_hz}$$
(2)

ROM 波形表使用的是地址位宽为  $D$ , 记每次进位需要的时间为  $t$ , 则:

$$t = \frac{T}{2^D}$$
(3)

记时钟频率为  $CLK$ , 所以两个时钟上升沿间隔为  $\frac{1}{CLK}$ , 进位时间除以时间间隔得出计数器计数次数  $y$ :

$$y = \frac{t}{\frac{1}{CLK}}$$
(4)

将式 (2), (3), (4) 合并即可得每次进位需要的时钟周期, 即:

$$y = \frac{1 \times 10^9 \times CLK}{fre\_hz \times 2^D}$$
(5)

将式 (5) 带入式 (1) 中得到:

$$F = \frac{x \times fre\_hz \times 2^D}{1 \times 10^9 \times CLK}$$
(6)

由式 (6) 可得, 生成波形信号的频率与频率控制字的存在倍数换算关系, 即在其他值已经选择确定的情况下, 关注频率控制字即可控制生成波形的频率。

2 硬件设计

2.1 STM32 模块

STM32 模块搭载 ARM 公司基于 Cortex-M3 内核的 STM32F103C8T6 芯片, 最高工作频率为 72 MHz, 拥有 37 个 IO 口, 内部 Flash 容量为 64 KB<sup>[16]</sup>。引脚分配如 6 所示。

图中 TXD 用于和 FPGA 进行串口数据通信, DOUT、DIN1 与串口触摸屏完成串口指令发送与接收, SYS\_RESET 用于系统复位, BOOT0、BOOT1 用于设置 STM32 的

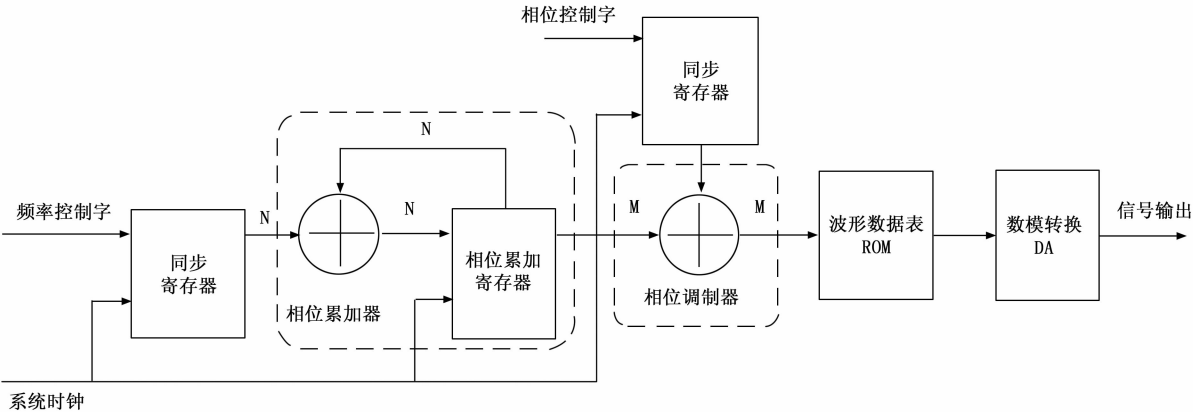


图 5 DDS 原理



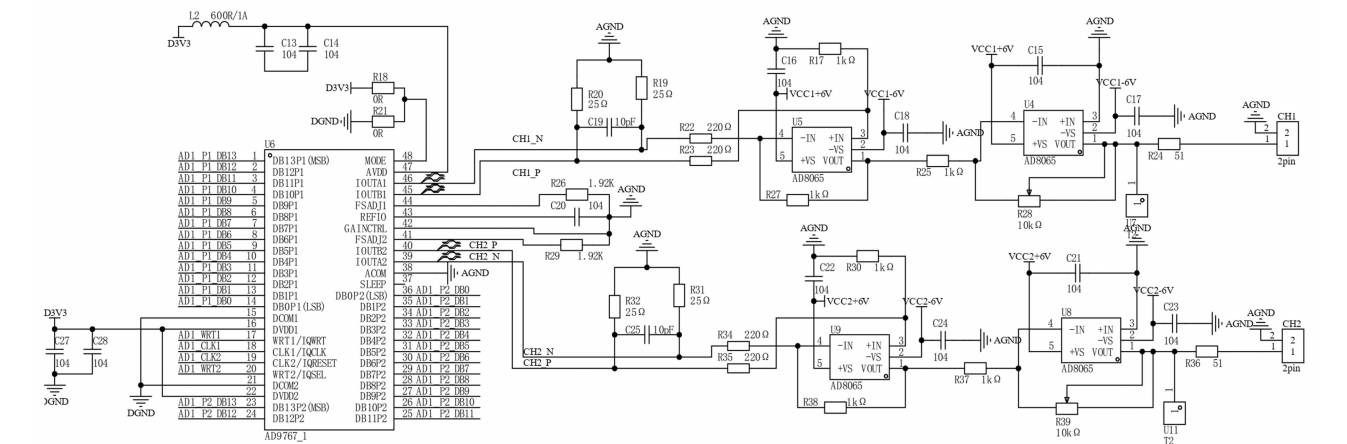


图 8 DA 模块原理图



图 9 光电夹具实物图

2.6 电源模块

电源所用锂电池规格为 12 V, 1 200 mAh。锂电池可以多次循环充放电, 体积小重量轻, 为各个模块提供电源支持。使用 LM2596 稳压电路将输入 15 V 降压稳压为 12.6 V 通过充电插口为锂电池充电, 将 12.6 V 降压稳压为 5 V 为串口触摸屏供电。另外 DA 模块, FPGA 模块, STM32 模块和串口触摸屏都需要 3.3 V 供电, 采用 MP1482 同步降压稳压电路将 5 V 降压为 3.3 V。DA 模块中 AD8065 运算放大器需要±6 V 供电电压, 由 MC34063A 构成的 DC 变换电路将 5 V 电压转为±6 V。

3 软件设计

3.1 STM32 程序设计

STM32 程序工作流程如图 10 所示, 当 STM32 系统上电之后, 首先进行系统初始化, 配置串口、中断及时钟等功能。由于串口触摸屏启动时波形配置界面已有初值, 要准备输出界面所显示信号波形, 因此接下来串口触摸屏将初始化波形数据经过数据转换(将 ASCII 值转换为 U8)通过串口发送给 STM32 并以数组的形式储存。因为 STM32 与 FPGA 所处理的数据范围大小以及类型都不同, 所以 STM32 将数组中的每个数据通过解码与编码通过串口发送给 FPGA。接下来系统进入等待状态, 等待在串口触摸屏界

面配置波形参数, 若超过待机时间则系统关机。当在串口触摸屏对各个通道完成信号参数配置后, 进入串口接收中断, 将获取到的数据根据帧头、帧长度、标志位、寄存器地址、数据长度、数据为顺序组成一帧存进 U8 类型的数组当中, 然后回到主函数中判断输入数据是否合法, 若数据非法则 STM32 发送错误帧给串口触摸屏并在界面上显示非法界面, 返回等待状态。若数据合法 STM32 将数组中的数据拆分开来通过数据转换, 再由帧头、功能码、数据、帧尾组成新的一帧数据通过串口发送给 FPGA, 返回串口触摸屏等待下一个指令。

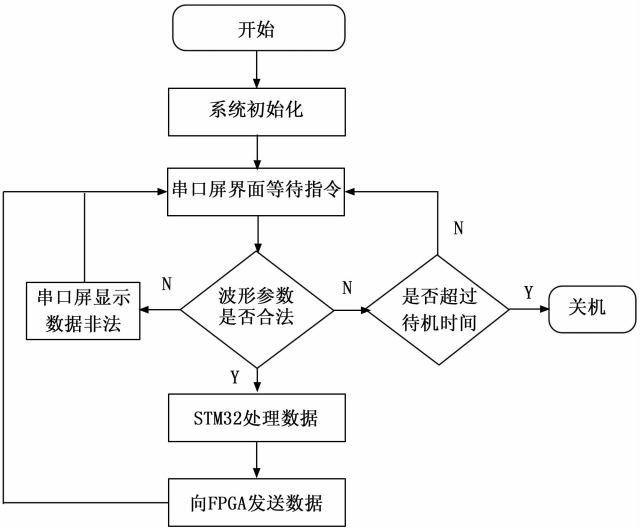


图 10 STM32 程序流程图

在数据通信中, 设备双方通过收发双方遵循相同的协议, 可实现两者间的数据可靠传输, 根据实际情况, STM32 与串口触摸屏采用全双工异步串行通信协议进行数据传输, 这里以最长的自定义数据帧为例来说明, 串口命令数据帧格式如表 1 所示。

STM32 与 FPGA 采用单工自定异步串行通信协议进行数据传输, 这里以最长 32 位数据长度为例说明, 自定义数据帧如表 2 所示。

表 1 串口命令数据帧格式

Byte0	Byte1	Byte2	Byte3	Byte4	Byte5
帧头 0	帧头 1	帧长度	写/读指令	变量存储器地址 0	变量存储器地址 1
0XA5	0X5A	[7:0]	0X82/0x83	Addr[7:0]	Addr[15:8]
Byte7	Byte8	Byte9	Byte10	...	Byte15
数据帧长度	数据 0	数据 1	数据 2	...	数据 7
[7:0]	Data[7:0]	Data[15:8]	Data[23:16]	...	Data[55:48]

表 2 自定义数据帧

Byte0	Byte1	Byte2	Byte3	Byte4	Byte5	Byte6
帧头	功能码	数据 1	数据 2	数据 3	数据 4	帧尾
0X1C	Cmd[7:0]	Data[7:0]	Data[15:8]	Data[23:16]	Data[31:24]	0XEF

表 2 中不同功能码代表不同的数据类型，具体含义如表 3 所示。

表 3 功能码对应表

功能码	代表数据类型
0X01	同步输出
0X02	异步输出
0X03	同步频率
0X04	同步幅值
0X05	异步电平
0X06	异步频率
0X07	异步幅值
0X08	异步频率的一半
0X09	通道 2 异步延迟时间
0X10	通道 3 异步延迟时间
0X11	通道 4 异步延迟时间

3.2 FPGA 程序设计

FPGA 是并行执行，在程序启动后每个线程都在同时执行。LabVIEW 是一种图形化编程语言，采用的是数据流模型。以 LabVIEW 为平台开发 FPGA，不仅在开发难度与开发周期上比传统 FPGA 开发模式都简单与快速，而且 LabVIEW 特有的前面板调试功能，可实现对 FPGA 程序的实时控制与调试<sup>[19]</sup>。LabVIEW 中的程序框图会转换成 VHDL 代码，然后传给 ISE 编译器进行编译，最后生成 bit 文件下载到 FPGA 芯片里面运行，整个过程都是在后台自动完成不需要人为干预。

FPGA 工作线程如图 11 所示，主要有 6 个线程，FPGA 的串口 IP 核接收到来自 STM32 发来的无符号 8 位数据 (U8) 时，通过串口接收线程将数据暂时储存在 FIFO \_ UART 中，FIFO (First In First Out) 是一种先进先出的数据缓存器，可以实现 FPGA 中数据的跨线程传输。在串口数据解析线程中，FIFO \_ UART 将 U8 型数据根据 LabVIEW 中比较函数将接收的数据分成同步信号幅值、异步信号频率、不同通道延迟时等波形参数信息，暂时储存在各自名称的 FIFO 中。接下来储存不同信号波形信息的 FIFO 将数据在串口数据拼接线程中拼接成 FPGA 能识别的完整信号波形信息数据，通过局部变量在同步检定触发信

号线程或者异步校验触发信号线程中生成所需要的信号波形数据，储存在 FIFO \_ CH1、FIFO \_ CH2、FIFO \_ CH3、FIFO \_ CH4 四个通道中，当接收到输出信号指令时，储存在四个不同 FIFO 中的信号数字波形数据，发送至两个 DA 模块经过处理后，输出模拟信号波形。

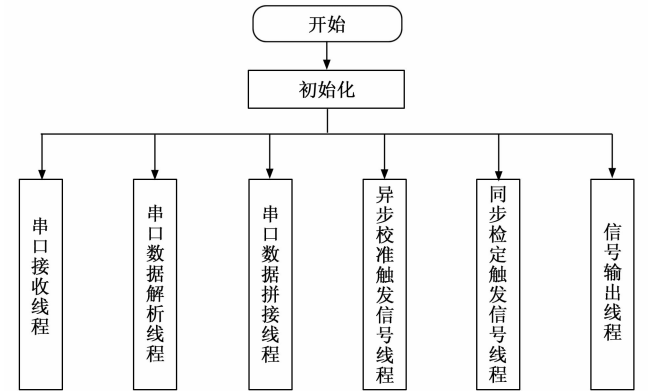


图 11 LabVIEW for FPGA 工作线程图

3.2.1 串口接收线程

在 ISE 中使用 Verilog 编写串口功能代码，并用自带的 ISim 仿真器进行波形仿真，对串口功能的 Verilog 代码形成测试文件，复位之后给串口依次发送测试数据，结果成功接收到完整且一致的测试数据，通过仿真验证了正确性。Spartan6 系列的 FPGA 芯片在 ISE 开发环境中可以将 Verilog 语言编译生成 NGC 网表文件，然后在 LabVIEW 中使用 IP 集成节点调用生成的 NGC 网表文件生成 IP 核，这样可以提前完成语法检查和预编译工作，并配合 LabVIEW 接线功能对 IP 核中的输入输出端口引脚配置实现串口功能。串口接收线程主要是与 FPGA 进行串口数据通信，设置波特率为 9 600，使用 LabVIEW 中首次调用函数完成对 IP 核的初始化，然后连接 RXD 引脚，最后连接串口接收数据 FIFO。

3.2.2 串口数据解析线程

串口数据解析线程是解析来自串口接收线程 FIFO 中的数据，STM32 向 FPGA 是根据自定义异步串行通信协议传输数据，首先在条件结构中判断帧头 0X1C，然后根据功能码的不同将数据分别存进代表不同信号波形信息参数的 FIFO

中,最后接收到帧尾 0XEF 表示一帧数据传输完毕,并重新回到判断帧头的条件框中等待下一组数据。

3.2.3 串口数据拼接线程

因为 STM32 向 FPGA 传输中使用数据是经过拆分后的无符号 8 位整型数据 (U8),而 FPGA 所要处理的数据既有无符号 16 位整型数据 (U16),又有无符号 32 位整型数据 (U32),因此在判断 FIFO 中有元素存在后,进入条件分支真分支,将储存信号波形不同参数 FIFO 中的数据用移位寄存器分 2 次或 4 次依照从数据高位到数据低位的顺序通过整数拼接成一个完整的数据,然后用局部变量将数据传递给同步或异步触发信号线程。

3.2.4 同步与异步触发信号线程

LabVIEW 中的正弦和余弦函数功能相当于图 5 DDS 原理图中的 ROM 表,根据式 (6) 可得频率与频率控制字之间存在换算关系,使用 LabVIEW 中的高吞吐率除、高吞吐率乘用来计算弹丸过幕信号的频率,而对幅值的调控通过对生成的波形以 LabVIEW 中的高吞吐率乘与高吞吐率加来实现波形幅值放缩与上下平移,利用 LabVIEW 中移位寄存器、累加控件与选择等控件完成 DDS 中查找 ROM 地址的功能。本文利用 LabVIEW 简化了 DDS 产生信号的过程,在编程中只需要关注信号的频率、幅值、电平参数以及

与 DA 输出数字量相关的线性关系。

同步检定触发信号线程与异步校准触发信号线程的实现原理大致相同,只是在参数设置方面有区别,这里以异步校准触发信号线程进行说明。异步校准触发信号线程如图 12 所示。定时循环时钟选择 125 MHz,以 3.3 V 为基准的异步校准信号为例,根据 STM32 使用数据与 FPGA 使用数据间的转换计算关系,信号起始电压值为 3.3 V,对应设置电平参数为 5 406,形成信号频率为 20 kHz,对应设置采样频率参数为 2 500,高吞吐率正弦输入单位为  $\pi$ ,因此首先用高吞吐率除将信号频率采样点进行归一化,得到的结果为 0.5~1,再通过高吞吐率乘将其范围变为 1~2,接下来将 1~2 作为 X 值输入到高吞吐率正弦函数中,这样可以

得到一个 X 值为  $\pi\sim2\pi$  的半个周期的信号波形,其输出范围为 0~-1~0,然后用高吞吐率乘与高吞吐率加将发送给 AD9767 芯片的数据范围调整到 13 597~8 191~13 597,由于 14 位 AD9767 芯片接收到来自 FPGA 发送的定点数的范围 0~16 383 与 AD9767 芯片的实际输出电压范围 -5 V~+5 V 是线性关系,因此 DA 模块能够输出一个负半周期峰峰值为 3.3 V 的异步校准触发信号。在串口触摸屏设置延迟时间并触发后,计数器开始计数直到计数个数乘以最小时间单位 8 ns 等于设置的延迟时间值时进入产生异步校准触发信号的真分支中,从而实现异步校准信号的触发。

为了产生更精确更灵活的信号值,本文利用 FPGA 作高吞吐率数学计算时,可在 LabVIEW 前面板可实现在线调试,根据前面板上的输入,经过 DA 模块产生的波形处于调制状态可随时修改,实现对 FPGA 程序实时调参,大大简化了开发难度,提高了开发效率<sup>[20]</sup>。

3.2.5 信号波形输出线程

在信号波形输出线程中,若 FIFO 存在元素则进入真分支,真分支中的 FIFO 将其储存的数据先由数值至布尔数组转换,然后通过索引数组将 14 位数据依次发送到 DA 模块的 14 个输出数据引脚上,最后由 DA 模块完成模拟信号的输出。

3.2.6 人机交互界面设计

本文中使用的工业组态软件 VGUS (Viewtech Graphical User Software) 与串口触摸屏来设计用户操作界面,解决了人机交互相关工作的重复性设计问题<sup>[21]</sup>。以异步校准触发信号配置界面为例,串口触摸屏通过多种控件实现信号静态电平与幅值设置、信号频率设置、触发方式设置、延迟时间设置、触发计数显示、触发开关等功能,异步校准触发信号配置界面如图 13 所示。

4 实验验证

为了对光幕靶校验仪进行性能测试与输出信号误差分析,通过实验验证各项功能及技术指标。将光幕靶校验仪

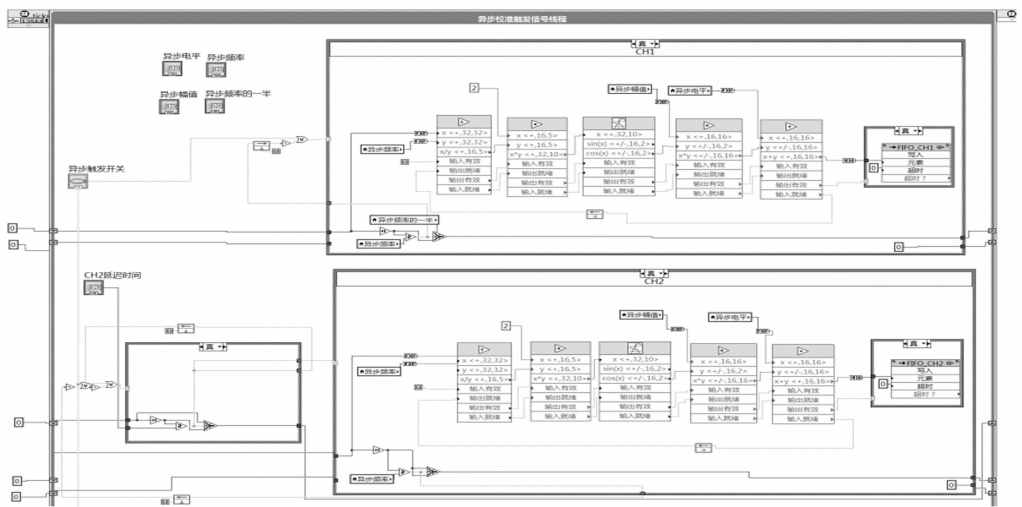


图 12 异步校准触发信号线程

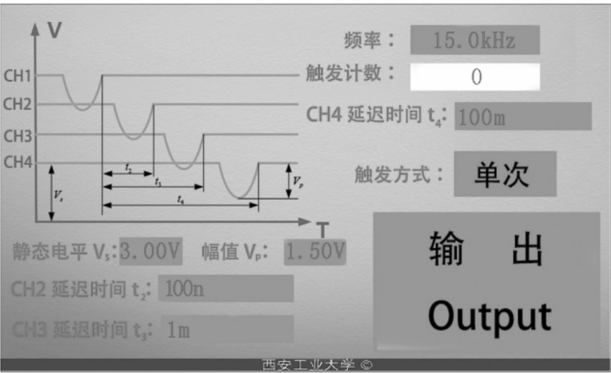


图 13 异步校准触发信号配置界面

四个通道连接至泰克 TEK—DPO4054 型数字示波器输入通道上,对同步检定触发信号和异步校准触发信号进行实验测试。光幕靶校验仪测试现场如图 14 所示。

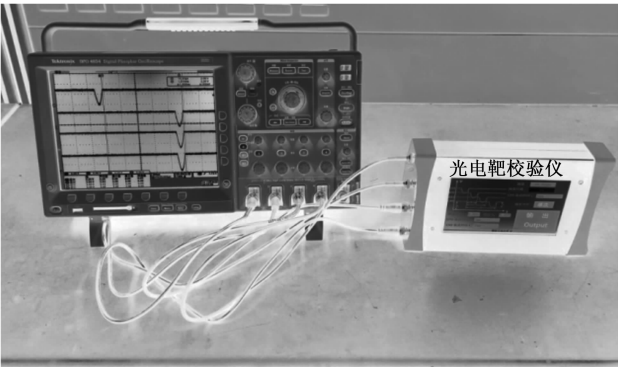


图 14 光幕靶校验仪测试现场图

4.1 同步检定触发信号误差分析

验证同步检定触发信号的时间一致性,对光幕靶校验仪输出通道的同步检定触发信号多次验证。在实验室条件下连接好示波器与光幕靶校验仪之后,设置常用测试频率 10 kHz,幅值 3 V,将四个输出通道连接到示波器上,用示波器标尺功能测量触发信号间的误差时间,以通道 1 为基准测量通道 2、3、4 相对于通道 1 的误差时间,共测试 5 次。同步检定触发信号误差表如表 4 所示。

表 4 同步检定触发信号误差表 ns

测试次数	与通道 1 信号之间的误差时间		
	通道 2	通道 3	通道 4
1	335	343	356
2	347	372	341
3	361	357	341
4	359	349	367
5	353	344	362

表 4 列出了 5 次测试的结果,从表中数据可得各通道相对于通道 1 之间的输出误差时间基本在 330~370 ns 之间,说明该仪器输出的同步检定触发信号具有较强的同步性,误差时间相对稳定。

4.2 异步校准触发信号误差分析

验证异步校准触发信号的延时精度,将光幕靶校验仪的四个通道连接到示波器上,设置常用测试频率 10 kHz,静态电平 3 V,幅值 1 V,用示波器标尺功能测量触发信号间的延时精度,读取在同一延时时间的情况下与通道 1 信号之间的相对延时时间,共测量 5 种不同的延时时间数据。异步校准触发信号相对延时如表 5 所示。

表 5 异步校准触发信号相对延时表  $\mu\text{s}$

设置延时时间	与通道 1 信号之间的相对延时		
	通道 2	通道 3	通道 4
10 $\mu\text{s}$	10.1	10.0	10.0
100 $\mu\text{s}$	99.9	100.0	100.0
1 ms	1 000.0	1 000.0	1 000.0
10 ms	10 000.1	10 000.0	10 000.1
100 ms	100 000.0	100 000.0	99 999.9

表 5 中列出 5 种不同延时时间下测试结果,从表中数据可得在相同的延时时间下异步触发时间精度误差小于  $\pm 0.1 \mu\text{s}$ ,具有良好的延时精度。

4.3 现场实验测试

根据实验室现有条件,由 XGK-2002 型 330 mm  $\times$  330 mm 光幕靶、配套电源箱及测时仪搭建测速系统,对光幕靶校验仪进行实验测试,光幕靶测速系统是经过了严格检定和实弹验证。现场测试如图 15 所示。



图 15 现场测试图

使用光电夹具将光幕靶的光电接收装置与光幕靶校验仪连接,以光幕靶校验仪两个通道为一组,分别对光幕靶校验仪的四个信号输出通道多次异步信号触发实验,对照测时仪显示的时间结果,记录光幕靶校验仪所设置的延迟时间与测时仪所显示的时间值,共测试六组数据,实验测试结果如表 6 所示。

表 6 实验测试结果表  $\mu\text{s}$

测试次数	任意两通道设置延迟时间	测时仪显示结果
1	10 $\mu\text{s}$	10.0
2	100 $\mu\text{s}$	100.0
3	1 ms	1 000.0
4	10 ms	10 000.1
5	50 ms	50 000.0
6	100 ms	100 000.0

结合 4.1, 4.2, 4.3 节的实验结果, 得出本文所设计的光幕靶校验仪性能参数为:

- 1) 输出信号通道: 4 通道;
- 2) 同步信号频率: 1~20 kHz;
- 3) 同步信号输出误差:  $\leq 500$  ns;
- 4) 同步信号输出电压:  $-5\sim+5$  V;
- 5) 异步信号脉宽长度:  $10\ \mu\text{s}\sim 1\ \text{ms}$ ;
- 6) 异步信号延迟时间间隔:  $0\ \mu\text{s}\sim 100\ \text{ms}$ ;
- 7) 异步信号静态电平:  $2\sim 5$  V;
- 8) 异步信号触发精度:  $\leq \pm 0.1\ \mu\text{s}$ 。

经过实验验证, 同步检定触发信号各输出通道间时间一致性良好, 误差相对稳定, 异步校准触发信号延时精度较高, 能够满足实际应用要求。可应用于靶场测试中光幕靶的检定与校准。

## 5 结束语

本文从目前对光幕靶校验过程中存在的痛点入手, 设计了一种基于 FPGA 与 STM32 的光幕靶校验仪, 该仪器具有简洁的操作界面, 结合 STM32 单片机数据处理能力, 凭借 LabVIEW 图形化编程的优势对 FPGA 进行开发, 利用直接数字频率合成技术通过 DA 模块实现同步信号与异步信号的触发, 与传统人工校验方式和使用信号源为校验仪器相比, 可以输出定制弹丸过幕信号, 输出波形精度高, 仪器便携且轻巧, 能够对光幕靶实现快速便捷的检定与校准, 可进行同步多路通道触发与高精度异步触发。实验结果表明: 本文设计的光幕靶校验仪所输出的同步检定触发信号时间一致性好, 异步校准触发信号延时精度高, 波形输出稳定误差波动小, 为光幕靶开展校验测试提供了快捷可靠的仪器, 具有较强的实用性。进一步地, 通过修改在 STM32 程序与 LabVIEW 中信号相关计算参数, 添加 DA 模块增加输出通道等措施, 可实现其他信号波形的输出, 增加输出通道, 拓展光幕靶校验仪的应用场景。

## 参考文献:

[1] 李海, 郑晨皓, 赵平伟, 等. 弹道双区截装置弹丸瞬时速度测试方法研究 [J]. 应用光学, 2023, 44 (3): 571-579.

[2] 于可心. 基于光幕靶的弹丸测速系统关键技术研究 [D]. 长春: 长春理工大学, 2020.

[3] 蔡荣立, 倪晋平, 田会. 光幕靶技术研究进展 [J]. 西安工业大学学报, 2013, 33 (8): 603-610.

[15] WANG B X. Unbiased estimations for the exponential distribution based on step-stress accelerated life-testing data [J]. Applied Mathematics and Computation, 2006, 173: 1227-1237.

[16] 张震, 刘俭辉, 赵成, 等. 基于 Bootstrap 的小样本可靠性评估方法 [J]. 兰州理工大学学报, 2022, 48 (1): 39-44.

[17] 傅惠民, 李子昂, 付越帅. 机械产品小样本可靠性评估与更新方法 [J]. 机电产品开发与创新, 2021, 34 (5): 1-4.

[4] 李敬, 田会, 王文洁, 等. 光幕靶用大动态范围信号处理电路设计 [J]. 计算机测量与控制, 2020, 28 (12): 181-185.

[5] NI J P, LEI Y. Method for measuring velocity of warhead fragments based on photoelectric detection [J]. Journal of china ordnance, 2007, 3 (4): 275-280.

[6] 倪晋平, 田会. 用于光幕测试的时刻信息提取方法研究 [J]. 光学技术, 2008 (1): 141-144, 148.

[7] 牧迪. 光幕阵列动态响应校准及补偿方法研究 [D]. 西安: 西安工业大学, 2023.

[8] 黄坚, 郭瑞, 宋佳祺, 等. 光幕靶测量系统校准方法研究 [J]. 中国军转民, 2023 (1): 51-53.

[9] 李亚胜. 一种靶场测速系统校准方法与装置的设计与实现 [J]. 数字技术与应用, 2015 (7): 167-168.

[10] 樊金昊. 平行光束光幕靶及校准装置 [D]. 西安: 西安工业大学, 2023.

[11] 李轰. 光幕阵列动态测试校准与补偿 [D]. 西安: 西安工业大学, 2021.

[12] 卢仕强. 外场弹道测试光缆互联多点同步触发系统 [D]. 西安: 西安工业大学, 2022.

[13] 蔡荣立, 倪晋平, 马时亮, 等. 基于光幕靶的曳光弹速度测量系统 [J]. 弹道学报, 2011, 23 (2): 92-95.

[14] 黄浩然, 文丰, 贾兴中. FPGA 的高精度 DDS 信号发生器设计 [J]. 单片机与嵌入式系统应用, 2022, 22 (12): 75-79.

[15] 刘哲, 韩焱, 姚金杰. 基于 DDS 的多模信号发生器设计 [J]. 计算机测量与控制, 2010, 18 (3): 731-733.

[16] 冯俊, 吴佳雯. 一种基于 STM32 和与 HMI 组态屏的交互系统 [J]. 电脑知识与技术, 2020, 16 (19): 211-212.

[17] 李瑞涛. 基于 FPGA 的捷变频信号源控制系统研究 [D]. 成都: 电子科技大学, 2020.

[18] 吴娜娜, 常敬先, 刘鑫, 等. 基于 FPGA 的双通道幅频可调波形发生器 [J]. 电子测试, 2022 (1): 26-28.

[19] 姜阔胜, 侯佳淑, 范再川, 等. 基于 LabVIEW for FPGA 的高速并行视觉检测系统设计 [J]. 科学技术与工程, 2022, 22 (8): 3216-3220.

[20] ESTRADA L, Vázquez N, VAQUERO J, et al. Real-time hardware in the loop simulation methodology for power converters using labview FPGA [J]. Energies, 2020, 13 (2): 373.

[21] 周泽湘, 冯伯翰, 欧阳明星, 等. 基于 USART\_HMI 智能串口屏的晶闸管功率组件波形监测设计 [J]. 机电工程技术, 2022, 51 (11): 131-133.

[18] 李政仪, 邱春荣, 宫二玲. 一种小样本数据条件下的可靠性评估方法 [J]. 长沙民政职业技术学院学报, 2021, 28 (2): 131-134.

[19] 刘子昂. 小样本情形下威布尔分布可靠性参数估计方法研究 [D]. 成都: 电子科技大学, 2022.

[20] 罗润. 中国航空学会. 2019 年 (第四届) 中国航空科学技术大会论文集 [C] // 中航出版传媒有限责任公司 (China Aviation Publishing & Media Co., 2019: 4.

[20] 王军波, 宋荣昌, 等. 高价值弹药引信小子样可靠性试验与评估 [M]. 北京: 国防工业出版社, 2016.