

基于声波的飞机 DME 测距系统模拟设计与实现

崔海青¹, 郭盈², 刘涛¹, 王娟¹

(1. 中国民航大学 中国民航大学工程技术训练中心, 天津 300300;
2. 中国民航大学 电子信息与自动化学院, 天津 300300)

摘要: 飞机 DME 测距仪作为重要的路基无线电导航系统, 由机载地面台和机载设备组成, 其中应答接收机是地面基台的核心设备, 询问机是飞机机载核心的设备, 然而, 当前大多数 DME 研究主要侧重于应答机模块的模拟, 而忽视询问-应答-测距阶段的模拟; 为此, 提出并设计了一种基于声波的 DME 测距模拟系统; 考虑到现有应答机使用的分立器件电路设计存在体积庞大和电路复杂的问题, 该研究以现场可编程门阵列 (FPGA) 为核心处理器, 实现了模拟应答模块的主要功能; 由于该设计旨在模拟以及演示过程的完整性, 无需高频脉冲, 该系统采用音频测距方法, 使用滤波器对声波信号进行数字滤波; 实验结果表明: 整个测距系统询问-应答-测距过程工作完整, 实现了对模拟 DME 的测距功能, 测距精度可以达到 10^{-4} mm。

关键词: 声波测距; FPGA; 询问器; 应答器

Simulation and Implementation of Aircraft DME Ranging System Based on Acoustic Wave

CUI Haiqing¹, GUO Ying², LIU Tao¹, WANG Juan¹

(1. Engineering Technology Training Center, Civil Aviation University of China, Tianjin 300300, China;
2. College of Electronic Information and Automation, Civil Aviation University of China, Tianjin 300300, China)

Abstract: The aircraft distance measuring equipment (DME), serving as a crucial component of ground-based radio navigation systems, consists of an airborne ground station and onboard devices, among which the reply receiver is the core device for the ground station, while the interrogator as the core device for the aircraft's onboard system. However, the current majority of DME research primarily focuses on simulating the transponder, neglecting the simulation of the entire interrogation-reply-distance measuring phase. To address this, this paper proposes and designs a DME distance simulation system based on sound waves. Considering the challenges caused by the large volume and complex circuit of the separate devices in current transponders, field-programmable gate array (FPGA) is taken as the core processor to implement the primary functions of the simulated transponder. As the design aims to simulate and demonstrate the integrity of the process without the high frequency pulses, the system adopts the audio-ranging method, and the filters are used to digitally process the acoustic signals. Experimental results show that the entire ranging system completely works in the interrogation-response-ranging process, realizing the ranging function of the simulated DME, with a ranging accuracy of 10^{-4} mm.

Keywords: sound ranging; FPGA; interrogator; transponder

0 引言

测距机 (DME, distance measuring equipment) 系统是脉冲测量二次雷达系统以及民航所用的近程无线电导航系统^[1]。DME 导航系统通过机载设备和地面设备的协同工作, 计算每对询问应答脉冲的时间差来测量空-地距离^[2-4], 该系统包括机载测距机 (DME) 和 DME 地面信标台, 两者相互配合工作以实现飞机的导航, 结合全向信标 (VOR) 系统提供的方位信息, 确定飞机位置^[5-6], 根据 DME 获取的距离信息数据指引飞机航行, 同时为保障飞机

的安全起降做支持, 目前许多民用客机都配备了这种技术^[7]。

DME 导航系统从 1959 年被国际民航组织确定为标准测距系统开始, 在航空导航领域的应用越来越普遍, 其原理自诞生以来一直没有改变^[8]。作为路基无线电导航系统的重要部分, 为飞机提供相对于地面信标台的斜距信息。机载设备的核心是发出询问信号, 地面 DME 信标台的核心是接收并应答, 两者采用 L 波段的脉冲射频信号。传统的 DME 系统以模拟电路为主^[9-10], 以 DME 为实验平台用于

收稿日期: 2023-10-24; 修回日期: 2023-12-13。

基金项目: 天津市普通高等学校本科教学质量与教学改革研究计划项目 (B231005907); 天津市自然科学基金多元投入基金项目 (21JCQNJC00710)。

作者简介: 崔海青 (1987-), 男, 硕士, 讲师。

通讯作者: 刘涛 (1982-), 男, 博士, 讲师。

引用格式: 崔海青, 郭盈, 刘涛, 等. 基于声波的飞机 DME 测距系统模拟设计与实现 [J]. 计算机测量与控制, 2024, 32(12): 23-27, 34.

航电设备研究时受限于场地和复杂的系统^[11-13],应用其功能时存在着体积过大、功率需求过高、电路复杂等劣势,目前研究主要侧重于应答接收机模块的模拟,而本设计旨在询问-应答整体过程的模拟以及 DME 整体实现测距功能的完整实现。

本设计是以 FPGA 为核心的数字系统,减少了模拟电路所占比例,降低了系统的体积,将其小型化,便于携带,且能够满足模拟过程中参数的自主化设置。由于本设计侧重点在于模拟 DME 功能的实现,无需高频率脉冲,也为更好体现询问-应答全过程,将采用为人类所能够感知的信号——音频信号代替 DME 所使用的无线电信号^[13],该测距机是采用声波进行应答式测距的实验装备,可以达到模拟机载应答式测距询问-应答-测距的功能。便于二次开发的同时激发学者的科学探究热情,能够让学者更加直观完整地感受询问应答全过程,也为后续的扩展奠定了良好的基础,有助于推动民航业的发展。

1 系统架构及原理

测距机系统是在机载设备完成测距功能,测量的是飞机到地面信标台的斜距^[14]。机载测距机的发射电路产生射频脉冲对信号,通过无方向性天线辐射出去,从而产生“询问”信号;测距信标台的接收机接收到询问信号后,经过 $50\ \mu\text{s}$ 的延迟,发射机便产生相应的“应答”信号发射;机载测距机接收到地面射频脉冲对应答信号后,通过距离计算电路模块,其原理是根据询问与应答脉冲之间的时间延时,计算出飞机到信标台之间的斜距^[15]。由此,通常将机载测距机作为询问器,对应的地面测距信标台作为应答器。整个应答过程如图 1 所示。

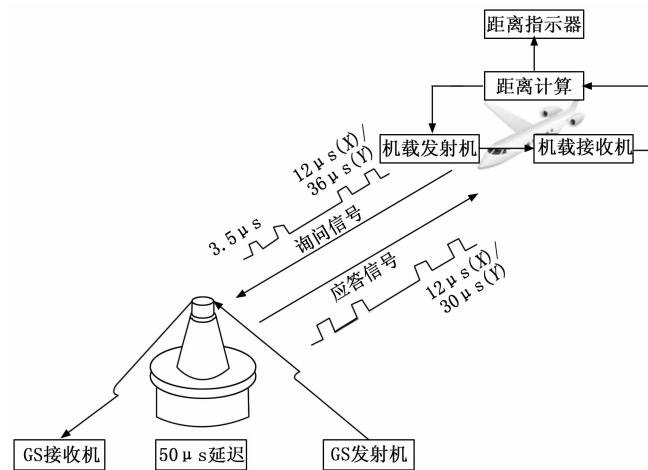


图 1 DME 系统工作示意图

在民航实际使用中,应答器与询问器不是一一对应的,在同一空域范围内的多架飞机会同时向同一个地面信标台发出询问信号,同时信标台也会相应地发出应答信号,于是,存在如何从如此杂乱的众多信号中分辨出飞机自己的应答信号的问题,机载式测距机采用不同的载波频率来发送和接收信号,同时使用两种不同的询问应答信号形式,

以此来初步区别其他无线电信号。再者,测距机还采用闪频原理^[16],从不同的应答信号中锁定属于自己的应答信号。其具体实现在本设计是通过定时器来生成一个随机抖动的延时信号,让询问信号的发送间隔随机抖动,同时,接收到的应答信号的间隔应该也是随着询问信号随机抖动的,通过判断机载接收机接收到的应答信号是否与询问信号的间隔始终保持一致,来断定是否是飞机自己的应答信号,双重判断来分辨出飞机自己的信号。

鉴于询问和应答的时间较长,以防止仿真时间过长,本设计通过调控声音脉冲对的间隔时间来模拟多个应答信号出现,以展现闪频原理的应用,为了更生动直观地体现,特别引入加入 LED 闪烁来更加真实明确感受多架飞机如何判别自己的信号。本设计主要借鉴了 DME 测距应答式双程脉冲的原理,同时模拟 DME 的询问和应答脉冲格式。将高频段的无线电信号用声波信号来代替,使用直接被人所感知的信号,有助于直观地演示应答式测距的全过程。

2 声波应答式测距系统总体设计

本设计系统总体参照 DME 基本原理设计,模拟机载测距机和地面信标台之间询问-应答过程,可以达到短距离精准测量,以及显示测量过程中时间和距离的显示,更加清晰地体现询问与应答之间整个过程。

音频应答式测距仪使用两台设备,一台相当于机载测距机,作为询问器,一台相当于地面信标台,作为应答器,询问器由 FPGA 控制蜂鸣器发出询问信号,等待接收应答信号,应答器收音电路接收到信号后,由 FPGA 进行分析和处理^[17-20],并通过控制蜂鸣器发出应答信号,询问器收音电路接收信号,FPGA 进行信号处理,并输出测距结果,完成一次测距。其系统如图 2 所示。

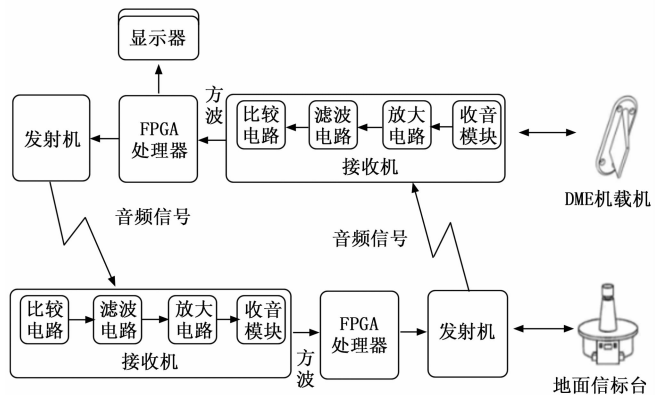


图 2 系统框图

系统以 FPGA 为采集、处理的核心控制芯片,在高速数据采集方面,FPGA 有着单片机和 DSP 所无法比拟的优势,FPGA 时钟频率高,内部延时小,现在器件的最高工作频率可达 300 MHz;硬件资源丰富,单片集成的可用门数达 1 000 万门;全部控制逻辑由硬件资源完成、速度快、效率高;组成形式灵活,可以集成外围控制、译码和接口电路^[21]。采用 FPGA 现场可编程门阵列集成芯片,具有高效

能比、高性能以及功能灵活、便于程序移植、时钟速度高达 50 MHz^[22-24]等优势, FPGA 适用于信号边沿敏感的信号, 尤其是处理声音信号, 能同时运行多条指令, 并行执行, 处理速度快, 有足够的速度来检测声音信号, 并且也有足够的精度来达到更高的分辨率。

对于信号处理方式的选择, 考虑到减小产品体积, 使产品模块化以及小型化, 使用无源蜂鸣器作为声音信号的发生器, 可以使用程序控制输出信号频率。使用咪头作为声音信号的采集器, 体积小, 所需供电电压较小, 但存在缺点是输出信号非常小, 只有毫伏级别, 需要围绕信号放大设计外部电路。声音信号放大后, 对于信号的处理, 考虑到方波便于 FPGA 进行处理和分析, 选择带通滤波器电路, 将放大后的信号滤波成为一个单频的正弦信号, 再加一个比较器, 将正弦信号转变为固定频率的方波。

2.1 硬件电路设计

本系统的硬件电路主要是用来收发音频信号, 最终目的是将音频信号转化为适用于 FPGA 处理的信号, 同时考虑电路抗噪声干扰性能。

收音电路系统方案设计如图 3 所示, 包含麦克风声音采集电路、放大器电路、滤波器电路和比较器电路, 最终将音频信号转化为方波输出。考虑到效果呈现, 选择 5 kHz 作为声音信号频率。麦克风声音采集模块采集声音, 输出 50 mV 以下的信号, 使用 LM833 运算放大器, 将输出信号放大, 滤波电路对于信号进行滤波, 选择 5 kHz 的声音信号, 比较器将滤波器输出的正弦信号变为方波信号。

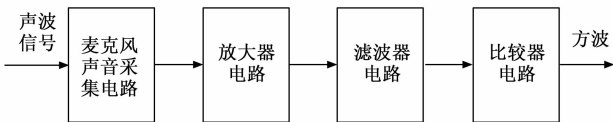


图 3 收音电路系统方案设计框图

使用驻极体电容式麦克风作为声音采集的元器件, 此时输出的信号在 50 mV 以下, 使用 LM833 运算放大器, 设计反向比例放大, 使用两级放大器, 每级放大 10 倍, 达到放大 100 倍的效果, 同时在输入到放大器之前, 使用电容耦合, 去掉直流分量。

滤波电路要对放大后的信号进行滤波处理, 选择的语音信号是 5 kHz, 需要一个中心频率为 5 kHz 的带通滤波器。选用无限增益多路反馈带通滤波器, 优势在于只需一个运放就可以达到较好的滤波效果, 滤波器电路中心频率 f_0 、品质因数 Q 、中心频率处的放大倍数 $H(jf_0)$ 的计算公式如下:

$$f_0 = \sqrt{\frac{R_1 + R_2}{R_1 R_2 R_3}} \frac{1}{2\pi C} \quad (1)$$

$$Q = \sqrt{\frac{(R_1 + R_2) R_3}{R_1 R_2}} \quad (2)$$

$$H(jf_0) = -\frac{R_3}{2R_1} \quad (3)$$

选取电容 C 的大小, 根据中心频率 5 kHz 选择电容为 20 nF, 由上式可以得到 3 个电阻的计算公式:

$$R_1 = \frac{Q}{2\pi f_0 |H(jf_0)|} \quad (4)$$

$$R_2 \geq 10R_1 \quad (5)$$

$$R_3 = \frac{Q}{\pi f_0 C} \quad (6)$$

电压比较器将滤波器输出的正弦信号变为方波信号, 在现实环境中时时刻刻都有噪声存在, 在信号经过采集放大滤波后, 本设计采用滞回比较器, 该比较器具有迟滞回环传输特性, 更加稳定, 并且对于较小的抖动有抗干扰的效果, 能够消除一定的噪声干扰。电路供电为 5 V, 输出高电平 U_{oh} 为 5 V, 输出低电平 U_{ol} 为 0 V, 对比参考电压 U_{ref} 为 2.5 V, 根据滞回上限和滞回下限的公式 (7) 和 (8), 计算出电阻的值。

$$U_h = \frac{R_1}{R_2} * (U_{ref} - U_{ol}) + U_{ref} \quad (7)$$

$$U_l = \frac{R_1}{R_2} * (U_{ref} - U_{oh}) + U_{ref} \quad (8)$$

2.2 程序设计

FPGA 总体控制模块如图 4 所示。选择 FPGA 作为本设计的核心控制芯片, 负责控制蜂鸣器发出信号, 处理接收到的声音信号, 计算发送与接收之间的时间差, 来由此确定询问器和应答器之间的距离, 实现测距功能。

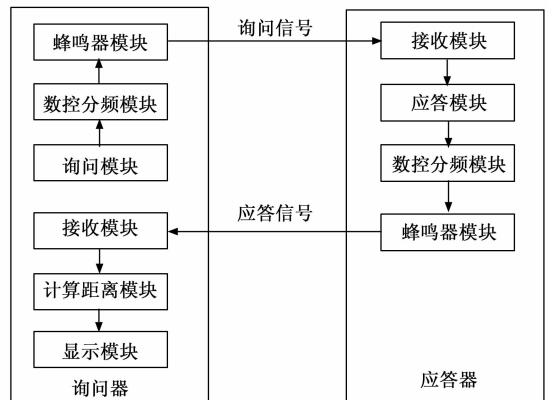


图 4 总体控制模块框图

借鉴 DME 测距应答式原理以及闪频原理, 询问信号采用脉冲对的方式, 通过改变两个脉冲对的时间间隔, 来模拟多个询问信号出现的情况, 以下具体讲述一个询问信号出现的情况。规定一个脉冲对的时间为 1.2 s, 在 0~0.4 s 内, 使能蜂鸣器, 发出声音信号, 0.4~0.8 s 内, 抑制蜂鸣器, 在 0.8~1.2 s 内, 使能蜂鸣器, 发出声音信号, 在感官上能够有直观的感受。

2.2.1 询问器

询问器主要包含分频器、计数器、询问模块、接收模块以及显示模块等, 主要功能: 1) 有规律地发出询问信号, 在询问信号发出后, 开启接收模式并开始计时, 同时检测接收到的信号是否为应答信号; 2) 当询问结束并且接

收到应答信号后, 结束计时, 通过记录的时间计算出询问器与应答器之间的距离, 经过误差消除后, 输出准确的距离以及时间信息并显示。

由于实验需要 5 kHz 的时钟频率, 而 FPGA 的时钟频率为 50 MHz, 故设计数控分频器, 其可以控制 FPGA 在程序中随意修改分频系数, 从而输出任意频率时钟, 以及作为毫秒级时钟信号以及蜂鸣器的驱动信号。在此模块中, 可以输入任意分频系数, 结合计数器来控制输出时钟的翻转, 最终输出所需要的时钟频率。值得注意的是, 当分频器的输入分频系数为 0 时, 将输出始终置零, 输出持续低电平的信号, 可以有效地避免在分频系数置零后, 由于时钟翻转的不确定性, 输出信号可能为高电平也可能为低电平。

询问模块产生询问信号和确定询问间隔时间, 选择时钟周期为 0.1 ms 的信号作为基础时钟。一次询问信号中, 两个脉冲宽度 0.4 s, 中间间隔 0.4 μ s, 一共 1.2 s。0~0.4 s 置高电平, 使能蜂鸣器; 0.4~0.8 s 置低电平, 失能蜂鸣器; 0.8~1.2 s 置高电平, 使能蜂鸣器。询问间隔 ask_gap_time 设置两次询问的时间间隔。时钟周期 0.1 ms, 计数寄存器 cnt_1 200 ms, 在计数达到 4 000、8 000、12 000 时, 即对应 0.4、0.8、1.2 s 时, 进行相应的蜂鸣器使能操作。

设置询问间隔以及计数寄存器的最高数值, 来限定计时时间, 当计数变量大于询问间隔设定值后, 计数清零。计数清零也标志着一次询问的结束, 新的一次询问开始。

本设计的需求是计算询问信号与应答信号之间的时间差, 为了后续计算时间差方便, 所以在询问信号的第二个脉冲末尾设置一个时长 0.2 s 的询问标志位, 在 1~1.2 s 置高询问标志位, 从第二个询问脉冲的中间位置开始。

接收模块用来分析收音电路输出的信号以及接收来自应答器的应答信号。

考虑误差的影响, 本设计测量接收信号方法选择用 50 MHz 时钟作为触发信号, 来记录 5 kHz 信号脉冲的个数, 速度快且精度高。

对于实现抗干扰功能, 在等待状态持续产生一个宽度为 400 μ s 的高电平检测门, 这个检测门的宽度是 5 kHz 信号脉冲宽度的两倍, 在这个门中持续检测是否有 5 kHz 信号高电平出现, 若有, 则开始计数。只要高电平时间超过检测门时间的 25%, 则认为接收到了一个 5 kHz 信号脉冲。

对应 DME 双脉冲测距原理, 设置发出的声音信号是一个脉冲对, 为了区分, 在描述中称脉冲对中第一个脉冲为声音脉冲 1, 第二个称为声音脉冲 2, 两者中间的间隔称为声音脉冲间隔。

声音脉冲 1 的时间内 (0~0.4 s) 检测信号, 设定一个阈值, 当 5 kHz 信号超过理想情况下数量的 90%, 就认为接收到的信号是一个持续 0.4 s 的 5 kHz 声音信号。接下来进入声音脉冲间隔检测 (0.4~0.8 s), 在脉冲间隔时间中记录接收到的 5 kHz 信号的个数, 如果 5 kHz 脉冲超过间隔时间的 20%, 判断为长时间噪声, 予以排除, 接收终止,

回到等待状态。如果 5 kHz 脉冲不到间隔时间的 20%, 即使此段时间内有 5 kHz 脉冲出现, 也判断为短时噪声毛刺干扰, 继续接收。声音脉冲 2 时间内 (0.8~1.2 s) 检测, 经过声音脉冲 1 检测, 基本排除错误接收情况, 认为接收到的信号就是脉冲 2, 选取声音脉冲 2 中间位置, 即在脉冲 2 时间内 5 kHz 脉冲信号达到 1 000 个时, 认为此时为接收标志位, 此操作可消除由于开始接收时刻不确定带来的误差。

在脉冲 2 的中间位置将接收标志位置高, 认为成功接收到了声音脉冲对信号, 置高的时间为 1.0~1.2 s。为了与接收标志位对应, 上一节的询问模块中的询问结束标志位也选择在 1.0~1.2 s 置高电平。接收模块处理如图 5 所示。

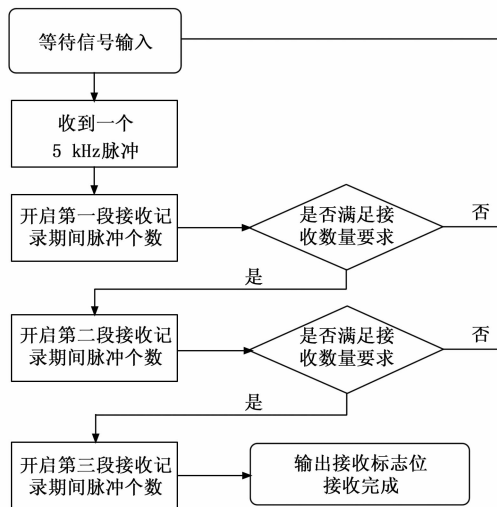


图 5 接收模块处理框图

具体在代码中的实现方式如下, 在 400 μ s 的时间内持续检测输入信号, 若检测到一个 5 kHz 脉冲, 则开启计时器, 进行 1.2 s 的计时。在 0~0.4 s 内记录声音脉冲 1 中的 5 kHz 高电平时间, 记录在 cnt_P1 变量中, 在 0.4~0.8 s 内, 首先判断 cnt_P1 的数量是否满足 90% 的脉冲数量。若不满足则终止接收, 所有数据清零, 回到等待状态; 若满足则继续进行接收检测, 记录在声音脉冲间隔时间内 5 kHz 脉冲的数量, 记录在 cnt_PP 变量中。在 0.8~1.2 s 内, 首先判断 cnt_PP 是否小于 20% 的脉冲数量, 若不满足则终止接收, 所有数据清零, 返回到等待状态; 若满足则继续进行接收检测。在 0.8~1.2 s 的时间内, 记录 5 kHz 脉冲个数, 达到 1 000 个时, 将接收标志位置高, 标志着一次接收成功结束。

对于距离计算模块, 询问模块和应答模块都是在同样位置将标志位置高, 计算时间间隔只需计算询问脉冲上升沿到接收到的应答脉冲的接收标志位上升沿的时间。在测量时间中, 存在着系统固有延时和电路延时, 通过理论计算可以得到系统固有延时, 电路延时通过实际测量可以测得。测量时间减去固有延时和电路延时后, 剩下的时间就是声音信号在空气中往返传播所需的时间。

在测量模块中, 计数器的时间单位是 20 ns, 设定声速

为 340 m/s, 经过换算后, 得到声速为每一个时间单位 0.006 8 mm。在理想的情况下, 本产品的测距精度可以达到 10^{-4} mm。

2.2.2 应答器

应答器功能是在接收询问信号后, 发出一个应答信号。应答器所涉及的模块与询问器部分模块一样, 都包含接收模块、时钟分频模块、蜂鸣器模块等, 以下主要讲解应答模块。

应答信号格式也是声音脉冲对, 产生方式也与询问器产生询问信号一致, 具体实现方式为在接收模块接收到询问信号后, 会在脉冲 2 的中间位置将接收标志位置高, 同时, 开启应答器计时。在等待 0.2 s 后, 询问信号结束。继续等待 0.2 s, 期间抑制应答, 之后开始发出声音脉冲对信号, 0.2 s 抑制应答的设置主要是模拟 DME 测距信标台中的应答抑制, 在抑制寂静期间, 信标台不能接收询问信号, 采取这一措施目的是防止多径反射信号触发应答。

2.3 程序仿真与修正

FPGA 程序仿真验证程序的功能, 编写 vt 文件, 使用 ModelSim 软件进行波形仿真, 观察信号波形是否满足设计要求。设定询问器和应答器之间的距离为 0, 不消除固有延时和电路延时, 此时的询问应答之间的间隔时间就是测距的固有延时, 加上接收延时的 400 μ s, 总延时时间为 1.400 4 s, 根据声速理论上算得测量的距离为 238.068 m。根据仿真波形与理论算得的值进行比较并进行 FPGA 程序上的修改和完善, 使得测量更加准确。最终结果仿真波形如图 6 所示。

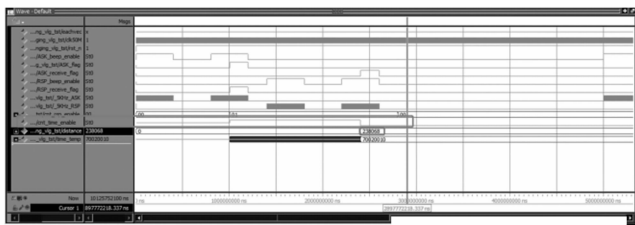


图 6 时间及距离结果仿真波形图

3 系统测试验证以及实验仿真

系统电路测试, 观察收音电路放大器电路、滤波器电路以及比较器电路是否能够实现相应功能; 再者, 联合测试, 将电路模块与 FPGA 连接起来进行综合测试, 观察系统是否能够实现测距功能。多次测量得到测量系统的测距误差, 并在程序中予以修正, 达到精准测距的效果。

综上所述, 本系统的所有测试都验证与预期一样, 调试过程全部结束。经测试, 测距仪系统的量程为 0~3 m, 测量精度可以达到毫米级别, 测量误差由于摆放角度、噪音、校准偏差等原因, 综合各种场合的情况下绝对误差不超过 1.8 mm。测量数据与实际数据之间误差如图 7 所示。

本设计音频应答式测距机测距过程如图 8 所示。FPGA 开发板自行设计, 整个系统小巧便捷, 不受场地限制, 整体设计包含测距机系统询问器 (机载测距机) 和应答器

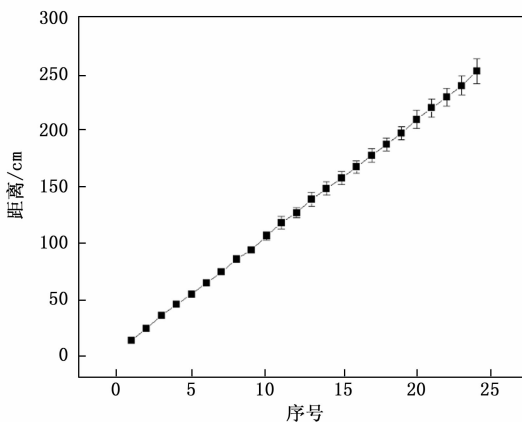


图 7 测量数据与实际数据之间误差图

(地面信标台) 两大部分, 模拟 DME 空一地设备之间问答式工作方式。为了更真实地模拟机载测距机的发射电路产生的射频脉冲对, 本设计在设计时采用声音脉冲对, 更好地演示测距机应答过程, 相对于以模拟电路为主的传统 DME 设计而言, 本设计采用集成电路, 基于 FPGA 音频测距仪, 更加节省空间, 同时便于调试与控制。

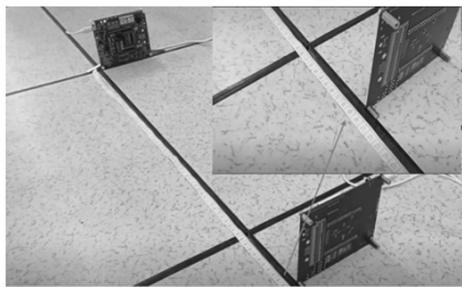


图 8 测量过程及询问器的实物图

通过采用音频信号模拟无线电信号, 该设计在视觉和听觉上为用户实现了无形过程的有形表现, 使发送和接收的过程更加直观。总体而言, 基于 FPGA 的音频测距仪设计突显了对电路结构简化、空间利用优化以及用户体验提升等方面的关注和优越性。本设计的电路以及程序也可作为模块使用, 方便移植, 便于在此基础上二次开发。

4 结束语

本设计的基于声波的应答式测距仪旨在模拟机载应答式测距机询问—应答—测距全过程以及相关的测距原理, 通过声音信号来替代无线电信号, 更为有效地演示模拟机载应答式测距机的工作方式。系统整体设计及测试结果表明:

1) 本设计在量程为 0~3 m 测距仪系统进行实验测试, 测距精度可以达到 10^{-4} mm。

2) 本设计具有模块化的特性, 便于移植和二次开发, 使其能够更加灵活地应用于 DME 的学习探究以及激励设备的研发。系统的可扩展性为学术研究提供了便捷的工具, 有助于深入理解和探索相关领域。

(下转第 34 页)