

导弹机内测试技术的国内外发展现状

吴伟, 梁旗, 林达, 崔北鹏, 丁伟

(上海机电工程研究所, 上海 201109)

摘要: 导弹武器系统的综合测试是产品研发和使用中的重要保障技术, 在武器系统的全寿命周期中扮演着越来越重要的角色; 机内测试技术是提高系统测试性的关键方法之一, 作为一种能够在设备或系统等测试单元内部自检的技术, 机内测试在导弹测试领域中被广泛使用; 介绍了国内外对机内测试的基本定义、特点、作用、虚警及抑制等发展的现状, 并主要聚焦于导弹武器系统中的机内测试案例; 针对机内测试在导弹领域应用中存在的问题, 讨论了满足未来新一代导弹测试性需求的可能途径, 并对机内测试技术未来的发展趋势进行了探讨和展望。

关键词: 导弹; 电气系统; 机内测试; 测试方法设计; 测试性; 虚警

Development Status of Missile BIT Technology at Home and Abroad

WU Wei, LIANG Qi, LIN Da, CUI Beipeng, DING Wei

(Shanghai Electro-Mechanical Engineering Institute, Shanghai 201109, China)

Abstract: The comprehensive test of missile weapon system is an important guarantee technology in product development and use, and it plays an increasingly important role in the life cycle of weapon system. Built-in Test (BIT) is one of key methods to improve the testability of system, which is a kind of test technology for internal self-test of equipment or system, so it is widely used in the field of missile test. This paper introduces the development status such as basic definition, characteristics, functions, false alarm and its reducing strategies of BIT at home and abroad, and mainly focuses on the BIT cases in missile weapon systems. In view of the problems existing in the application of BIT in missile field, the possible ways to meet the testability requirements of new generation missiles in the future are discussed, and the future development trend of BIT technology is discussed and prospected.

Keywords: missile; electrical system; BIT; test method design; testability; false alarm

0 引言

导弹武器系统的性能随着大量高新技术的迭代而不断提高, 但同时也使得导弹内部结构愈发复杂, 对导弹综合测试技术本身是否依然可靠安全、稳定以及能否快速开展故障检测诊断, 提出了更高的要求。在航空航天、工业电子、军事国防等测试性设计领域中, 先进的测试性技术是解决问题的关键^[1-2]。系统的测试性 (testability) 是指系统内部提供的能够检测自身状态并进行故障诊断的一种设计特性, 主要分为外部自动测试 (ATE, automatic test equipment) 和机内测试 (BIT, built-in test) 两种。ATE 是指使用外部测试工具或者测量仪器设备等对系统进行检测, 独立于产品本身单独设计, 但是测试成本高、携带不便且噪声大。机内测试, 也可称为机内自检 (BIST, built-in self-test), 又叫嵌入式测试 (ET, embedded test), 或者是自测量系统 (self-instrumented system), 是指系统或设备能够完自己成对系统、组件或功能模块的状态检测、故障诊断以及性能测试^[3-5]。

近年来, 导弹的综合测试更关注自动测试系统的体系结构建设、ATE 研制和测试程序集 (TPS, test program

set) 的开发及可移植, 以及人工智能的应用, 这些技术助力导弹测试技术向多型通用、分布组合、可扩展等方向优化。导弹综合测试技术是武器系统的全寿命周期中非常重要的角色^[6], 高新技术的快速发展加快了导弹武器系统复杂化和智能化的进程。虽然导弹综合测试技术和测量仪器发展迅速, 大大提高了导弹武器系统的测试性能和指标, 但仍然存在对系统内部故障精确排查的困难, 并无法真正大幅提高有效提高导弹的测试性及测试覆盖性, 增加了导弹武器系统的研制和生产工作的难度。

本文总结国内外有关 BIT 技术研究现状的文献, 介绍了 BIT 技术的作用、特点、虚警及其抑制策略, 并重点介绍了导弹武器系统领域相关的 BIT 技术。针对导弹武器系统测试技术中 BIT 技术应用中存在的问题, 讨论未来导弹测试性需求, 并提出优化的导弹 BIT 技术总体设计方案, 对导弹 BIT 技术未来的发展趋势进行了探讨。

1 机内测试技术

只有提高导弹自身的系统测试性, 才能配合先进的测试系统开展测试^[7-15]。美军在 20 世纪 80 年代就着眼于军用装备的机内测试技术, 开展了许多理论研究, 并完成了军

收稿日期: 2023-08-24; 修回日期: 2023-08-26。

作者简介: 吴伟 (1980-), 男, 硕士, 研究员。

通讯作者: 梁旗 (1988-), 男, 硕士, 高级工程师。

引用格式: 吴伟, 梁旗, 林达, 等. 导弹机内测试技术的国内外发展现状[J]. 计算机测量与控制, 2023, 31(10): 1-5, 39.

用型号配制。美军的 F 系列战机将 BIT 技术大量应用与航空电子与机电系统中。美国航空工业集团将 BIT 成功应用到他们生产的军、民用飞机中^[16-17]。随着 BIT 技术的发展,该领域逐渐吸引了越来越多学者与行业的关注。国内的 BIT 技术研究起步于 20 世纪 70 年代,以航空、航天等国防军工领域为代表开始 BIT 技术的研究。目前,随着研究愈发深入,BIT 技术的应用研究引起了国内外学者的广泛关注。

美军在 1992 年发布的 MIL-STD-1309C 标准对 BIT 定义为“系统、设备内部提供的监测、隔离故障的自动测试能力”^[18]。在美军的《系统和设备测试性大纲》中,将测试性作为与可靠性、维修性等同的测试要求,其颁布标志着测试性已成为独立学科^[19-20]。20 世纪 90 年代时,美军的新型军用装备就注重于智能测试设计及应用技术,在可维护性、战备完好性及测试性等各个方面都有了新的突破^[21-23]。

BIT 技术具有多种分类方法,例如边界扫描 BIT 技术、模拟 BIT 技术、环绕 BIT 技术以及冗余 BIT 技术等^[24-27]。不同的 BIT 技术具有不同的特点,如边界扫描技术对测试电路要求较低,因此可改善测试性;模拟 BIT 属于并行测试型的技术,能在操作时并行测试进行故障排查;环绕 BIT 基于数字模拟环绕等不同输入信号的方法实现;冗余 BIT 系统利用冗余信号的对比进行测试。

在 BIT 发展过程中,虚警始终困扰着其发展和应用。设备的 BIT 系统在各类时间应力的作用影响下容易造成故障虚假报警的现象。时间应力因素包括暂态电压、振动、震荡、冲击、温度、湿度、气压、液压等等。美军的装备 BIT 使用情况经过数据统计,发现 BIT 虚警频报而真实故障检测率不高是装备服役时最主要的问题。我国 GJB3385-98 定义虚警为,机内测试或其他监测电路指示有故障而实际不存在故障的现象^[28-30]。若无法解决 BIT 的虚警问题,BIT 技术的应用就不再是“如虎添翼”,而是“画蛇添足”,既无法真正解决系统故障,在处理虚警情况时还会造成人力物力等资源的浪费。BIT 虚警抑制技术按照常规可划分为检测、诊断和决策三个不同的层面进行设计,实现较为简易且具有较强的适用性,但由于测试性容差及阈值的确定往往依靠经验值,在处理瞬态故障及间歇性故障时效率比较低。

为解决复杂机电系统 BIT 虚警的问题,国防科技大学提出了三种虚警抑制方法。第一种是基于信息处理流程的传感层,特征层以及诊断决策层虚警抑制技术,提高机电系统 BIT 的诊断能力;第二种抑制方法基于系统模型的监控诊断,通过设置故障阈值对残差评价,可以在不确定因素下准确判断故障状态,是基于鲁棒故障诊断原理;第三种基于时间应力的角度,提出了基于时间应力分析的虚警抑制原理和技术方法,通过将核主元分析和模糊聚类分析方法结合引入,构建虚警识别决策模型,解决关联区域外虚警不易识别的问题^[31]。BIT 降虚警时,时间应力信息是有效的信息源,将该数据与 BIT 进行关联分析,能够起到识别虚警、提高故障检测正确率的作用^[32]。

2 机内测试中的关键技术

顶级的需求规范记录了已部署产品的性能需求。BIT 测试主要关注产品上电后进行内部自检时在现场的性能。BIT 自检选择的测试功能称为产品的关键功能。军事应用将这些功能称为“关键任务”功能,这些功能是与任务性能直接相关的主要功能。关键任务功能的失效将导致主要硬件的故障而导致任务的失败。

客户提出的另一项要求是在现场部署产品时进行维护或扩展 BIT。当与加电自检结合使用时,这种类型的自检为硬件电子设备提供了更多的测试覆盖范围。扩展 BIT 与通电 BIT 一起,为客户提供硬件在其环境中长时间运行的必要知识。

因此,BIT 的应用和发展将大大提高武器系统的测试和自诊断能力,其整体框架如图 1 所示。

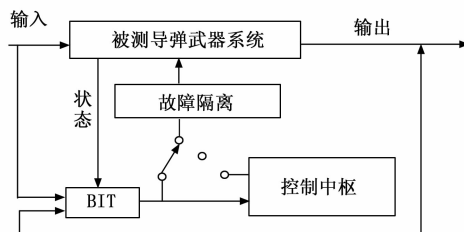


图 1 导弹系统 BIT 架构

导弹系统 BIT 实现主要包括两个部分:1) 在被试对象上安装 BIT 设备,在没有周边测试设备或少量周边测试设备的情况下完成导弹的性能测试;2) 在设计被测对象系统时,设计自检检测组件并进行自检,在对整个系统进行检测时,将自检检测组件进行集成,完成功能测试和信息采集。其中自诊断技术包括故障特征的提取、知识库的构建和推理机制的实现等。在此过程中,通过通讯接口将 BIT 装置采集到的信息发送给地面计算机,同时实现诊断算法。在自诊断设备和方法成熟之前,无法直接在导弹系统中建立检测设备和诊断软件。受被测物体积和重量的限制,自诊断技术必须解决设备小型化的关键技术问题,包括小型计算机系统、多数数据高精度 A/D 和 D/A 转换及通信接口等。同时,要解决 BIT 激励方法的研究、BIT 激励装置的设计、BIT 激励装置的设计等关键技术,全面实现 BIT 和自诊断。此外,要解决传统 BIT 中的故障复发和故障间歇识别问题,必须解决大容量高精度存储设备的关键设计问题;要完成武器系统中内置故障诊断技术的研究,必须解决故障知识库和故障词典构建的关键技术。

智能 BIT 最早由美国空军罗马航空发展中心的 Richards 于 1987 年提出,它将人工智能理论引入 BIT 故障诊断,解决了传统 BIT 无法区分间歇性故障的问题。智能 BIT 经过近 10 年的研究和应用,不仅应用于 BIT 智能诊断,还应用于 BIT 智能设计、检测和决策等方面。设备智能 BIT 提出了系统开发的并行设计思路,采用部件级、板级、系统级 BIT 分层集成的组织结构。系统级 BIT 智能控

制单元根据测试和维护需求制定整个系统测试计划, 并将测试命令发送到板级 BIT 进行系统级测试和维护总线; 板级 BIT 智能控制与信息处理单元接收指令并采取检测诊断策略, 通过板级测试总线启动零件级 BIT; 当部件级测试完成后, 通过板级测试总线将测试结果发回板级 BIT, 然后由板级 BIT 智能控制和信息处理单元结合部件级和板级本身的信息进行简单的智能诊断, 并将测试诊断结果发送到系统级 BIT; 系统级 BIT 智能综合诊断系统对单板级 BIT 数据进行全面的智能诊断, 并根据诊断结果给出系统重构降级使用或更换维护的建议。

智能决策支持系统将定性处置特征人工智能技术与决策支持系统相结合。运用知识工程、智能技术等相关技术, 使所创造的思想、逻辑推理和判断成为一个有机体, 在解决半结构化或非结构化问题方面比传统决策支持系统更有效。BIT 智能决策包括 BIT 决策层信息集成、BIT 模糊决策和 BIT 决策专家系统。BIT 维修决策专家系统利用线路维修人员的经验、前线设计人员的数据和维修专家的知识, 可以确定故障类型及其危害, 并进行进一步的决策。

设备维修过程通常分为组织级维修、中级维修和仓库级维修三个层次。组织级维护在运行场所进行, 仅用于定期维修、故障估计和确认以及 LRU 的拆卸和更换; 中间维修可以隔离故障到车间更换单元; 仓库级维修具有最高的维修能力, 可以执行与故障设备维修有关的任何任务, 包括纠正维修。仓库级维修可以将故障隔离到车间更换组装, 也可以对所有部件进行重新排列, 产生损坏部件的可更换部件以及整个设备。现代设备维修体系提倡组织级和仓库级两级维修。要实现两级维修, 必须提高组织级维修能力, 即提高线路维修能力。因此, 提高系统或设备的故障检测与诊断能力, 缩短故障检测与隔离时间, 成为 BIT 综合诊断与维护专家系统的设计目标。

BIT 维修专家系统的输入主要来自于内置测试设备的信息, 这要求内置测试设备数据的准确性接近 100%。仅将内置测试设备数据作为唯一的维护基础是不够的。综合决策与维护专家系统必须应用各种信息资源进行综合决策与维护。BIT 维修专家系统可以提高组织级维修能力, 将故障检测和定位提升到 SRU 级, 这不仅需要设备相关信息, 还需要设备的设计、测试、维修专家和操作人员的信息。钻头综合决策与维护系统将常规检测方法的结果、钻头故障诊断专家系统的输出、SRU 故障历史数据和用户观测信息相结合, 进行综合决策, 形成 SRU 级故障报告和维护建议。

3 导弹领域中机内测试技术的应用

1998 年的一篇美国专利“用于在发射场测试导弹的可操作性的导弹试验方法”中, 就通过 BIT 对导弹进行了测试^[33]。在该专利中提到, 导弹的测试首先应进行导弹 BIT 测试性能的测试, 这些测试项目的信号源是由发射场的信号激励的, 因此不需要与导弹内部进行通信。如果性能符合要求, 则无需进一步测试。如果检测到导弹性能不符合

要求, 则取下通信盖, 连接到内部数据源, 并重复 BIT 测试以确定哪些内部组件导致导弹性能不符。当确定有问题的组件并进行修复后, 在取下检修盖的情况下重复测试, 当测试性能达标后, 再更换检修盖并在安装检修盖的情况下重复测试。图 2 中展示了专利中导弹 BIT 结构。

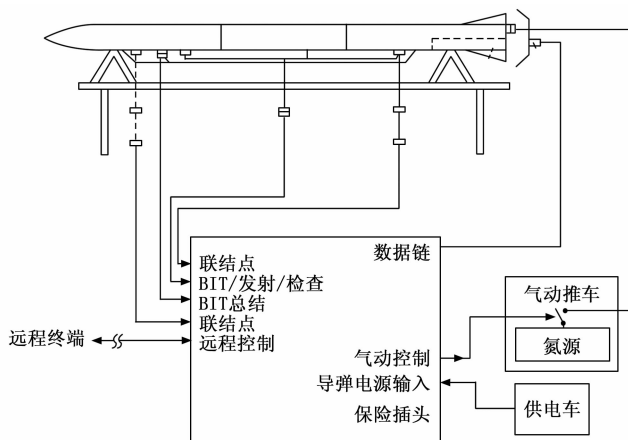


图 2 专利 US5721680A 中的导弹自检结构

Ma 等人^[34]针对潜射导弹模型推进发射试验, 设计完成了基于 ARM 的 BIT 系统。试验系统体积小, 实验工作正常, 性能好, 试验数据快速可靠, 实现了加速度和角速度的测量。为水下航行器, 特别是小型水下航行器提供了有效的实验测试手段, 为结构优化模型的建立提供了理论依据。

常规战术导弹的控制系统的组成包括捷联惯性测量组合、控制电池、雷达导引头、飞控计算机、伺服机构和电缆网, 各单机设备内部的集成微处理器构成了分布式 BIT 的架构。北京航天自动控制研究所的刘仁浩等人^[35]根据导弹控制系统特点, 在分布式 BIT 基础上在飞控计算机上部署了系统功能参数监测以及系统功能测试的集中式 BIT 结构, 提出了控制系统中各单机以及整体系统的 BIT 设计方法, 取消了地面辅助测试设备的使用, 实现了导弹测试和飞行试验前检查的自测试。

弹载计算机是导弹武器系统中不可或缺的关键组成部分, 其 BIT 技术具有可应对硬件体积较小的限制、方法应具备实时嵌入性、具备高可靠性以及应具备较高兼容性等特征。天津航计算技术研究所的边维等人^[36]通过研究弹载计算机 BIT 的技术特征, 提出了一种基于弹载计算机的 BIT 设计方法 (MBBIT, missile-borne computer BIT), 以小型化、嵌入式、可靠性以及兼容性设计准则为基础, 分为产品故障库建立、软硬件设计、信息管理设计、准则检查、性能预计, 提出 MBBIT 的硬件设计、软件设计以及信息管理设计方法。该文献采用某型导弹武器系统内三种不同类型的弹载计算机作为验证, 改进 BIT 软硬件, 改进后的 BIT 加入了信息管理机制, 对比原有简单自检的 BIT 方法, 改进后的 MBBIT 设计方法提升了 BIT 故障覆盖率及故障识别率。

中国航空无线电电子研究所的杨漫^[37]面向机载嵌入式计算机应用,开发了一种通用化的 BIT 软件架构技术,按照驱动、算法、配置控制、接口等功能分为不同层级,能够实现不同硬件环境、操作系统环境下 BIT 软件的移植。此外,该文献提出一种使 BIT 能够在操作系统启动之前执行的检测方法,能够确保 BIT 软件与操作系统之间不具备关联性,提高了 BIT 的有效检测范围。

如今,随着战场环境愈发复杂多变,战争中导弹的信息化能力也逐步加强。作为导弹武器系统的信息处理核心,传统的嵌入式弹载计算机控制分布式单机实现导航、制导和控制等功能的运行模式存在复杂度高、系统利用率低、成本高、尺寸重量大等问题。随着总线和系统集成技术的发展,将多单机系统集成到统一系统中的弹载综合电子模式,正逐步成为了战术导弹领域中弹上电子电气设备设计的主流。搭载弹上综合电子系统的战术导弹,其机内测试模式与文献 [35] 中传统导弹控制系统 BIT 模式有较大的区别。捷联惯性测量组合、雷达导引头信息处理模块、卫星导航模块、数据链、遥测等单机产品被集成到了综合电子设备中,舍弃了占用大量弹上电缆网资源的单机间电连接和低速通信总线,将尽可能多的单机 BIT 集中到可编程片上系统 (SoPC) 进行快速运算,弹载综合电子内部单机间通过高速 SRIO 总线通信,与大量外部设备仅需要通过射频基带模块传递信号。搭载综合电子系统的战术导弹 BIT 具有运算速度快,通信速度快,搭建成本降低等优势。

北京航天自动控制研究所的权赫等人^[38]以我国新一代运载火箭 XX-5 为背景,开展了运载火箭电气系统 BIT 技术全面实现的可行性研究,并在系统层面提出其设计流程和方法。该系统的 BIT 研制流程首先需要先确定系统 BIT 功能工作模式以及测试等级程度,再选择系统 BIT 软硬件方案,通过测试性设计选取测试点与测试项目,最后进行方案性能的评价,以此作为优化测试流程、缩短测试周期的依据。

目前的导弹自检,通常采用二值逻辑判断,即自检合格或不合格,本质上只针对导弹功能的测试,忽略了边界指标的潜在风险。BIT 技术在实际应用中存在的最大问题是故障检测和隔离能力差,且虚警率高,需要通过添置大量外部测试资源来保证上述技术指标,导致昂贵的测试维修成本;同时也很难对系统或设备内部数据参数进行研判。只有通过不断地提升导弹武器系统测试性设计,融合技性能预测与评估技术,才能满足系统和设备的故障预警与隔离需要。当前,外部的测试系统设计技术发展迅速,导弹 BIT 技术设计可以采取自动测试系统 (ATS, automatic test system) 结合 BIT 的形式开展。

为了满足未来新一代导弹武器系统的测试性需求,未来导弹 BIT 需要从测试性顶层设计着手,如图 3 所示。首先进行系统、分系统以及较复杂的现场可更换单元 (LRU, line replaceable unit) 级产品的测试性顶层设计,在开展软硬件设计之前,预先对系统测试性总体开展设计与规划,

主要工作包括确定测试性要求以及故障诊断的方法;选择测试点及测试项目并进行诊断策略设计;最后进行系统 BIT 功能实现的具体设计。基于系统测试性,对系统级 BIT 顶层进行设计,需要确定系统机内 BIT 功能以及工作模式等各项具体要求。通过梳理全弹测试状态下各弹上设备、组合、板级和功能模块的测试项目和指标参数,统计各类故障和失效模式,明确 BIT 设计的测试内容和需求,区分可测项与不可测项,确定测试覆盖性和失效模式效应及鉴定分析 (FMECA, failure mode, effect and criticality analysis);建立测试点与各组成部件的相关性模型,识别冗余测试点和故障隔离模糊组,对相关性矩阵进行优化;制定机内 BIT 诊断策略,建立测试信息流与故障专家系统,确定 BIT 系统的软硬件方式,实现导弹系统的深度自检;基于机内 BIT 构建导弹技战性能自适应预测模型;设计导弹故障预警与快速隔离技术。

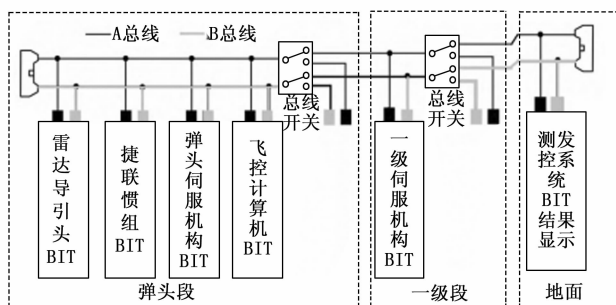


图 3 常规战术导弹系统 BIT 组成框图

如图 4 所示,根据导弹的测试需求,可将测试等级分为一级检测、二级检测和三级检测。结合全弹 FMECA 和测试性指标要求,系统 BIT 设计时监测设备级关键参数,故障定位到设备,故障隔离到舱段。据此制定导弹全弹诊断策略,为保证一级检测的故障检测率和不同测试需求下的测试覆盖性,可在二级和三级检测的地面测试环境中具备供弹上产品上电自检的能力;同时,基于测试时间的限制,应尽可能规划多个测试项目的并行测试、同一测试项目内部多个参数的同时采集及多个数据的同步处理等。可采用分布-集中式系统 BIT 设计,尽可能通过弹上各单机设备的 BIT 进行功能检查,利用通讯总线进行弹内各单机设备 BIT 信息的通讯,测试过程中相关状态监测和故障诊断信息都汇总到一体化控制设备综合控制计算机的指定内存区域,再按照测试系统通讯协议将原始数据回传,最终由测试设备的测试软件进行解析、判读和诊断。

4 导弹机内测试技术的发展展望

未来,国内外在导弹机内测试技术的发展方向可能呈现以下趋势:

1) BIT 与被测对象紧密结合,与其他自动测试设备一起完成武器系统的测试与诊断。

2) 从单一人工智能发展到多元人工智能的应用。将智能理论和方法引入 BIT 技术,提高 BIT 技术的综合效能。

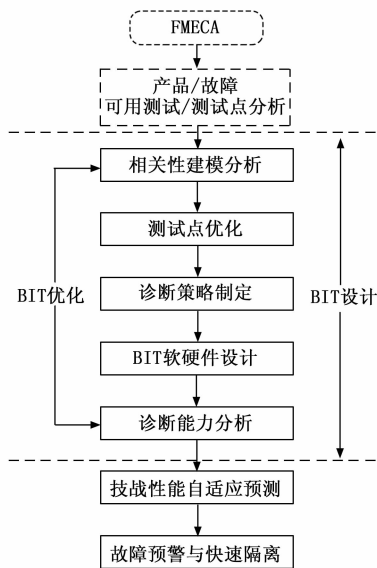


图 4 导弹武器系统机内测试总体方案

在 BIT 技术中引入专家系统、神经网络等智能理论和方法, 提高设备系统的可测试性和运行效率, 简化维护过程, 降低维护成本。

3) 随着数字化战争的发展, BIT 的功能将得到加强, 这将为 BIT 数据在远程分析和故障预测方面的应用提供更多的机会。

4) 逐步发展集检测、诊断、隔离、定位、控制、保护于一体的基础系统, 使试验设备小型化、智能化、通用与专用相结合等。

5) BIT 技术不仅将应用于航空领域, 还将应用于航天器领域。

6) 新型 BIT 技术主要以 IEEE-1149 系列标准为基础, 包括面板系统、模块系统测试和维护总线, 可实现数字电路和仿真电路的 BIT。

5 结束语

为了进一步提高装备的测试性、维修性和可靠性, 在导弹测试领域中, 机内测试技术、远程测试技术、硬件在环测试技术、智能测试与诊断技术、容错设计技术、基于数字孪生的测试技术等新型测试技术方法正被越来越多的工程技术人员采用。但是在具体的装备测试应用中这些新的测试技术还存在许多问题, 例如远程测试技术的信息传输速率导致的控制时序问题, 现场测试电缆安装维护问题; 基于数字孪生技术的测试设备信息流细化问题; 以及 BIT 测试技术的虚警问题等等。这些问题影响着先进装备的更新换代, 需要更多力量投入到测试理论与方法的优化中, 同时在工程实践中总结归纳测试技术应用的实用方案, 解决导弹测试流程中存在的各种问题, 应用再分析、再设计、再验证的工作方法提高导弹武器装备的可靠性和成熟度^[39]。

目前机内测试虚警抑制技术还有很多理论和实际问题需要突破, 未来导弹武器的机内测试系统发展面临着严峻

的挑战, 但是该项研究已进入快速发展时期, 存在良好的发展机遇, 拥有非常广阔的应用前景。未来可考虑以 ATS 结合 BIT 的方式开展导弹 BIT 技术应用设计, 既能够缩减 ATS 规模提高机动性能, 有效发挥 ATS 的测试优势, 同时能解决 BIT 技术面临的协调工作检测等问题。同时, 随着智能理论的发展, 利用人工智能等新技术成果应用到 BIT 虚警抑制技术中, 为未来导弹 BIT 测试技术提供新方法和新技术。

参考文献:

- [1] 石君友, 田 仲. 测试性设计分析与验证 [M]. 北京: 国防工业出版社, 2011.
- [2] 刘 震, 林 辉, 罗 欣. 多电飞机电气系统 BIT 虚警分析及解决方案 [J]. 计算机测量与控制, 2005, 13 (5): 406 - 408.
- [3] YANG T, YU L, XU M, et al. Research on spacecraft rapid test technology based on built-in self-test [C] //2019 14th IEEE International Conference on Electronic Measurement & Instruments (ICEMI), IEEE, 2019.
- [4] CATHCART T, FOWLER K, TYLER D. Chapter 6: systems engineering in military projects [Z]. Mission-Critical and Safety-critical Systems Handbook, 2010: 461 - 570.
- [5] 张迎春, 晓 菁. 机内自检技术的研究 [J]. 国外电子测量技术, 1999 (3): 9 - 13.
- [6] 张 伟, 张学成, 孙旭宁, 等. 基于技术升级推动防空导弹装备大修工作的思考 [J]. 空天防御, 2022, 5 (4): 82 - 86.
- [7] 井 维. 导航接收机 BIT 虚警原因及解决方案 [J]. 现代导航, 2023, 2 (1): 43 - 47.
- [8] SHARMA M, DHANOA J. Smart logic built in self-test in SoC [C] //2020 5th IEEE International Conference on Recent Advances and Innovations in Engineering (ICRAIE), 2020: 1 - 4.
- [9] ROYCHOWDHURY D, MOALLEMI S, OZEV S, et al. Self-Interference signal path characterization in full-duplex transceivers using built-in self-test [C] //2020 IEEE Radio and Wireless Symposium (RWS), IEEE, 2020.
- [10] SHIMURA T, OHSHIMA T, OHASHI Y. A 28-GHz phased-array receiver with an on-chip BIST function by using a shielded symmetrical signal distributor [C] //2019 49th European Microwave Conference (EuMC), IEEE, 2019.
- [11] HANTOS G, FLYNN D, DESMULLIEZ M P Y. Built-in self-test (BIST) methods for MEMS: a review [J]. Micromachines, 2020, 12 (1): 40.
- [12] SIVAKUMAR M S, RANI S. Design of digital built-in self-test for analog to digital converter [C] //2016 10th International Conference on Intelligent Systems and Control (ISCO), IEEE, 2016.
- [13] AHMAD A, AHMAD S, AL-ABRI D, et al. A heuristic approach towards the designs of digital logic circuits in built-in test environment with optimal solution [C] //International Conference on Computing, IEEE, 2015.

(下转第 39 页)