

一种高压开关选相控制器设计

汪海光, 张 伟, 唐 霖, 王园园, 雷 蓓
(西安西电开关电气有限公司, 西安 710077)

摘要: 变电站通过选相器控制高压开关进行分、合闸以解决投切空载线路、电容器组或电抗器等设备时易产生过电压及涌流的问题, 但是由于高压开关结构复杂, 其机械特性易受外部环境影响, 动作时间稳定性较差, 选相控制精度较低; 为解决该问题, 研制了一种基于 ARM+FPGA 双核架构的选相控制器, 通过 ARM 芯片进行选相命令延迟时间计算、人机交互等工作, FPGA 芯片主要进行数据采集、逻辑控制等工作, 同时装置能够接入多种外部传感器对开关动作时间进行预测修正, 进而保证选相控制精度; 搭建试验平台对选相控制器装置自身性能进行了验证, 试验结果表明选相控制器自身偏差小于 0.08 ms, 基于该装置构建的 550 kV 高压开关选相控制系统最大偏差小于 1 ms, 能够控制开关在预设相位完成动作, 产品性能可以满足工程需求。

关键词: 高压开关; 选相控制; 过电压; 涌流; ARM; FPGA

Design of Phase Selection Controller for High-voltage Switch

WANG Haiguang, ZHANG Wei, TANG Lin, WANG Yuanyuan, LEI Bei
(Xi'an XD Switch Electric Co., Ltd., Xi'an 710077, China)

Abstract: The high-voltage switch for opening and closing is controlled through a phase selector in substations, to solve the problems of overvoltage and inrush current with no-load lines switched, capacitor banks, or reactors; However, due to the complex structure of the high-voltage switch, its mechanical characteristics are easily affected by external environment, and the stability of operation is poor, resulting in low precision of phase selection control; To solve this problem, a phase selection controller based on ARM+FPGA dual core architecture is developed; The ARM chip completes the calculation of phase selection command delay time, human-machine interaction, and other tasks; The FPGA chip mainly performs the data collection, logic control, and other tasks; At the same time, the device can connect multiple external sensors to predict and correct the switch operation time, thereby ensuring the accuracy of the phase selection control; The performance of the phase selection control is verified on the test platform; The experimental results show that the deviation of the phase selection controller is less than 0.08ms; The maximum deviation of the 550kV high-voltage switch phase selection control system based on this device is less than 1ms, which can control the switch to complete the operation in the preset phase, and the product performance can meet engineering requirements.

Keywords: high-voltage switch; controlled switch; overvoltage; inrush; ARM; FPGA

0 引言

变电站在投切空载线路、空载变压器或电容器组、电抗器等无功补偿设备时, 可能产生瞬态过电压或涌流, 对电网系统及电力设备造成冲击, 触发避雷器动作, 严重时甚至可能造成设备元件损坏^[1-3]。通过在高压开关两端加装合闸电阻可以解决此类问题, 但是会导致工程成本增大, 同时, 由于设备结构更加复杂, 开关发生故障的概率也提高了^[4]。部分变电站通过在控制系统中加装选相控制器解决该问题, 该装置可控制高压开关在系统电压特定相位处完成合闸或分闸动作, 使电力设备在对自身和系统影响最小的情况下投入或切出电网, 从而减小动作瞬间的冲击电压及涌流, 削弱暂态效应对系统的影响^[5-7]。

我国电力系统的频率为 50 Hz, 一个工频周波的时间仅有 20 ms, 微弱的偏差就可能造成选相失败。依据国家标准 GB/T 30846《具有预定极间不同期操作高压交流断路器》

中的要求, 采用额定关合窗口表征开关能否可靠地实现最佳选相开合。关合窗口是指高压开关实际分合闸时刻在设定目标点周围的时间间隔, 标准中指定的优选值为 2 ms、3 ms、4 ms^[8]。工程项目中应用选相控制技术的前提是开关自身稳定性较好, 动作时间可预测, 因此, 由于结构简单、特性较为稳定, 中低压开关领域中选相器应用较为广泛。而高压开关由于自身结构复杂, 其机械特性易受环境条件、系统状态等因素影响, 动作时间稳定性较差^[9-11], 如何精确预测高压开关每次动作的时间, 保证选相控制系统可靠性是行业关注的难点问题。

本文设计一种基于 ARM 微控制器及现场可编程门阵列 (FPGA, field programmable gate array) 双核架构的选相控制器, 不仅自身精度高, 针对高压开关动作时间易受外部环境问题, 还提供多种传感器接口, 通过接入机构油压、SF₆ 气室压力、控制电压、环境温度等数据, 能够对开关动作时间进行补偿修正, 从而使得选相控制系统精度

收稿日期: 2023-06-05; 修回日期: 2023-08-01。

作者简介: 汪海光(1985-), 男, 硕士, 工程师。

引用格式: 汪海光, 张 伟, 唐 霖, 等. 一种高压开关选相控制器设计[J]. 计算机测量与控制, 2024, 32(7): 98-104, 111.

及可靠性得到保证。

1 选相控制系统原理及结构

选相控制器需要与可分相动作的高压开关配合使用, 选相控制系统整体架构如图 1 所示, 主要由选相控制器、电压互感器及电流互感器等组成。安装于母线侧的电压互感器将电力系统一次高压值转换为可接入电子装置的低压二次值, 用以表征系统电压相位实时变化情况。选相控制器采集电压互感器输出信号作为参考电压, 在接收到上级控制系统发出的动作命令后, 采用选相控制算法在特定时刻将命令发出, 从而控制断路器在期望的电压相位完成分闸或合闸动作。电流互感器则能够将受控开关设备接入电网系统时的电流变化情况反馈至选相器, 以便判断选相控制效果。

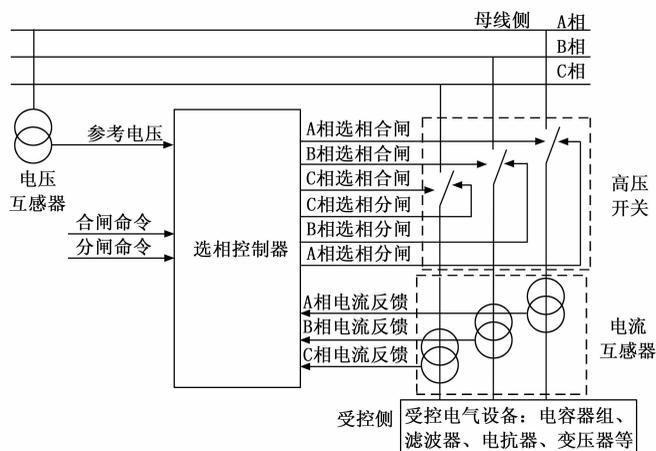


图 1 选相控制系统架构

为便于在不同条件的工程场景中应用, 选相控制器可设置为以下几种工作模式。

1) 常规模式: 根据设置的高压开关机械特性参数进行选相控制操作。该模式下只需设置三相高压开关的动作时间、电力系统三相之间的相位差及期望选相动作相位等参数即可使用。

2) 智能模式: 在常规选相模式的基础上, 配合多种外接传感器, 选相控制器根据环境温度、控制电压、机构油压、间歇时间等变量自动校正高压开关动作时间, 从而进行精度更高的选相控制操作。应用此模式前需输入开关动作时间与外部变量关系曲线特征值, 此关系曲线需通过机械性能参数影响试验获得。

3) 自适应模式: 进行选相控制操作时, 装置根据最近一次选相操作偏差自动调节控制参数, 以期提高下次选相控制精度。

4) 旁路模式: 控制命令不经过选相延时, 直接发送给高压开关的工作模式。

2 选相控制器硬件设计

2.1 硬件架构设计

选相控制器采用模块化设计, 如图 2 所示, 主要由主控模块、命令输入输出模块、互感器信号采集模块、传感

器信号采集模块、电源模块及母板等组成。

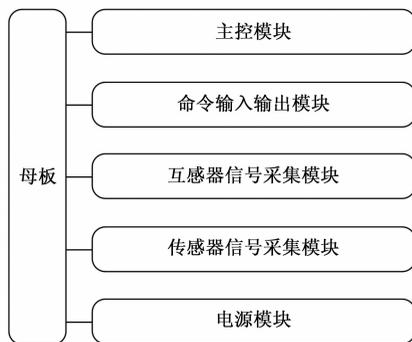


图 2 装置硬件架构

主控模块作为装置的核心, 负责实现选相操作逻辑控制、动作过程录波、选相参数计算、人机交互等功能。其他各功能模块通过母板与主控模块连接, 向主控模块发送数据并接受主控模块控制。命令输入输出模块与变电站控制系统及高压开关分合闸控制线圈相连, 主要用于接收来自站控层的控制命令, 以及按照内部逻辑发出选相合闸或选相分闸指令。互感器信号采集模块提供七对信号输入节点, 用于采集母线侧电压互感器参考电压信号、开关侧电压互感器的反馈电压信号以及电流互感器的反馈电流信号。传感器信号采集模块主要用于监测可能影响高压开关机械特性的 SF₆ 气室压力、机构油压、周围空气温度等环境变量, 提供 2 路 RS-485 数字量信号接口及 4 路电流模拟量信号接口。

2.2 主控模块电路设计

主控模块采用 ARM+FPGA 双核架构, 如图 3 所示, 具备强大实时数据处理能力及多端口控制能力的同时, 还具有系统管理、资源调度等功能。ARM 芯片主要用于传感器选相命令延迟时间计算、人机交互等工作, FPGA 芯片与命令输入输出模块及互感器信号采集模块连接, 主要进行逻辑控制、数据采集等对同步性、实时性要求高的工作。该模块还与按键及显示屏相连, 便于用户进行参数设置、数据查看等操作, 同时, 还提供了本地局域网接口, 以便通过网络查看、下载选相控制波形。

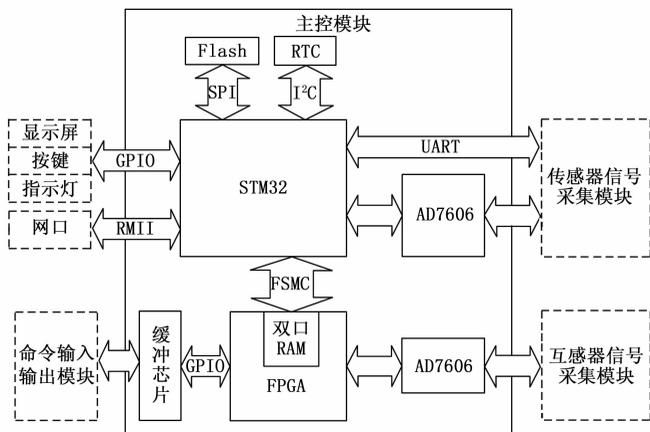


图 3 主控模块电路架构

ARM 芯片选用基于 Cortex-M4 内核的 STM32F407, 该芯片主频为 168 MHz, 自带 1 M Flash 存储器以及 192 K SRAM 存储器, 同时提供了丰富的外设接口, 便于快速开发使用^[12]。本方案中 ARM 通过灵活静态存储控制器 (FSMC, flexible static memory controller) 总线与 FPGA 连接, 实现数据交互; 通过通用同异步收发器 (USART, universal synchronous asynchronous receiver transmitter) 控制 RS-485 接口与外部传感器相连采集数据; 通过通用输入输出引脚 (GPIO, general-purpose input output) 接口等实现对显示屏、按键及指示灯的控制; 通过简化媒体独立接口 (RMII, reduced media independent interface) 实现网络功能; 通过 SPI、I2C 等总线接口, 与 Flash 存储器、RTC 芯片等连接, 实现数据存储、系统对时等功能。FPGA 芯片选用 xilinx 公司的 XC6SLX45, 该芯片包含 43 661 个逻辑单元、58 个 DSP 硬核单元, 同时拥有 401 kB 分布式内存及 2 088 kB 块内存。FPGA 实时监测参考电压相位变化情况, 根据内部算法计算的延迟时间控制开关完成选相动作。芯片与各模块间传递信号需经过缓冲芯片, 以防数字信号衰减。

2.3 命令输入输出模块电路设计

命令输入输出模块可分为控制命令接收电路和选相命令发送电路两部分。高压开关控制命令通常为 220 V 直流电平信号, 命令接收电路首先通过二极管对命令信号进行分压, 然后通过电阻将电压信号转化为电流信号, 最后通过光耦 TLP127 转化为可接入主控模块的逻辑电平信号, 从而实现控制命令的接收。命令输出电路选用固态继电器 GDSC-5 A 进行设计以保证选相控制信号的时间精度。电路采用两级升压结构, 首先通过光耦 PC452 将来自主控模块的逻辑电平转换为 24 V 电压信号, 再通过该信号控制固态继电器实现 220V 选相控制命令的输出。

2.4 互感器信号采集模块电路设计

互感器信号采集模块通过小型互感器将输入的电流信号及电压信号进行转换、降压处理, 再通过模数转换芯片 AD7606 进行采集。该芯片支持 8 通道同步采集, 输入范围为 $\pm 5\text{ V}$ 或 $\pm 10\text{ V}$ 可选, 同时内部还集成输入保护和抗混叠滤波器, 自带片内电压基准, 既支持内部基准作为采集参考, 又支持外部输入参考。采样分辨率为 16 bits, 每通道采样率能够达到 200 k SPS, 数据输出通道配置灵活, 非常适合集成度高的数据采集方案^[13]。本设计将 AD7606 配置为并口方式进行数据传输。

此外, 该模块还设计有过零点监测电路用于获取参考电压相位变化情况, 如图 4 所示。电路首先通过对参考电压进行滤波放大, 然后通过比较器将正弦波转换成方波, 从而在硬件上实现过零点的监测。

2.5 传感器信号采集电路设计

高压开关常用的传感器包括 SF₆ 气体状态传感器、机构油压传感器、环境温度传感器等, 其中气体状态传感器及温度传感器多选用数字量型, 输出信号为 RS-485, 油压传感器多选用模拟量型, 输出为 4~20 mA 电流信号。

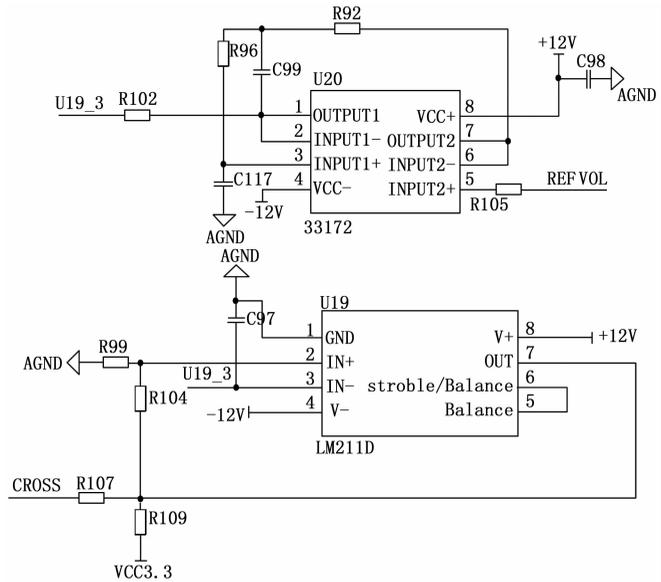


图 4 过零点监测电路设计

RS-485 是一种串行通信接口标准, 该通讯方式具有支持节点数量多、传输距离远、接收灵敏度高、连接简单、抗共模干扰能力强、应用成本低等优点, 在工业控制领域应用广泛。由于变电站内电磁环境复杂, 而且传感器直接安装于开关本体, 因此在采集正常信号的同时如何防止干扰及噪声信号输入是电路设计的重点。数字量信号采集电路选用集成式隔离数据收发芯片 ADM2587E 实现 TTL 电平与 RS-485 差分信号的转换, 电路如图 5 所示。该芯片内部具有 DC/DC 转换器, 同时 RS-485 总线侧引脚具备 $\pm 15\text{ kV}$ 静电防护功能以及 $25\text{ kV}/\mu\text{s}$ 共模抑制能力, 因此可直接与外部传感器相连。ARM 控制器通过 TXD 引脚发送数据, 经收发芯片转换成差分信号, 传输到总线上。接收数据时, 收发芯片将总线上的差分信号转化成 TTL 信号由 RXD 引脚送至 ARM 控制器。通信过程中, 选相控制器作为主机, 各类传感器作为从机。在通讯总线起止端通常还需加上约 $120\ \Omega$ 的匹配电阻, 以保证信号稳定性。

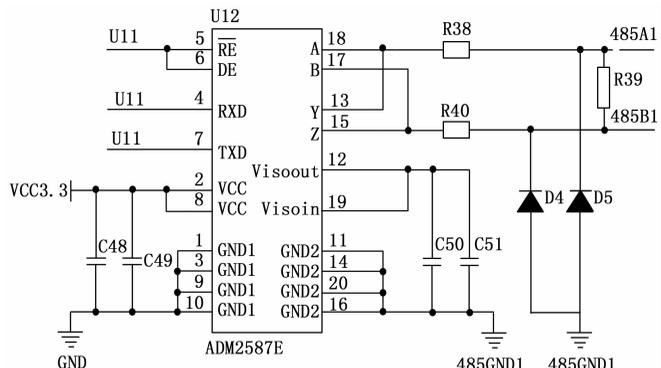


图 5 RS-485 通讯电路设计

模拟量信号采集电路架构如图 6 所示, 首先通过采样电阻进行信号转换, 将电流转化为电压量, 然后通过 ACPL-C79B 隔离放大器实现光电隔离, 以滤除外部干扰, 再通过放大器进行增益调节, 将信号变换至适合采样的范

围, 最后通过 AD7606 进行数据采集。



图 6 电流调理电路架构设计

3 选相控制器算法及软件设计

3.1 选相控制算法设计

高压开关收到动作命令后, 需要经过一段数十毫秒的动作时间, 方能完成操作。在动作时间相对稳定的前提下, 要实现控制开关在特定相位完成分闸或合闸动作的关键在于选择在恰当的时刻发出控制命令。

高压开关选相控制原理如图 7 所示。选相控制器根据设定的参数计算发出选相控制命令时刻与参考电压过零点间的时间差作为选相延迟时间, 当接收到控制系统在随机时刻发出的控制命令时, 装置首先等待参考电压过零点作为计时起点, 通过内部计时器等待预先计算好的延迟时间后再将命令发出, 从而控制高压开关在目标相位完成操作。

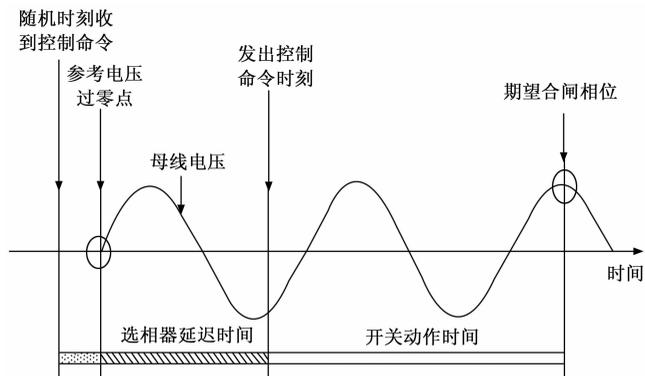


图 7 高压开关选相合闸原理示意图

计算延迟时间主要需考虑开关动作时间、期望动作相位以及电力系统三相间的相位差, 具体计算方法见公式 (1)。

$$T_{\text{Delay}} = n \cdot T - T_D - T_{D1} - T_{D2} \quad (1)$$

式中, T_{Delay} 为延迟时间, T 为电压周波时间, 即为 20 ms, n 为满足的 $T_{\text{Delay}} > 0$ 的最小正整数, T_D 为开关动作时间, T_{D1} 为期望动作相位 (计算时需转化为目标相位与零相位间的时间差), T_{D2} 为电力系统三相间的相位差。

由于高压开关结构复杂, 机械特性易受 SF₆ 气室压力、机构油压、环境温度等外界条件影响, 不同环境状态时的动作时间存在差异。为保证选相控制的可靠性, 采用公式 (2) 预测不同工况下的实际动作时间。

$$T_D = T_B + \sum t_x \quad (2)$$

式中, T_D 为预测的高压开关动作时间, T_B 为理想工况下的开关动作时间, $\sum t_x$ 为不同环境条件下开关动作时间的变化量累加值。

由于不同电压等级及型号的高压开关特性各异, 动作时间变化量与外部环境变量间的关系无法采用统一的公式计算。为保证装置的适用性及补偿精度, 同时便于嵌入式

计算, 针对不同变量采用分段插值法计算其变化量。工程应用前, 需先将通过试验获得的动作时间变化量与环境变量间的关系输入选相控制器, 装置运行时通过外部传感器获得环境状态, 首先查找环境变量所属的区间, 再通过线性公式计算动作时间补偿值^[14], 如公式 (3) 所示。

$$t_x = \frac{t_{n+1} - t_n}{x_{n+1} - x_n} \times (x - x_n) + t_n \quad (3)$$

式中, t_x 为预测的动作时间变化量, x 为实时环境变量, x_n 、 x_{n+1} 为与 x 最接近的插值节点, t_n 、 t_{n+1} 为插值节点对应的动作时间变化量。

3.2 装置软件架构及流程设计

选相控制器软件包括 ARM 软件及 FPGA 软件两部分, 按功能划分如图 8 所示。ARM 软件采用模块化架构, 主要实现选相延迟时间计算、选相录波数据存储、人机交互等功能, 具体包括 RS-485 通讯控制程序、选相延迟时间计算程序、数据控制程序、网络控制程序、按键监测程序及 LCD 控制程序等。FPGA 软件主要实现选相控制、选相偏差测量、模拟量传感器信号采集等功能, 具体包括频率监测程序、分合闸时间计算程序、选相偏差计算程序、参数接收控制程序、开出控制程序、数据发送控制程序、传感器信号采集程序、模拟量采集程序、报警监测程序、辅助节点监测程序等。



图 8 软件模块架构

ARM 软件工作流程如图 9 所示。芯片上电启动后首先对各通讯总线以及显示屏、按键等外设进行初始化, 如果启动过程中检测到外部按下了预先定义的组合键, 则进入参数设置子程序, 否则默认进入选相控制程序。装置从内部存储芯片中读取开关特性时间等参数, 计算选相延迟时间, 如果开启了环境变量补偿功能, 还会定期读取传感器数据对延迟时间进行修正。ARM 将选相延迟时间写入 FPGA 内部存储器的特定地址, 以供 FPGA 进行选相控制。每当开关完成选相操作时, ARM 接收 FPGA 发出的动作完成信号, 读取动作时间及选相偏差时间, 通过液晶屏显示,

并读取选相动作波形保存至 FLASH 存储器。

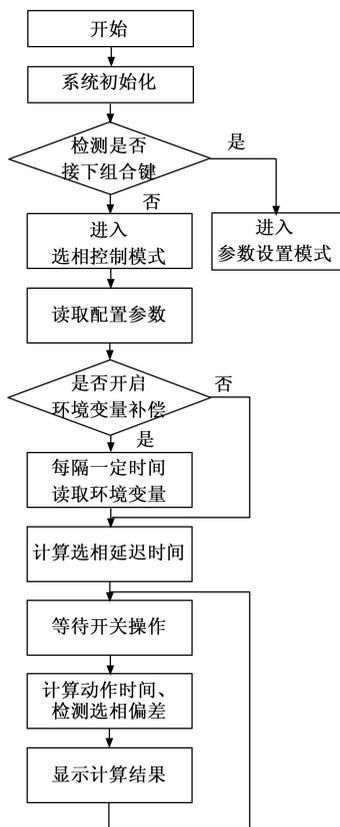


图 9 ARM 软件流程

3.3 RS-485 通讯控制程序设计

RS-485 通讯控制程序用于控制装置与外部数字信号传感器通讯, 获得环境温度、SF₆ 气室压力等数据。选相控制器与传感器间采用主-从连接方式, 装置作为主设备以广播方式发送查询命令报文, 传感器作为从设备根据查询命令中包含的设备编号作出响应, 若编号匹配则按一定格式回复数据报文。程序通过操作 USART 模块实现通讯功能, 主要包括初始化函数、报文发送函数、中断响应函数等。本方案选用的 STM32 芯片具有 4 组 USART 模块, 能够通过小数波特率发生器生成多种波特率, 支持同步单向通信及半双工单线通信等多种通信方式^[15]。

USART 模块初始化函数主要流程如下: 1) 使能 GPIO 及 USART 时钟, 将模块的接收引脚和发送引脚设置为复用功能。2) 调用库函数对 USART 模块参数进行设置, 本方案配置串口波特率为 9 600、数据位为 8、停止位为 1、无校验位、无硬件数据流控制。3) 配置完成后, 使能串口模块, 使能 USART 中断响应。报文发送函数根据外接传感器所采用的通讯协议, 将字节数据编写为特定格式的帧后, 通过 RS-485 接口发送出去。中断响应函数用于对装置接收到的响应报文进行解析, 获取所需的数据。

3.4 网络控制程序设计

网络控制程序主要用于装置与上位机配置工具间进行通信, 实现参数设置、波形数据下载等功能。要通过以太

网网络进行数据传输, 通讯报文结构需符合以太网传输控制协议/网际协议 (TCP/IP, transmission control protocol/internet protocol), 本项目程序基于精简型开源协议栈 LwIP 进行开发。完整的 TCP/IP 协议栈需要占用大量内存资源, 难以适用于嵌入式系统, 而 LwIP 协议栈的特点是通过占用少量的 RAM 资源以实现 TCP 协议的主要功能, 其运行时只需 15 kB 的 RAM 资源及 40 k 左右的 ROM, 特别适用于资源有限的嵌入式系统^[16-17]。LwIP 协议栈符合 TCP/IP 模型架构, 规定了数据的格式、传输、路由和接收, 以实现端到端的通信, 通过修改文件 ethernetif.c 中的预置函数, 即可实现网络初始化、中断响应以及数据接收、发送等功能。

3.5 数据交互控制程序设计

选相控制器通过 FPGA 发送选相控制动作命令并对选相过程中的电流、电压及分合状态等数据进行实时记录, 而选相延迟时间的计算及录波数据的存储主要通过 ARM 实现, ARM 向 FPGA 写入选相操作参数及从 FPGA 读取选相动作波形等功能主要通过数据交互控制程序实现。

STM32F407 具备一组 FSMC 并行总线, 可用于驱动 16 位数据宽度的 SRAM、NORFLASH、NANDFLASH 等类型存储器。选相控制器通过该总线实现 ARM 与 FPGA 间的数据交互。在 FPGA 内通过 IP 核建立虚拟双口 RAM, 通讯时 ARM 通过 FSMC 总线将其映射到内存地址 0x60000000-0xCFFFFFFF 上^[18], 当作外部 SRAM 进行操作访问。

FSMC 总线的初始化过程主要包括: 1) 配置初始化结构体 FSMC_NORSRAM_InitTypeDef, 设置存储器类型、数据宽度、访问模式、写操作使能等参数; 2) 配置 FSMC 总线时序结构体 FSMC_NORSRAM_TimingTypeDef, 设置地址建立时间、地址保持时间、数据建立时间、访问模式等参数。选相参数配置子程序主要流程如下, ARM 程序每当检测到选相控制参数发生变换时, 便重新计算选相控制延迟时间, 计算完成后, 将该参数写入 FPGA 双口 RAM 特定地址, 并向 FPGA 发送一个高电平, 等待其完成读取后回复高电平信号。选相波形读取子程序位于中断函数中, 每次选相操作完成后, ARM 收到 FPGA 发送的中断信号, 从预定的 RAM 区域读取选相波形数据。

3.6 模拟量采集程序

模拟量采集程序主要用于实现一路参考电压、三路反馈电压以及三路反馈电流信号的数据采集。采集过程主要通过 FPGA 操作 AD7606 模数转换芯片实现, 具体采样流程如下: 1) 在采样开始之前, 首先对 AD7606 进行复位操作, 在 RESET 引脚添加一个持续时间大于 50 ns 的正脉冲。2) 拉低 CONVSTA/B 引脚, 启动模数转换。AD7606 芯片支持 8 通道同步采样, 通道 1 至通道 4 由 CONVSTA 控制, 通道 5 至通道 8 由 CONVSTB 控制, 本设计将两个端口连接在一起, 实现 8 通道同步采样。3) 等待 AD7606 的 BUSY 信号。转换期间 BUSY 引脚保持高电平, 当检测到信号

下降沿时则说明转换完毕。4) 读取转换后的数据。首先拉低 CS 引脚, 使 AD7606 数据输出总线脱离高阻抗状态, 启动传输数据帧。然后将 RD 信号翻转, 下降沿锁存数据, 上升沿读取数据^[19]。读取过程中, 保持 CS 引脚处于拉低状态, 循环拉低 RD 引脚 7 次, 将各通道数据依次读出至 FPGA 中。

3.7 选相偏差计算程序

选相偏差计算程序用于计算选相动作开关实际分/合闸相位与设定相位之间的偏差值。该数据一方面可帮助用户掌握选相控制效果, 另一方面可用于自适应模式下对下次选相操作参数进行修正^[20]。高压开关选相操作通常将期望动作时刻设置为参考电压过零点或者峰值点, 而开关实际动作时刻可能位于设定选相动作时刻之前或者之后, 下面以期望合闸相位为参考电压过零点为例, 说明选相偏差计算流程:

1) 装置收到合闸动作指令后开始监测反馈电压/电流信号, 当监测值超过阈值时, 认为开关完成合闸动作。

2) 启动计数器, 并监测参考电压, 直至动作时刻后的第一个过零点, 记录动作完成时刻至该过零点之间的时间差。

3) 读取系统参考电压频率监测值并转换获得参考电压周期。

4) 比较动作完成时刻至过零点的时间差与 1/4 参考电压周期的大小, 选择公式计算选相偏差, 当时间差较小时, 选用公式 (4) 计算, 当时间差较大时, 则选用公式 (5)。

$$T_{\text{offset}} = \Delta T \tag{4}$$

$$T_{\text{offset}} = \frac{T_{\text{period}}}{2} - \Delta T \tag{5}$$

式中, T_{offset} 为高压开关选相操作偏差值, ΔT 为选相动作完成时刻至参考电压过零点之间的时间差, T_{period} 为实时测量的参考电压周期。

4 实验结果与分析

采用 550 kV 高压开关搭建试验系统对选相控制器功能进行验证, 如图 10 所示。通过继电保护测试仪产生 57.5 V 的交流电压信号, 模拟互感器参考电压, 将选相器分合闸目标点分别设置为参考电压的 0°、45°及 90°位置, 在每个目标点各进行 10 次选相分合闸操作, 读取选相偏差数据, 试验结果如表 1 所示, 不同相位的选相动作波形如图 11 所示。



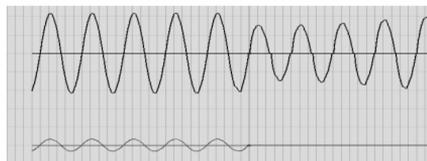
图 10 基于 550 kV 高压开关的选相控制试验平台

表 1 不同目标点的选相偏差数据对比 ms

序号	0°		45°		90°	
	合闸偏差	分闸偏差	合闸偏差	分闸偏差	合闸偏差	分闸偏差
1	-0.2	+0.1	-0.6	-0.2	-0.1	-0.2
2	-0.5	-0.1	-0.4	-0.3	-0.5	-0.2
3	+0.1	-0.2	-0.4	-0.2	0	-0.3
4	0	-0.1	-0.3	+0.1	-0.2	+0.1
5	+0.1	-0.2	-0.5	-0.3	-0.1	+0.2
6	-0.2	-0.1	+0.4	-0.2	-0.4	-0.2
7	-0.1	-0.1	-0.2	-0.3	-0.3	-0.1
8	-0.1	-0.2	-0.5	+0.1	-0.2	0
9	0	0	-0.2	-0.2	-0.1	0
10	+0.3	0	-0.3	-0.3	-0.3	-0.1



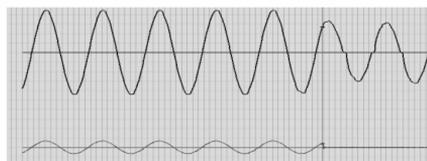
(a) 0° 相位选相合闸波形



(b) 0° 相位选相分闸波形



(c) 45° 相位选相合闸波形



(d) 45° 相位选相分闸波形



(e) 90° 相位选相合闸波形



(f) 90° 相位选相分闸波形

图 11 不同目标相位的选相动作波形

由表 1 可看出,对于合闸操作,最大正偏差为+0.4 ms,最大负偏差为-0.6 ms,极差为 1 ms。对于分闸操作,最大正偏差为+0.2 ms,最大负偏差为-0.3 ms,极差为 0.5 ms。

通过对选相控制系统原理及主要元件进行分析可知,选相偏差的来源主要包括以下 4 点:1) FPGA 发出分/合闸动作命令时刻至命令输入输出模块固态继电器接收到命令时刻的时间;2) 固态继电器响应所需的时间;3) 固态继电器发出命令时刻至断路器线圈带电时刻的时间;4) 开关自身的动作偏差时间。因此,开关选相动作偏差时间可由公式(6)表示。

$$T = T_1 + T_2 + T_3 + T_4 \quad (6)$$

式中, T_1 为 FPGA 动作命令延迟时间, T_2 为固态继电器动作时间, T_3 为选相动作命令延迟时间, T_4 为高压开关自身动作偏差时间。

显见, T_1 、 T_2 偏差来自选相控制器装置自身, T_3 、 T_4 为高压开关偏差。通过试验对选相控制器准确性进行测试,搭建选相控制器偏差测试试验回路如图 12 所示。使用继电保护测试仪发出交流电压信号及直流电平信号,模拟参考电压及控制命令,将两路信号分别接入选相控制器及示波器,将选相控制器输出的命令信号也接入示波器。以选相控制合闸为例,在选相控制器上设置开关合闸动作时间为 0,将期望合闸相位也设置为 0。通过继电保护测试仪发出命令信号,在示波器上将选相控制器发出的动作命令信号与参考电压信号进行比较,可测量出触发信号的时间相位,即为选相控制器自身偏差。经试验得出选相控制器自身偏差 ≤ 0.08 ms。

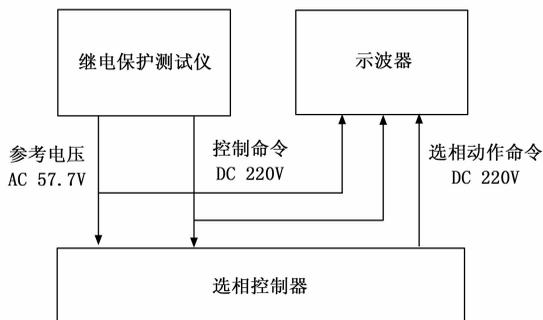


图 12 选相控制器偏差测试试验回路

另设计如下试验,对 550 kV 高压开关动作时间分散性进行测试。在额定工况条件下,分别操作高压开关进行 50 次合、分闸操作,对合闸时间及分闸时间分别进行统计,每次动作间隔 3 分钟。经试验得出高压开关合闸时间的分散性约为 ± 0.4 ms,极差为 0.8 ms,分闸时间的分散性约为 ± 0.3 ms,极差为 0.6 ms。综合以上试验结果,高压开关动作时间偏差叠加选相控制器偏差,可得,选相合闸操作极差约为 0.88 ms,对于选相分闸操作极差约为 0.68 ms。偏差测试试验结果与高压开关选相控制试验结果基本一致。

上述试验及分析表明,采用本文设计的装置进行高压

开关选相控制,系统最大偏差小于 1 ms,满足国标 GB/T 30846 中关合窗口小于 2 ms 的要求。此外,经过选相偏差测试试验可知,系统偏差主要来自高压开关自身分散性,随着制造工艺与水平不断提高,开关自身动作时间分散性缩小^[21],选相控制系统准确性将能够进一步提高。

5 结束语

为减小高压开关分合闸过程中过电压及涌流对电力系统产生的影响,设计了一种基于 ARM+FPGA 双核架构的选相控制器,装置采用固态继电器输出动作命令,还能接入多种传感器数据对开关动作时间进行补偿修正,以期保证选相控制精度。通过搭建高压开关选相控制试验系统对装置功能进行了验证,试验数据表明装置可以控制开关在特定相位完成分闸或合闸动作,选相偏差小,能够满足工程需求,投入应用后将能大大提高电力系统的安全性及可靠性。

参考文献:

- [1] 侯建华,刘雪芬,张凯.一种高压开关综合数据采集与监测系统[J].计算机测量与控制,2021,29(4):19-24.
- [2] 倪辉,陈晓慧,何春应,等.750 kV 交流滤波器的合作暂态特性及其抑制措施[J].高电压技术,2022,48(5):1846-1854.
- [3] 段雄英,陈一豪,张帆,等.选相抑制交流滤波器合闸涌流及过电压研究[J].高压电器,2021,57(5):14-20.
- [4] 舒胜文,刘畅.选相抑制 1 000 kV 线路合闸过电压的仿真研究[J].电气技术,2016(1):27-32.
- [5] 向真,伍国兴,张欣,等.电容器组开关选相分合闸装置运行分析及控制策略改进[J].南方电网技术,2022,16:1-6.
- [6] 肖俊先,董国琴,王珂,等.断路器选相合闸装置现场参数整定及测试方法[J].湖南电力,2021,41(1):60-63.
- [7] 翟永昌,高永强,余江.高压断路器选相合闸方法研究[J].广东电力,2020,33(6):107-113.
- [8] 具有预定极间不同期操作高压交流断路器:GB/T30846-2014[S].北京:中国标准出版社,2014:4.
- [9] 甘战,张瑞,王海锋.高压交流断路器选相合闸不稳定因素分析[J].电工技术,2021,24:148-151.
- [10] 曾星宏,程延远,邓劲东,等.基于选相控制器的断路器在线监测系统研究[J].湖北电力,2020,44(4):41-47.
- [11] 姚灿江,徐刚,孙龙勇,等.选相合闸断路器机械稳定性研究与设计[J].高压电器,2022,58(11):167-175.
- [12] 姜思卓,程超,王强.电力计量装置电压异常状态检测系统设计[J].计算机测量与控制,2020,28(2):39-42.
- [13] 钟小勇,陈科安.基于漏磁检测机理的钢丝绳小缺陷精确化识别系统研究[J].计算机测量与控制,2020,28(1):195-199.
- [14] 沈宫新,刘其和.基于 LabVIEW 的阶次分析系统设计与仿真[J].计算机测量与控制,2021,29(7):180-184.

(下转第 111 页)