文章编号:1671-4598(2024)02-0029-07 DOI:10.16526/j. cnki.11-4762/tp.2024.02.005 文献标识码:A

中图分类号:TP212

基于 FPGA 的硅微陀螺数字测控 和温补技术研究

远,黄海滨,陈东傲,徐大诚 調

(苏州大学 电子信息学院, 江苏 苏州 215100)

摘要: 硅微陀螺仪由陀螺结构和测控电路组成,随着模拟接口电路的日臻完善,陀螺仪性能的提升主要靠数字电路中的测控 和补偿算法;目前硅微陀螺测控电路正在向芯片化方向发展,为了加速硅微陀螺测控电路芯片化进程,用 Verilog 硬件描述语言 设计了 AGC 和 PLL 对陀螺幅度和相位进行闭环控制,科氏力平衡进行闭环检测;对因加工造成的正交误差,设计了正交校正闭 环;根据温度对陀螺仪的影响,对标度因数进行线性补偿,对零偏进行了 BP 神经网络补偿;实验结果表明,该控制系统下 AGC 相对稳定性为 124 ppm, PLL 相对稳定性为 79.1 ppm, 常温零偏稳定性为 2.9°/h; 在 0~65 ℃内补偿前零偏稳定性为 17.7°/h, 补偿后零偏稳定性为 9.1°/h,标度因数温度灵敏度降低 1 个数量级,不仅提升了硅微陀螺仪的性能,也为陀螺 ASIC 设计奠定了 良好基础。

关键词: MEMS 陀螺仪; 力平衡模式; 温度补偿; 零偏; 谐振频率; 标度因数

Research on Digital Measurement and Control and Temperature Compensation Technology of Silicon Micro Gyro Based on FPGA

HU Yuan, HUANG Haibin, CHEN Dong'ao, XU Dacheng

(School of Electronic Information, Suzhou University, Suzhou 215100, China)

Abstract: A silicon micro gyroscope consists of a gyroscope structure, and measurement and control circuit. With the improvement of analog interface circuits, the improvement of gyroscope performance mainly relies on the measurement and control and compensation algorithms in digital circuits. At present, the measurement and control circuits of silicon micro gyroscopes are developing in the direction of chip technology. In order to accelerate the process of chip-based measurement and control circuits of silicon micro gyroscopes, Verilog HDL is used to design AGC and PLL for the closed-loop control of gyroscope amplitude and phase, and Coriolis force balance for the closed-loop detection. An orthogonal correction closed-loop was designed to address the orthogonal errors caused by processing. Based on the influence of temperature on the gyroscope, linear compensation was applied to the scale factor, and BP neural network compensation to the zero bias. The experimental results show that after this control system is applied, the relative stability of AGC is reached by 124 ppm, the relative stability of PLL by 79.1 ppm, and the zero bias stability of normal temperature conditions by 2.9°/h; The zero bias stability before compensation is reached by 17.7°/h within the temperature range of 0 °C to 65 °C, and the zero bias stability after compensation by 9.1°/h. The temperature sensitivity of the scaling factor is reduced by one order of magnitude. The research results not only improve the performance of silicon micro gyroscopes, but also lay a good foundation for gyro ASIC design.

Keywords: MEMS gyroscope; force balance mode; temperature compensation; zero bias; resonant frequency; scale factor

0 引言

硅微陀螺由结构和测控电路两部分组成,测控电路集 成化也是近年来的发展趋势。目前国内外研究机构的测控 电路大多为模拟接口电路完成信号读出, FPGA 实现陀螺 仪信号处理和控制,采用分立器件实现的方案。国外 Bosch 公司^[1]、STM 公司^[2]、佐治亚理工学院^[3]等,国内北京大 学^[4]、东南大学^[5]、上海微系统所^[6]等都对陀螺仪测控 ASIC 展开研究。除了信号读出部分,信号处理和控制部分 也多采用模拟 ASIC 完成,缺乏数字化输出^[7]或最终采用高 精度 ADC 实现^[8],存在体积大功耗高的问题。相比模拟电 路,数字电路抗干扰能力更强,更善于信号处理和数字化 输出,所以有必要进行陀螺仪数字 ASIC 研究^[9-11]。在陀螺 仪数字测控电路的研究过程中通常采用先 Simulink 模型仿 真,然后用 IP 或工具生成代码集成整个系统验证性能的方 案,不利于数字测控 ASIC 实现。在分析硅微陀螺结构和工

收稿日期:2023-03-29; 修回日期:2023-05-05。

作者简介:胡 远(1997-),男,硕士研究生。

通讯作者:徐大诚(1963-),男,硕士,教授,博士生导师。

引用格式:胡 远,黄海滨,陈东傲,等. 基于 FPGA 的硅微陀螺数字测控和温补技术研究[J]. 计算机测量与控制,2024,32(2):29-35,55.

作原理的基础上,通过硬件描述语言实现测控功能是一种 有效实现陀螺仪数字 ASIC 途径。

针对以上问题,本文采用 Verilog 硬件描述语言设计陀 螺仪数字测控系统,驱动模块采用自动增益控制(AGC) 和锁相环(PLL),敏感模块采用科氏力平衡闭环和正交校 正闭环,考虑温度对陀螺性能的影响,利用驱动轴谐振频 率和温度的关系^[12],对标度因数和零偏进行补偿。

1 硅微轴对称陀螺

1.1 动力学方程及分析

硅微机械陀螺仪可以等效为二阶质量一弹簧一阻尼系。 由于敏感模态采用力平衡闭环检测的方式,忽略敏感轴对 驱动轴的耦合干扰,在理想情况下,不存在刚度和阻尼不 对称,理想动力学方程可以表示为:

$$\begin{bmatrix} m_x & 0 \\ 0 & m_y \end{bmatrix} \begin{bmatrix} \dot{x} \\ \ddot{y} \end{bmatrix} + \begin{bmatrix} d_x & 0 \\ 0 & d_y \end{bmatrix} \begin{bmatrix} \dot{x} \\ \dot{y} \end{bmatrix} + \begin{bmatrix} k_x & 0 \\ 0 & k_y \end{bmatrix} \begin{bmatrix} x \\ y \end{bmatrix} = \begin{bmatrix} F_x \\ F_y \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ -2m_x \Omega & 0 \end{bmatrix} \begin{bmatrix} \dot{x} \\ \dot{y} \end{bmatrix}$$
(1)

 $m_x \alpha m_y \beta H$ 为驱动模态和检测模态的有效质量, $d_x \alpha$ d_y 为阻尼系数, $k_x \alpha k_y \beta N$ 度系数, $x \alpha y \beta H$ 为两个模态 的振动位移, $F_x \alpha F_y \beta H$ 为两个模态的激励信号。设定驱 动模态激励信号为:

$$F_x = A_d \cos(\omega_d t) \tag{2}$$

*A*_a 为激励信号幅度, ω_a 为激励信号频率,代入式(1) 求得驱动模态位移的稳态解为:

$$x(t) = A_x \cos(\omega_d t + \varphi_x) \tag{3}$$

 A_x 为振动位移幅度, φ_x 为驱动模态相移, 敏感模态传 递函数同驱动模态一致。则位移稳态解为:

$$y(t) = A_y \cos(\omega_d t + \varphi_y) \tag{4}$$

$$\Lambda_{y} = \frac{-2m_{z}\Omega A_{x}\omega_{d}/k_{y}}{\sqrt{\left[1 - (\frac{\omega_{d}}{2})^{2}\right]^{2} + (\frac{\omega_{d}}{2})^{2}}}$$
(5)

$$\tilde{\omega}_{y} = -\arctan\frac{\omega_{d}\omega_{y}}{Q_{y}(\omega_{y}^{2} - \omega_{d}^{2})}$$
(6)

A₂为振动位移幅度, φ₂为敏感模态相移, ω_x为驱动轴 频率, ω_y为敏感轴频率, Q_x为驱动模态谐振频率, Q_y为敏感 模态频率,从式(5)可以看出,力平衡模式下通过检测敏 感振动幅度大小可以计算出输入角速率。

在实际加工中,由于工艺问题会造成陀螺刚度和阻尼 的分布不均匀,与电极轴有偏角,在硅微陀螺二阶动力学 方程中会有刚度和阻尼的耦合误差项。在科氏输出中会有 正交误差项和同相误差项,对硅微陀螺仪的高精度测量产 生性能影响,对于采用真空封装的陀螺,同相阻尼可忽略 不计,正交误差影响较大。

当外界输入角速度时,敏感模态产生振动位移,经过 模拟接口电路拾取信号后得到检测输出 V_s,通过 ADC 转 换后进入 FPGA 中。由科氏力数学公式可知,敏感模态的 检测输出 V_s,在忽略刚度和阻尼误差时,可以表达为:

$$V_s = 2mk_{c/v}\Omega \dot{x} \tag{7}$$

其中: k_e, 为敏感模态模拟接口电路的总增益。由于陀 螺敏感模态的检测输出必须经过解调,其解调参考信号是 来自驱动部分 PLL 的输出信号。可知信号 V_i 的噪声源主要 有 3 个部分:敏感模态接口电路的噪声、驱动模态振动速 度的幅度噪声和 PLL 输出信号的噪声。综上,一个低噪声 的模拟接口电路,低噪声的 PLL、高稳定性的 AGC 是实现 陀螺高精度输出信号的前提。

根据陀螺批次不同,其有不同的谐振频率,模拟接口 电路输出的有用信号频率在 5~20 kHz 之间,由奈奎斯特 采样定理可知,采样频率至少为 40 kHz。考虑所使用 ADC 最高采样频率,本文 ADC 采样频率为 625 kHz,后续数字 算法以此频率为时钟。对于 18 位的 ADC 其量化误差 SNR_Q 分贝形式可表示为:

$$SNR_o \approx 6.02 * b + 1.76 = 110.12 \text{ dB}$$
 (8)

量化噪声可视作加性噪声,可以通过增加位宽和动态范 围内输入信号的幅值来提高 ADC 信噪比。本文 ADC 输入参 考电压 V_{ref}为 2.5 V,满量程 5 V,模拟接口 C/V 信号拾取电 路的噪声经测试为 230 nV/√ Hz,则输入信噪比 SNR_{in}:

$$SNR_{in} = 10\log_{10}\left(\frac{P_s}{P_n}\right) = 10\log_{10}\left[\frac{V_{ref}^2/2}{(2.3 \times 10^{-7} \times \sqrt{f_s/2})^2}\right] \approx 82.76 \text{ dB}$$
(9)

可以看出,选择 18 位的 ADC 足够保证其量化噪声小 于模拟接口电路信号噪声。

1.2 力平衡模式测控系统

力平衡模式测控系统如图 1 所示,包括两个部分:接口驱动部分和数字算法部分,接口驱动部分包括 DAC (数 模转换器)、ADC (模数转换器)、串口等硬件的驱动;其 中数字算法采用 AGC 和 PLL 驱动陀螺稳幅稳频的振动, 科氏力闭环抑制敏感模态的科氏振动,正交校正闭环从结 构刚度耦合层面上抑制正交误差,其基础构成算法为乘法 解调算法、PI (比例积分)控制、NCO (数控振荡器),其 中数字算法部分如图 2 所示。



图 1 力平衡模式测控系统

在 Vivado2018 环境下设计了测控系统,用自带仿真软件 Simulator 进行功能仿真。

FPGA设计流程为:综合将用硬件描述语言的输入转换为 FPGA 能够识别的描述,得到门级网表,与 FPGA 内





的逻辑块和硬件资源相对应。综合之后得到门级网表,通 过在 FPGA 内自动布局、布线工具将内部逻辑块连接起来, 通过指定的 IO 口进行输入输出。约束包括位置约束和时序 约束。位置约束是指分配顶层设计的输入输出引脚和电平 与 FPGA 芯片相对应。时序约束是让时序收敛,保持建立 时间和保持时间不违例,影响着布局布线。仿真主要包括 功能仿真、综合后仿真和时序仿真。功能仿真是为了验证 寄存器传输级 (RTL)级描述下是否能够准确实现设计的 功能,又称为行为仿真。综合后仿真是验证综合后结果是 否与原设计一致,又称为门级仿真。时序仿真是加入布局 布线后模块和连线之间延时的仿真,更接近实际情况。静 态时序分析是为了查看各个路径延时,延时最大的路径决 定了整个系统最高频率,对于不满足时序要求的设计要进 行修改。在以上步骤分析和验证后,生成 bit 流,下载至 FPGA 芯片中,也可固化到配置 Flash 芯片中。

在 FPGA 平台上,浮点运算很不方便,所以信号和系数均以有符号定点数形式参与运算,定点数即小数点位置固定,在设计初约定好。如补码形式 24Q21 定点数表示总位宽 24 bit,小数位 21 bit,整数位 2 bit,最高位表示符号位,格式精度为 1/2²¹,约为 0.000 000 48,能表示数的范围为 [-4,3.999 999 52]。以 24Q21 格式表示的数,需乘上 2²¹,结果保留整数位即可。对于有符号数的基本运算,reg 和 wire 类型要用 signed 修饰。

PLL 第一个部分是鉴相器采用的是乘法鉴相器, PI 控制器构成环路滤波器,用数控振荡器替代压控振荡器。 AGC 环路的鉴幅器部分采用的是乘法鉴幅器,提取驱动模态振动幅值的原理与乘法鉴相器类似,通过低通滤波器滤除二倍频分量后得到幅度信息,增益为1/2。

首先在 AGC 和 PLL 中都需要乘法器和低通滤波器, 乘法器的输入为驱动模态检测信号(24Q21), PLL 输出的 sin 和 cos 信号(24Q21)。相乘结果经过截断处理后送入低 通滤波器中。乘法作为基本运算的核心, Vivado 综合器会 将乘法运算符综合优化为移位相加结构,在一个时钟周期 内输出计算结果。本文数字算法为 625 kHz,频率较低,无 需流水线结构,性能也能满足需求。低通滤波器由 FIR(有 限脉冲相应)和 IIR(无限脉冲相应)两种形式,其中 FIR 滤波器有着线性相位、容易设计的优点,但相同的性能指标,FIR的阶次过高,所需资源和计算时间都更长,因此选择IIR滤波器进行设计。数字滤波器有巴特沃斯型、切比雪夫型、椭圆型等形式。在 Matlab 中采用不同方式设计滤波器,设计指标:通带截止频率 500 Hz,通带最大衰减3 dB,阻带截止频率 2 kHz,阻带最小衰减 40 dB,采样频率 625 kHz。根据巴特沃斯滤波器阶数公式得最小为4 阶,在相同阶数下各方法设计得到巴特沃斯幅频特性在通频带是最平坦的。由于 IIR滤波器有反馈结构,字长效应影响较大,而级联型易于控制有限字长带来的影响。乘法解调模块中低通滤波器采用4 阶巴特沃斯 IIR 低通滤波器,由2个2 阶 IIR 滤波器级联而成,如图 3 所示。



图 3 级联型四阶 IIR 滤波器框图

仿真结果如图 4 所示, 仿真为输入为 0.001 $\sin(\omega_d t)$ 和 $\sin(\omega_d t)$ 相乘结果, ω 为 $2\pi * 5$ 000, 理想滤波输出 0.000 5, 实际输出 0.000 499 7 附近, 相对误差 0.06%, 精度满足 要求。

							a need toperate										
Name	Value	1, 092 us	1,890 us	1,094 us	1, 895 us	1, 095 un	1,897 us	1,098 us 1	199 us	1,900 un	1,901 us	1, 922 un	1,900 us	1,904 10	1,905 us	1, 906 us	1,907 us
16 cK	1	0000	0000		0.000		uuuu	uuuu	0000	ww		111111			uuuu	111111	
ten 61	0																
> @data_in[21:0]	3494		-				-						_				/
> Wdata_out[23.0]	0.000499725341795875																
> wilardi	00003+5+	00000							00000								
> Widata_num(31:0)	00000000										01	((0,0))					



AGC 和 PLL 环路中低通滤波器的输出会送给 PI 控制器。带被控对象的位置式 PI 控制器如图 5 所示。PI 控制器 对误差信号 e(n) 进行比例放大和微分累加处理,负反馈闭 环下误差信号 e(n) 会逐渐减小,使被控对象的输入信号 y_{in} 和输出信号 y_{out}逐渐接近。



图 5 带被控对象的 PI 控制器

比例控制能提高信号增益,有利于控制系统的快速稳定,减小稳态误差。积分控制对累计误差信号,推动 PI 控制器的输出不断增大,进一步减小稳态误差直至完全消除。微分控制能对误差信号的变化趋势进行预测,可以预先调整控制量,对系统误差进行有效抑制。但对于硅微陀螺仪,振幅信号的变化是缓慢的,微分控制器在这里的作用不大。而且

微分控制器会放大噪声信号,降低信噪比,因此采用 PI 控制 就可达到减小误差的目的。设定陀螺仪 AGC 稳幅 0.5 V (24Q21),使用内嵌式逻辑分析仪 ILA 在线调试采集 AGC 稳 幅输出 AMP,如图 6 所示,理想输出为 24'd1048576,实际 值在其附近波动, PI 控制器能稳定进行控制。

ILA Status:Idle							824	т				
Name	Value	0	200		400	600	800	1,000	1,200	1,40	0 1,600	1,800
> 🕸 AMP[23:0]	1048678	1048) 1048	1048	1048	1048677	1048678	1048679	1048680		1048681	1048682

图 6 ILA 采集 AMP 结果

CORDIC 算法是通过角度旋转和迭代计算逼近目标值, 将三角函数运算转化为逻辑位移运算,使旋转角度无限接 近目标值。NCO系统如图 7 所示,由输入频率控制字和相 位累加器构成,CORDIC 作波形发生器。频率控制字 FC= $(f_s+f_f) 2^M/f_{elk}, f_s$ 为中心频率, f_f 为 PLL 中 PI 控制器 输出信号, M 为相位累加器位宽 32, f_{elk} 为 625 kHz。



图 7 基于 CORDIC 的 NCO 框图

由于 CORDIC 算法中角度旋转范围在(-99.88°, 99.88°),因此进入 CORDIC 模块的信号首先通过角度映射 到第一象限(0°,90°),定义2 bit 的 flag 信号,寄存 16 个 时钟,在最后输出时根据 flag 值和三角函数关系恢复对应 值。CORDIC 经过 16 次迭代,最后对输出做截尾处理产生 sin 和 cos 信号。输出信号的分辨率由相位累加器位宽 M 决 定,频率分辨率约为 0.000 15 Hz。在频率控制改变下的仿 真结果如图 8 所示。



图 8 NCO的仿真结果

在基于 AGC 和 PLL 的驱动方案设计完成后,驱动模态能够稳幅稳频的振动。对于敏感模态,其检测信号中包含科氏分量和正交分量,为了能够检测科氏力的大小,同时抑制正交误差,设计了科氏力闭环和正交校正闭环电路。

科氏力闭环检测有环境适应性好、标度因数和零偏稳 定等优点。当外界有角速率输入时,陀螺敏感模态产生科 氏力,在其作用下,敏感模态产生振动位移,通过模拟接 口电路提取信息,经 ADC 转换进入 FPGA 中。其中乘法解 调模块提取幅度信息, PI 控制器输出经调制产生与科氏力 同频反相的信号作用于敏感模态激励电极,抑制其科氏振动,所以 PI 控制器的输出可以反映科氏力。

受限于加工精度的限制和材料特性, 硅微陀螺存在质量、刚度及阻尼不对称的问题,导致驱动模态和敏感模态 不完全正交。为了抑制正交误差,常用的正交误差抑制方 法有电荷注入法、正交力校正和正交耦合刚度校正^[13],在 这几种方案中正交耦合刚度校正方法能从结构耦合层面上 消除刚度不对称,以下简称为正交校正闭环。通过乘法解 调模块提取正交信号幅度,作为误差信号输入到 PI 控制器 中。由于 DAC 输出电压最大幅度较小,所以将正交校正闭 环中 PI 控制器输出信号经 DAC 转换后与外加电压 V_{quan}相 加,共同施加到陀螺的正交校正电极上。采用 PI 控制器进 行控制,正交校正闭环是一个 I 型系统,当系统稳定后, 稳态误差为零,正交校正闭环产生的等效刚度会与驱动模 态和敏感模态之间的耦合刚度相互抵消,正交误差将会被 抑制到很小。

数字算法由 3 部分构成: 1) 幅度和相位控制闭环数 字部分; 2) 科氏力平衡闭环和正交校正闭环的数字部分; 3) 压控振荡器 NCO 模块。

在 Vivado 中用 Verilog 硬件描述语言设计 AGC 和 PLL,输入 data_x (24Q21) 为经过 ADC 转换的驱动检测 信号。DA_datal 为 AGC 经调制后的驱动激励信号。AMP 和 PHA 分别表示幅度和相位控制闭环中低通滤波器的输出 信号 (24Q21),dF 为 PLL 环路 PI 控制器的输出信号。科 氏力闭环和正交校正闭环的数字部分中,输入 data_y (24Q21) 为经过 ADC 转换的敏感检测信号。DA_data2 和 DA_data3 分别为科氏力闭环和正交闭环的检测反馈信号 和正交校正信号。QUA (24Q21) 表示正交校正闭环中 PI 控制器的输出信号。内部的滤波器沿用驱动闭环系统中的 设计 COR 代表科氏信号输出,为 24 位补码形式有符号数。 NCO 模块输入信号 dF 加上扫频测试中的驱动模态谐振频 率,通过移位和相位累加,其结果输入到 CORDIC 子模块 中,产生 sin 和 cos 信号,如图 9 所示,3 个模块的信号名 称端口。

在 xc7a100tcsg324 芯片上数字算法部分综合后资源消 耗如表 1 所示。未使用到 DSP48E1 和 BlockRAM 资源, FTR_Drive 和 FTR_Sense 模块中主要消耗资源为查找 表,少量消耗寄存器。为了保证滤波精度,其中 2/3 的查 找表都是低通滤波器中高位宽运算消耗的。NCO 模块中采 用并行计算的方式,模块启动经过固定时钟等待后开始 输出。

表 1 FPGA 资源消耗表

模块名称	查找表	寄存器
FTR_Drive	10 326	527
FTR_Sense	10 913	536
NCO2	2 030	1 479



图 9 主要模块和信号名称

同 FPGA 一样,数字 ASIC 开发也要经历需求分析、 设计输入、功能仿真、综合、布局布线、时序仿真及静态 时序分析等步骤。不同的是数字 ASIC 为了验证设计的准确 性会有形式验证、FPGA 验证和对复杂系统的验证方法学。 为了在布局布线中避免阻塞,FPGA 资源利用率最好只用 到 70%~80%,而 ASIC 能更好地满足定制化需求,减小 面积和功耗。FPGA 是快速实现系统功能的平台,在功能 实现的情况下大多不会考虑面积和功耗,而数字 ASIC 流片 成本高,面积和功耗是必须关注的指标。

2 温度特性

当温度变化时,硅微陀螺仪的机械结构尺寸和材料的 弹性模量会发生变化。材料弹性模量是物质的一种固有属 性,它的变化会改变微结构的刚度,导致硅微陀螺仪的谐 振频率产生漂移^[14]。温度为*T*时的硅材料弹性模量*E*(*T*) 可表示为:

$$E(T) = E_0 \left[1 - K_{ET} (T - T_0) \right] \tag{10}$$

式中, E_0 表示硅材料在温度为 T_0 时的弹性模量, $T_0 = 300$ K, K_{ET} 为硅材料弹性模量的温度系数,其值在 10^{-5} 数量级。 由于硅微结构系统刚度与弹性模量呈线性关系,可得刚度 K与温度T的关系:

 $K(T) = E_0 [1 - K_{ET} (T - T_0)]$ (11) 式中, K₀ 表示温度为 T₀ 时的系统刚度。硅微轴对称陀螺谐 振频率与温度的关系可表示为:

 $\omega_n(T) = \sqrt{K/m} = \sqrt{K_0 [1 - K_{ET}(T - T_0)]/m} (12)$ 式中, $\omega_n(T)$ 表示温度为 T 时的陀螺谐振频率; m 为检测质 量块的质量。根据泰勒公式,将上式在 $T = T_0$ 处展开为:

$$\omega_{n}(T) = \sqrt{K_{0} [1 - K_{ET} (T - T_{0})]/m} = \omega_{n}(T_{0}) + \frac{\partial \omega_{n}(T)}{\partial T} \Big|_{T=T_{0}} (T - T_{0}) + \frac{1}{2!} \frac{\partial \omega_{n}(T)}{\partial T^{2}} \Big|_{T=T_{0}} (T - T_{0})^{2} + \cdots$$
(13)

取前两项,可表示为:

$$\omega_n(T) = \omega_n(T_0) \left[1 - \frac{1}{2} K_{ET}(T - T_0) \right]$$
(14)

由此可见,温度和谐振频率之间近似线性关系,所以 采用驱动谐振频率进行温度补偿,补偿方案如图 10 所示。



图 10 温度补偿模块

图 10 中,用驱动轴谐振频率计算温度,再通过温度和标度因数、零偏的关系得到 SF (f)、ZRO_{BP} (f), SF_{ref}表示参考标度因数, V_{close} 表示科氏输出, V_{comp} 表示补偿后输出。

温度引起陀螺敏感单元弹性模量改变,导致谐振频率 变化,同时温度影响模拟接口电路的相位,导致正交环路 和科氏环路的耦合,恶化陀螺性能。所以为了提升陀螺仪 的温度性能,采用驱动轴谐振频率为温度相关量,建立温 度和驱动轴谐振频率的关系。

硅微陀螺仪零偏输出主要由耦合的正交误差和同相阻 尼误差构成,对于采用真空封装的高Q值陀螺,同相阻尼 误差可忽略不计,因此正交误差是影响陀螺仪零偏的关键 因素,设计的正交校正闭环会大幅度降低耦合影响^[15]。

温度影响陀螺的结构参数和电路参数,而且主要影响 模拟电路。模拟电路中的滤波器、放大器、ADC、DAC 以 及电子元器件都会受到温度影响产生幅度噪声,而对基于 FPGA 的数字测控电路,温度对其影响较小。但除了正交 误差,陀螺零偏还会受到电馈通噪声、结构热噪声等因素 影响,是多因素综合作用的结果。因此采用温度建模补偿 的方法,该方法简单有效,不会对陀螺闭环控制电路产生 额外的影响。这种采用陀螺内部变量表征温度的方法能及 时反映陀螺内部温度的变化^[16-17]。

BP (Back Propagation) 神经网络是人工神经网络中一种经典的算法,能够学习并记忆给定的输入与输出之间的关系,具有较好的函数拟合能力。采用 traingd 函数作为训练函数,tanh 函数作为层与层之间的传递函数,LM 算法更新 BP 神经网络权值和阈值。采用 Matlab 的 nntool 神经网络工具箱进行数据进行建模训练,会对训练数据预处理,进行归一化和反归一化加速模型收敛^[18-20]。

补偿步骤如下:

1) 在 0~65 ℃内驱动轴谐振频率和零偏输出。

 2)将训练数据输入到 BP 神经网络训练模型中,通过 多次迭代获得各网络层的最佳权值和阈值参数。

3)将训练好的模型参数写入 FPGA 中的 BP 神经网络中,实时补偿陀螺零偏。

BP 神经网络由乘法、加法和激活函数组成,所用激活 函数 tanh 含有指数运算,无法直接在 FPGA 中实现。tanh 函数的数学公式为:

$$\tanh(x) = \frac{e^x - e^{-x}}{e^x + e^{-x}}$$
(15)

考虑到计算精度、实现性与资源占用问题,本文采用

了分段线性插值法近似计算,如图 11 所示。



图 11 tanh 函数硬件实现方法

首先 tanh(-x) = -tanh(x),只需实现 x 轴的正半部 分,利用输入最高位判断正负选择相应的输入和输出。通过 输入 x 移位后取高 12 位作为 ROM 的地址,地址中存放的 是 [0, 4] 等分 4 096 段后每一段的斜率 b 和偏置 a,经过 一个时钟的数据读取进行相乘相加。最后根据最高位判断 输出。

3 测试结果与分析

3.1 测试平台与系统

以硅微轴对称类蛛网式圆盘谐振陀螺(CDRG)为实验 对象是由环式结构发展而来的十六边形类蛛网型。用 8 个 交替辐条将 10 个十六边形类蛛网同心环和单个中心锚点相 连。在环与环之间的空隙,悬挂集中质量块和设置电极, 用 16 个矩形梁连接环与环^[21-22]。

在室温环境下使用锁相放大器 HF2LI 扫频采集陀螺两 个模态的频率响应曲线,得到驱动轴谐振频率 5047.99 Hz,Q值为13.83万,敏感轴谐振频率5045.56

Hz,Q值为13.75万,初始频差为2.43 Hz。通过施加10.61 V 与 8.90 V 的调 轴与调频电压对陀螺,减小频率裂解, 提高模态匹配程度。经过开环扫频得到 频率裂解由2.43 Hz 减小到0.40 Hz FPGA芯片为Xilinx的xc7a100tcsg324-2,工业级温度可在一40~85℃。由温 控转台提供角速率输入。测试环境和测 控系统如图12 所示。硅微陀螺仪测控 样机由两块四层板构成,上板由陀螺表 头、模拟接口电路和激励电路组成,下 板由ADC、DAC 模块和基于 FPGA 的 数字测控电路组成。

现场测试时,将陀螺样机放置固定 于温控转台中央,用工控机输入角速 度。在温控转台设置温控程序步骤。两 台电源通过滑环给陀螺样机提供所需的 供电电压、调轴和调谐电压。RS422 电 平标准的差分线也通过滑环传输给上位 机,在 LabVIEW 中图形化搭建接收程 序,虚拟示波器显示数据,采样频率 180 Hz。



图 12 测试环境和陀螺样机

3.2 力平衡模式测控系统性能测试

将硅微陀螺仪样机上电,放置 10 分钟稳定后,测试 1 个小时数据。AGC 闭环中设计参考幅度为 0.5 V,多次调 试,选择合适 PI 参数,测试结果如图 13 (a)所示。在 1 个小时内,驱动幅度信号的标准差为62 μV,相对稳定性达 124 ppm。如图 13 (b)所示,PLL 设计中相位理想情况下 应该为-90°,但是因为电路延迟、控制误差和截断误差的 存在,在1个小时内,相位信号的标准差和相对稳定度分 别 7.1 m°和 79.1 ppm。

根据《SJ 21266-2018 MEMS 陀螺仪测试方法》,标度因数是输出量与期望量的变化量之比,单位一般为 mV/(°/s)。

$$\overline{U}_{j} = \frac{1}{N} \sum_{p=1}^{N} U_{jp} \tag{16}$$

其中: Ū_j 为第 j 个角速度输入时陀螺输出的平均值, U_j, 为第 j 个角速度输入时陀螺仪输出。建立陀螺仪输入输出 关系的线性模型:

$$U = K\Omega + b + \varepsilon \tag{17}$$

其中: Ω 表述陀螺仪输入角速率,b 为拟合零位, ϵ 为拟



图 13 输出性能测试图

合误差。用最小二乘法按式(16)~(19)计算标度因数 SF。

$$SF = K = \frac{\sum_{i=1}^{n} \Omega_{i} \cdot U_{i} - \frac{1}{n} \sum_{i=1}^{n} \Omega_{i} \sum_{i=1}^{n} U_{i}}{\sum_{i=1}^{n} \Omega_{i}^{2} - \frac{1}{n} (\sum_{i=1}^{n} \Omega_{i})^{2}}$$
(18)

$$b = \frac{1}{n} \sum_{i=1}^{n} U_i - \frac{K}{n} \sum_{i=1}^{n} \Omega_i$$
 (19)

其中:输出值和拟合直线的最大值绝对偏差 $|AU|_{max}$, 计算 $|AU|_{max}$ 与陀螺最大量程的比值即为标度因数非线性 K_n :

$$|\Lambda U|_{\max} = max[|U_i - (K\Omega_i + b)|]$$
(20)

$$K_n = \frac{|\Delta U|_{\max}}{K\Omega_{\max}} \tag{21}$$

标度因数温度灵敏度是由工作温度变化引起的标度因数变化程度,标度因数温度灵敏度 *K*_i 计算公式如下:

$$K_{t} = \frac{k_{\max} - k_{\min}}{k_{tm} (T_{H} - T_{L})}$$
(22)

其中: k_{max} 和 k_{min} 表示工作温度范围内标度因数最大值 和最小值, k_m 为室温下标度因数; T_H 和 T_L 表示工作温度上 限和下限。

在外界无角速率输入情况下测得的陀螺仪零偏输出为:

$$B_{0} = \frac{1}{Q} \sum_{j=1}^{Q} \frac{1}{K} \frac{1}{N} \sum U_{j}$$
(23)

其中: U_i 为第 i 次采样时陀螺仪输出, N 为采样率, K 为标度因数, Q 为平均输出值的个数。采用 10 s 平滑, 1 σ 计算零偏稳定性。

采用科氏力闭环和正交校正闭环后,硅微陀螺仪样机放 置稳定 10 分钟后,测试 1 小时,测试结果零偏和 Allan 方差 如图 13 (c)、(d) 所示。经过计算,零偏稳定性为 2.9 °/h, 由 Allan 方差可知零偏不稳定性为 0.42 °/h, ARW 为 0.16 °/ √h。

3.3 温度补偿实验

在 0、10、20、30、40、50、60、65 ℃共 8 个温度点, 测试不同温度点下驱动轴谐振频率。实验结果显示,驱动 轴谐振频率和温度之间有较好的线性关系,采用线性拟合 方法拟合出结果。

$$f(T) = -0.1253 * T + 5048 \tag{24}$$

在 $0 \sim 65$ ℃内相同的 8 个温度点,进行标度因数测试: ±1、±5、±10、±30、±50、±100、±200、±300°/s。 每个温度点在稳定半个小时后开始标度因数测试,每个速 率点输出稳定后采集 30 s 数据,根据最小二乘法拟合得到 标度因数和拟合零位。补偿前标度因数和温度之间近似线 性关系。

SF(T) = 1.025e×10⁻⁵T+0.005566 (25) 补偿的思路是将随温度不断变化的标度因数用谐振频率 数学表达出来,在陀螺输出时除去这个表达式,将陀螺的标 度因数归一化到1°/s。再乘上设定的标度因数值0.0056, 即完成0~65℃下陀螺标度因数的温度补偿。采用线性补 偿后标度因数温度灵敏度 1 800 ppm/℃降至 102 ppm/℃, 提升 1 个数量级。

在 0~65 ℃内,从0 ℃以1 min/℃升温速率升至 65 ℃ 保持。在这个温度范围内零偏稳定性为 17.7°/h,构建隐 含 3 层 BP 神经网络,其中隐含层数 12,进行零偏补偿, 补偿后 0~65 ℃内零偏稳定性降至 9.1°//h。在设计了正 交校正闭环后,硅微陀螺仪零偏性能大幅提升,但仍然有 小幅度的漂移,采用 BP 神经网络温度补偿后性能提升近 2 倍。

4 结束语

本文基于 FPGA 采用 Verilog 硬件描述语言对数字驱动 闭环进行设计与实现,高稳定性的 AGC 和 PLL 为高精度 输出提供了基础。在此基础上,对科氏力闭环和正交校正 闭环设计实现功能,对正交误差的进行耦合刚度抵消,科 氏力闭环实现高精度输出。测试结果表明,常温环境下, 零偏稳定性为 2.9 °/h。经过温度补偿后,在 0~65 ℃变温 范围内,零偏稳定性仍低于 10 °/h,标度因数非线性为 198 ppm,标度因数温度灵敏度大幅度降低。不仅提升了陀 螺仪的温度性能,也为陀螺测控电路 ASIC 提供了便利 途径。

参考文献:

- [1] BALSLINK, THORSTEN, MAYER, et al. A 3-axis gyroscope for electronic stability control with continuous self-test [J]. IEEE Journal of Solid-State Circuits, 2016, 51 (1): 177 - 186.
- [2] PRANDI, CAMINADA, CORONATO, et al. A low-power 3-axis digital-output MEMS gyroscope with single drive and multiplexed angular rate readout [C] // Solid-state Circuits Conference Digest of Technical Papers, IEEE, 2011.
- [3] SHARMA A, ZAMAN M F, AYAZI F. A Sub-0. 2°/ hr bias drift micromechanical silicon gyroscope with automatic CMOS mode-matching [J]. IEEE Journal of Solid-State Circuits, 2009, 44 (5): 1593-1608.
- [4] ZHOU K, SUN L, FEI G, et al. A capacitive readout circuit with DC sensing method for micromachined gyroscopes [C] // 2012 7th IEEE International Conference on Nano/Micro Engineered and Molecular Systems (NEMS), 2012.
- [5] 罗旭程,冯 军.一种基于 0.35 μm CMOS 工艺的单片集成 微机械陀螺仪接口电路 [J].电子学报,2014 (9):1868 -1872.
- [6] TAO Y, WU H, WU Q, et al. A TIA-based readout circuit with temperature compensation for MEMS capacitive gyroscope [C] // 2011 6th IEEE International Conference on Nano/Micro Engineered and Molecular Systems. IEEE, 2011.
- [7] 刘晓为,莫 冰,王 超,等. 微机械陀螺 ASIC 接口电路设 计[J]. 传感技术学报,2006 (5): 2240-2244.
- [8]付 强,陈伟平,闫菁敏,等.双片集成数字硅陀螺接口 ASIC的设计与测试 [J].哈尔滨工业大学学报,2017,49 (10):90-94.