

基于 RD26 的双通道旋转变压器位置解码设备的设计

颜亚灵, 王洛国, 阎 瑞, 武 明

(陆军防化学院, 北京 102205)

摘要: 双通道旋转变压器的解码问题一直是伺服控制系统非常重要的一个问题, 快速、准确地解码出伺服系统位置信息是闭环控制系统的关键; 通过对某伺服系统闭环控制系统位置解码技术的研究, 分析了 RD26 的解码过程及原理, 设计一种基于 RD26 的双通道旋转变压器位置解码设备, 此设备将双通道旋转变压器输出的信号与 RD26 相连, 通过并口向 FPGA 发送数据, FPGA 通过时序读取 RD26 信号, 能将双通道旋转变压器粗机、精机的模拟电压信号转换成具有绝对位置的数字信号, 不需要再进行纠错与粗精结合, 解码精度可达到 ± 2 角分和 1 LSB。

关键词: RD26; 双通道旋转变压器; 解码设备; 硬件设计; 软件设计; FPGA

Design of Dual Channel Resolver Position Decoder Based on RD26

YAN Yaling, WANG Luoguo, YAN Rui, WU Ming

(Institute of NBC Defence, Beijing 102205, China)

Abstract: Dual channel resolver decoding is always a very important problem in servo control system. The rapid and accurate decoding of servo system position information is the key to the closed-loop control system. The position decoding technology of a servo closed-loop control system is researched to analyze the decoding process and principle of RD26, and design a dual channel resolver position decoding device based on RD26. This device connects the signal output by the dual channel resolver with RD26, sends data to FPGA through the parallel port, and FPGA reads the RD26 signal through the time sequence, the analog voltage signals of the coarse and fine channel resolver can be converted into the digital signal with absolute position. No error correction and coarse fine combination are required, and the decoding accuracy can reach ± 2 arc seconds and 1 LSB.

Keywords: RD26; dual channel resolver; decoding equipment; hardware design; software design; FPGA

0 引言

角度位置检测^[1-3]一直是航天、航空、火炮、雷达、机器人伺服控制等精密控制领域中最关键的一环。目前, 在角度位置检测方面主要有无位置传感器检测技术^[4-6]、“嵌入式”位置检测技术、外置位置传感器检测技术。无位置传感器检测技术和“嵌入式”位置检测技术^[7-9]由于其应用范围小和实现方法上受到限制还停留在理论与实践阶段, 应用较少。外置位置传感器检测技术作为主要的角度位置检测技术主要包括霍尔型位置传感器^[10-11]、光电式编码器^[12]、旋转变压器^[13] 3 种传感器检测技术。相比霍尔位置传感器和光电编码器, 旋转变压器由于其结构简单、精度高、可靠性强, 耐高温、抗振动、防尘、耐油污、耐腐蚀、抗电磁干扰性强、寿命长、能够应用在各种恶劣的环境中等优点^[14-17], 因而广泛应用于可靠性要求高且工况恶劣的高低、方向伺服系统角位置及角速度检测中^[18-20]进行位置

检测。

双通道旋转变压器^[21]是一个由单极绕组旋转变压器(简称粗机)和一个多极绕组的旋转变压器(简称精机)组合而成, 它能够准确的检测出角度位置信号。在研究双通道旋转变压器进行角度位置检测时, 普遍的做法^[22]是将双通道旋转变压器粗机、精机分别进行角度转换后, 使用双速处理器进行纠错, 然后使用二进制数进行粗精结合, 得到角度位置。本文提出一种基于 RD26(解算数字转换器)的轴角数字转换电路, 能够对双通道旋转变压器直接进行解算, 不需要再进行纠错和粗精整合处理, 结构简单、集成度高、使用方便。

1 RD26 解码及工作原理

RD26, 是由杰瑞电子生产的双通道旋转变压器解码芯片, 采用两路独立的转换通道, 每通道分辨率为 16 位, 采用自然并行二进制数码, 频率 50 Hz~10 kHz, 双使能, 兼

收稿日期: 2022-11-15; 修回日期: 2022-12-08。

基金项目: 装备综合研究项目(LJ20212Z010138)。

作者简介: 颜亚灵(1987-), 女, 湖南长沙人, 硕士研究生, 助理工程师, 主要从事兵器系统分析与保障工程方向的研究。

通讯作者: 王洛国(1969-), 男, 甘肃靖远人, 博士研究生, 教授, 主要从事装备保障工程方向的研究。

引用格式: 颜亚灵, 王洛国, 阎 瑞, 等. 基于 RD26 的双通道旋转变压器位置解码设备的设计[J]. 计算机测量与控制, 2023, 31(8): 190-196, 223.

容 TTL/CMOS 电平, 最高转换精度 $\pm (2 \text{ 角分} + 1\text{LSB})$, $+5 \text{ V}$ 单电源供电, 具有内部自检信号 BIT 输出。能满足被测信号最高输入幅值不低于 $\text{AC}36 \text{ V}$ 、最高采集频率不低于 400 Hz 、分辨率 (14 位)、最高工作温度 ($-55 \sim 125 \text{ }^\circ\text{C}$) 的指标要求, 采用混合集成电路和微电路制造工艺, 具有体积小、功耗低, 精度高, 使用方便的特点。

RD26 解码过程如图 1 所示。由于粗机和精机解码算法基本一致, 下面以粗机为例进行介绍, 微型变压器将粗机的两路信号^[23] ($U_{S1-S3} = kE \sin\omega t \sin\theta$, $U_{S2-S4} = kE \sin\omega t \cos\theta$) 解调后, 经乘法器与估计值相乘, 放大后作差, 得到估计值与真实值的误差, 通过控制 φ 的值来观测误差 $\sin(\theta - \varphi)$ 。

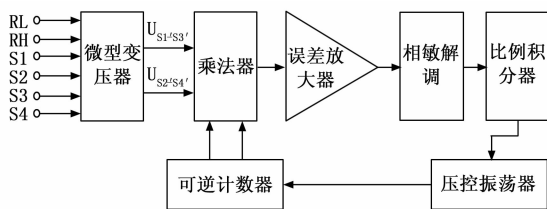


图 1 RD26 解码过程图

假定可逆计数器当前字状态为 φ , 将 U_{S1-S3} 、 U_{S2-S4} 分别与估计转子位置的 $\cos\varphi$ 、 $\sin\varphi$ 相乘可得:

$$\begin{cases} U_{S1-S3} \times \cos\varphi = kE \sin\omega t \sin\theta \cos\varphi \\ U_{S2-S4} \times \sin\varphi = kE \sin\omega t \cos\theta \sin\varphi \end{cases} \quad (1)$$

这些信号经误差放大器相减, 得到估计值与真实值的误差 ε :

$$\begin{aligned} \varepsilon &= kE \sin\omega t \sin\theta \cos\varphi - kE \sin\omega t \cos\theta \sin\varphi = \\ &kE \sin\omega t (\sin\theta \cos\varphi - \cos\theta \sin\varphi) = \\ &kE \sin\omega t \sin(\theta - \varphi) \end{aligned} \quad (2)$$

当 $\theta - \varphi = 0$ 时, 得到转子的位置得到角位置:

$$\theta = \varphi \quad (3)$$

2 系统硬件设计

硬件上以模块化设计为思想, 基于微型处理器系统而进行研发。

2.1 硬件总体设计

总体分为处理模块、采集模块、显示模块和电源模块四大模块。

2.1.1 处理模块

处理模块是整个设备的核心, 它的工作频率、运行速度对位置检测设备最终的状态曲线的绘制、角度位置的计算会造成很大影响。因此, 选择合适的控制处理器对提高设备性能、保证设备可靠运行非常重要。目前主流的控制处理器主要有以 DSP、MCU、FPGA、ARM 为核心的四类嵌入式微处理器系统。

DSP 具有很强的数字处理能力, 抗干扰能力强, 可靠性高, 便于大规模集成, 但是对串行指令受到限制, 对采样速率要求不能太高, 超过几 MHz 就很受限, 功率消耗较

大。MCU 体积小、结构简单、功耗低、成本低、具有多种 I/O 接口, 但是其存储量小, 不能实现复杂控制, 在数据处理能力上比不上 DSP 和 FPGA。FPGA 内有大量的触发器、门阵列和丰富的 I/O 引脚, 集成度高, 功能强大, 可做复杂的逻辑运算, 处理速度快, 执行效率高, 能够以电路的方式对信号进行同步采集, 但是不能同时处理多个事件, 掉电后原有的配置会丢失。ARM 具有高性能, 低功耗, 环境适应能力强, 对界面及应用程序进行控制能力强是其最突出的优势, 相比 MCU, ARM 的功能更强, 使用范围更广, 但是 ARM 运算能力较弱, 在连接中不提供并行交换。

根据检测设备功能要求, 选择核心处理器时尽量考虑高性能, 低功耗, 环境适应能力强的处理器, 通过上述对 4 种处理器分析, 选取 ARM 作为嵌入式微处理器系统, 作为设备 CPU 使用。但是, 在进行轴角转换过程中需要进行并行传输, 而 ARM 不提供所需的并行接口, 且数据同步采集及处理能力上 FPGA 具有其优势, 所以选择 FPGA 作为第二处理器。即整个设备采用 ARM + FPGA 双处理器的形式, 可满足检测设备所需的各种性能要求。其中, ARM 作为控制器, 对整个系统进行控制。主要用来与 FPGA 和显示器进行通信; 对各种操作指令进行控制; 对 FPGA 处理后的数据进行读取并反馈至显示器上; FPGA 作为处理器, 对数据进行处理。主要用来对信号进行配置、同步与控制; 对数据比较、分析、运算与处理, 对 A/D 转换后的数据进行处理; 对解码算法进行编程与设计; 对轴角转换后的数据处理。

2.1.2 采集模块

采集模块主要包括信号采集、信号调理、A/D 转换三部分内容。用来对高低、方向伺服系统输出的位置信号进行同步采集、滤波、放大与处理, 将处理后的模拟量信号转换为数字量信号。

2.1.3 电源模块

电源模块主要提供检测设备所需的各种电源, 用来对硬件的其它各模块进行供电, 以保证检测设备的正常运行。

2.1.4 显示模块

显示模块主要用来提供人机操作所需的界面和设备的所需的各种接口。采用 LCD 触摸显示屏, 用来提供应用软件所需的界面, 进行良好的人机互动。为方便用户使用, 设计各种备用接口完成软件的升级、更新与扩展。

2.2 系统的硬件连接与工作原理

位置解码设备主要设计成由 RD26、ARM + FPGA 双处理器、显示屏以及电源组成。系统基本结构如图 2 所示。

双通道旋转变压器输出的信号, 经过分压网络将 36 V 模拟信号进行分压处理, 进入 RD26 转换成数字信号, 经并行接口将角度位置信号传输至 FPGA 进行处理; ARM 通过 LAN 传读取 FPGA 处理好的数据, 将输出角度位置显示至 LCD, LCD 显示屏上显示当前角度值及偏差, 完成各种状态信息的描绘, 便于人机互动。

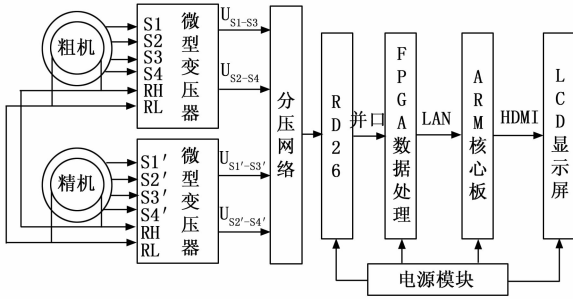


图 2 系统基本结构框图

至 ARM 的以太网接口。同理，各子电路也不能直接与 FPGA 相连，因此需在进入 FPGA 侧接入一个小电阻，用来对两部分子电路进行隔离。FPGA 与 ARM 的连接设计如图 3 所示。FPGA 外围硬件电路设计如图 4 所示。

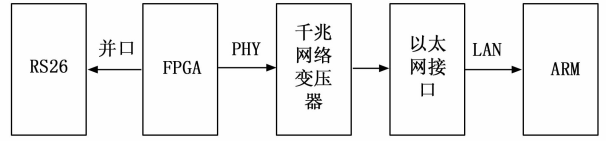


图 3 FPGA 与 ARM 硬件电路设计

2.3 处理模块

整个设备采用 ARM+FPGA 双处理器的形式。

2.3.1 FPGA 的选型

FPGA 选用 Artix-7 系统 XC7A100TFGG484ABX2101 芯片，内存接口 1 066 MB/s；工作电压 1.15~1.25 V；最大工作频率 260 MHz；I/O 端口数量 338，所有的 I/O 都支持双倍数据速率 (DDR)，每个 I/O 都能执行串行到并行或者并行到串行的转换；高速 SPI 和 BPI (并行 NOR) 配置；内含多种配置位，速率 6.6~28.05 GB/s；内含 36 kB 双端口块 RAM；具有强大的时钟管理器；具有低功耗性能 (929 GMAC/s)，可进行重复编程。

2.3.2 ARM 的选型

ARM 选用 RK3399pro 主板芯片，该芯片采用六核处理器，主频 1.8 GHz，体积小、处理速度快；EMMC 标配 16 G，输入电压 5 V，最大功率小于 8 W，具有高性能、低功耗、低成本的优点；该板寻址方式简单，执行效率高，可用来运行界面及应用程序。该板支持 5 大操作系统 (Android9.0、Linux+QT5.9、Ubuntu16.04、Debian9、Fedora28)，便于人机互动；核心板接口丰富，支持 4 路独立 USB 接口；4 路 SPI 接口，2 路 MIPI DSI 可支持双路，也可拆分二单路；支持 1 路 GMAC PHY 以太网接口，用来与 FPGA 进行数据通信；支持 1 路 HDMI 输出 (1 080 P, 60 fps) 接口用来连接 LCD 显示屏。

2.3.3 FPGA 与 ARM 的连接设计

由于 FPGA 内部没有 CPU 控制单元，无法处理由控制器产生的中断，所以 FPGA 一侧不能利用现成的控制器构成串行接口，即 FPGA 不能与 ARM 直接相连，必须将 FPGA 的 PHY 引脚与千兆网络变压器相连后接入千兆以太网接口然后通过网线连接

2.4 采集模块

采集模块使用 RD26 芯片，RD26 使用方便，只需要将角度位置信号接入 RD26，然后与 FPGA 对应的引脚相连即可。RD26 电路连接如图 5 所示。

2.5 电源模块

电源电路是保障整个解码设备能量供应的基础，可靠、稳定的供电性能设计非常重要。为保证无供电情况下运行，解码设备采用 VDD_12V 锂电池电源带供电充电器，通过非隔离、非同步整流型降压 DCDC 电源转换电路将其转换

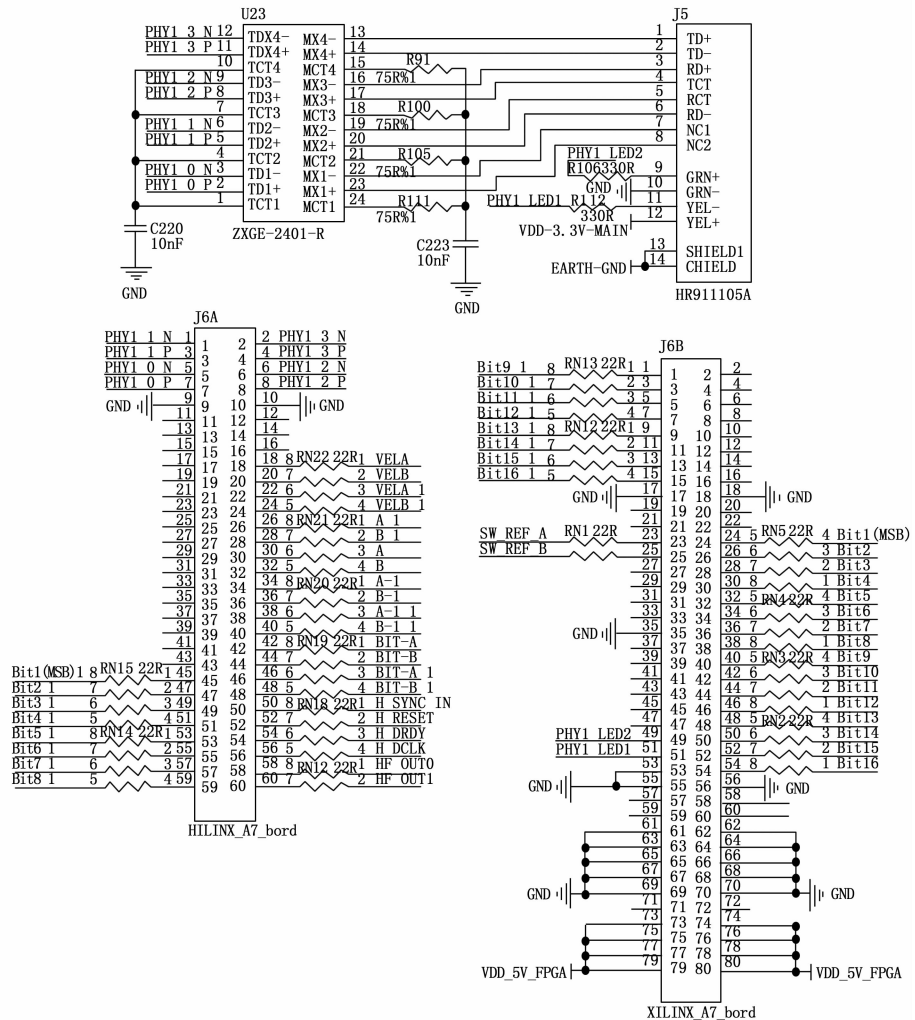


图 4 FPGA 外围硬件电路设计图

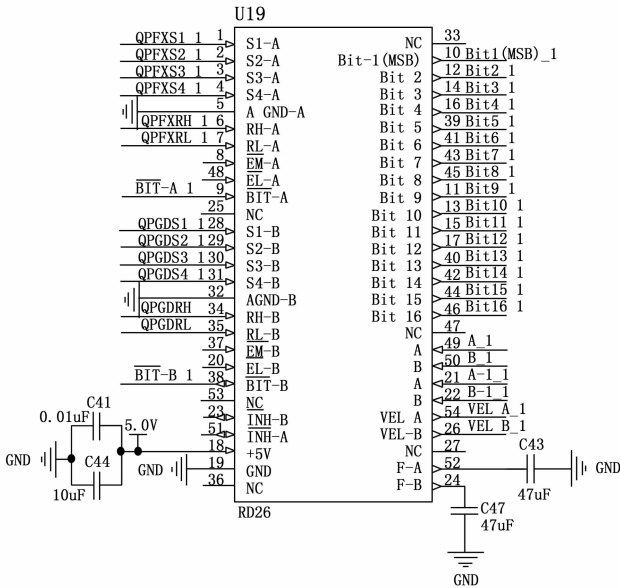


图 5 RD26 电路连接图

出 12 V、5 V、1.0 V、REF+4.096 四种不同的电源对不同的部件进行供电。电源电路设计如图 6 所示。

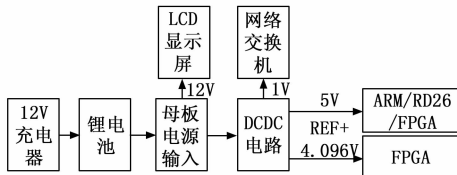


图 6 电源电路设计框图

2.5.1 5 V/1 V 供电电路设计

输入 12 V 电压经过电源转换芯片 SGM6132 得到 5 V/1 V 电压。5 V 电压主要为 ARM、数字转换器、FPGA 进行供电；1 V 电压主要为交换机进行供电。电源转换芯片 SGM6132 是一个电流模式降压转换器，提供 0.8~22 V 的可调输出电压和 12 V，5 V，1 V 的固定电压输出，具有良好的输出线性、负载可调、逐周期限流和浪涌电流限制、防止输出电压过冲、热关断等保护功能。IN 是电源输入端，在此引脚上需加一个 0.1 μF 与 10 μF 的电容接地改善电压质量和降低线路损耗，该引脚为 SGM6132 转换器开关供电。EN 用来控制转换器的通断，当 EN 拉高时打开转换器，当 EN 拉至最低时关闭，此时输出电压放电。SW 为输出端，在此引脚上需要接电感器，向输出负载提供恒定电流，同时需要加输出电容提高稳定性和进行滤波处理，电感值计算式为：

$$L = \frac{L_{OUT}}{f_{OFC} \times \Delta I_L} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (4)$$

BS 为高侧栅极升压输入，此引脚与输出引脚间通过电阻与电容串联，以降低输出端的尖峰电压。SS 为软启动控制输入，此引脚与地之间串连电容与电阻用来设置软启动。COMP 控制补偿回路，此引脚接入电容至 GND，用来防止

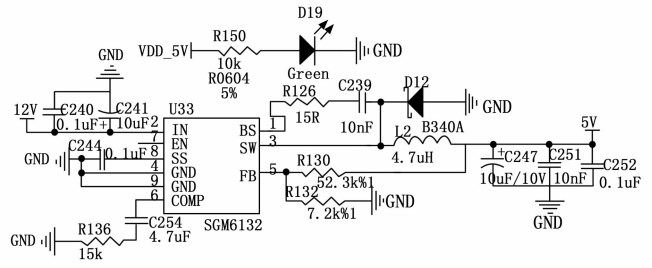
直流信号通过。FB 为反馈输入，与电阻分压器相连，通过改变 FB 脚对地的电位来更改 R_1 、 R_2 两个电阻的值，从而用来设置输出电压，FB 脚电位计算公式为：

$$V_{FB} = V_{OUT} \times \frac{R_2}{R_1 + R_2} \quad (5)$$

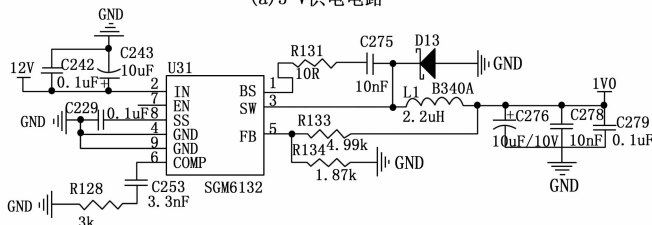
输出电压调节公式为：

$$V_{OUT} = 0.8 \times \frac{R_1 + R_2}{R_2} \quad (6)$$

供电电路设计如图 7 所示。



(a) 5 V 供电电路



(b) 1 V 供电电路

图 7 供电电路设计图

2.5.2 REF+4.096 V 供电电路设计

将输出的 5 V 电压，接入基准电压源 A/DR440RZ 后得到 REF+4.096 V 电压，主要用来对 FPGA 进行供电。ADR440RZ 是一种压差低、超低噪声的基准电压源，具有高精度和低温度漂移特能，并且所需的电源电压裕量较小，适合精密数据采集和高分辨率数据转换器供电。VIN 为输入端，此引脚需要接一个 0.1 μF 电容保持稳定和一个 10 μF 保持线路电压瞬态。NC2 为输出端，需要接一个 0.1 μF 电容，得到稳定的参考基准电压 4.096 V。REF+4.096 V 供电电路如图 8 所示。

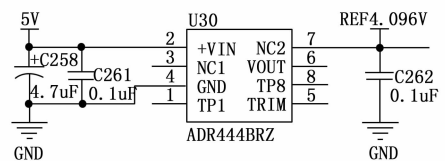


图 8 REF+4.096 V 供电电路图

2.6 显示模块

采用 LCDM016，作为显示与人机交互的接口，LCDM016 尺寸为 10.1 (800×1 280) 寸，显示输出分辨率为 1 920×1 080，每秒可刷新 60 帧，体积小，重量轻，支持 DC 调光不易出现闪屏。LCDM016 直接通过 HDMI 口与

ARM 相连即可。

3 系统软件设计

软件设计主要包括 FPGA 软件设计和 ARM 软件设计，FPGA 软件设计包括主程序与 ARM 的通信以及对轴角转换的实现。主要用来对读取 RD26 解码后的数据，并将数据发送至 ARM 处理。ARM 软件设计主要包括驱动程序、进程间的协调与通信以及应用程序，主要用来实现数据读取、并将数据发送至显示界面，在显示界面上实时地绘制各种信号曲线、实时显示角度信息，并将这些信息存储在检测设备中。软件设计如图 9 所示。

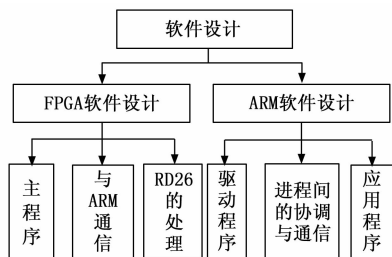


图 9 软件设计图

3.1 FPGA 软件设计

3.1.1 主程序

由于 FPGA 既需要对 RD26 传输的数据进行处理，又要将处理好的数据传输给 ARM，所以 FPGA 部分首先要完成各模块初始化（包括 RD26、与 ARM 通信的网口、并口），初始化时，使用 JTAG 进行调试配置，初始化后，正常工作状态采用主动配置方式 AS 进行配置。然后由主中断程序中的定时器判断属于哪种中断后进行中断处理。主中断程序由检测设备的各个功能模块（RD26 中断以及网口中断）组合而成。主程序流程如图 10 所示。

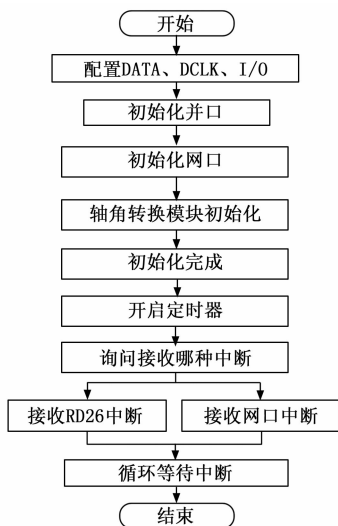


图 10 主程序流程图

3.1.2 与 ARM 通信

FPGA 将解算后的数据处理完毕后，需要将这些数据

结果发送至 ARM，以供 ARM 进一步处理与人机互动。这时，ARM 会向 FPGA 发送传输数据信号，FPGA 收到信号后打开或关闭中断，通过网口向 ARM 接收或发送数据。与 ARM 通信流程如图 11 所示。

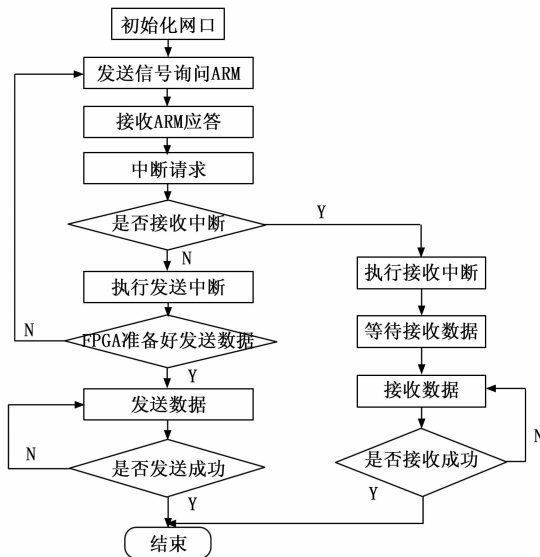


图 11 与 ARM 通信流程图

FPGA 与 ARM 之间通过网口进行通信，网络通信协议采用 IGMP, ICMP, ARP, 数据段部分采用 TCP/IP, 通过读取网线上的电平状态进行数据传输，为了保证 FPGA 发送的数据是正确的，需要对解码后发送的数据和模数转换后发送的数据进行再加工处理，将此时的数据（解码后发送的数据和模数转换后发送的数据）分成前部校验、数据结果和尾部校验 3 个部分，若前部校验和尾部校验部分与预计值不同，则说明解码后发送的数据和模数转换后发送的数据有错，将会重新发送，发送完成后恢复网口中断。

3.1.3 轴角转换的处理

RD26 一次采样到数据后，发送传输数据请求信号（中断请求信号），ARM 接到 RD26 发送的信号后打开中断，完成数据传输，重新打开中断等待下次数据传输信号。解算数字转换器处理流程如图 12 所示。

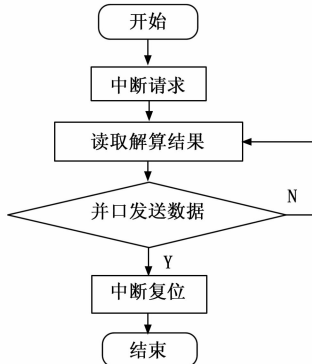


图 12 RD26 处理流程图

FPGA 采用管脚相连的方式对 RD26 的数据进行分析与处理, 通过控制时序读取轴角转换器数据。数据读取时序如图 13 所示。FPGA 采用低电平来读取轴角转换器数据。首先, 将 INH_A/INH_B 置为低电平, 然后通过使能 EM_A/EM_B 来读取数据, EM_A/EM_B 空闲时为高电平, 在 INH_A/INH_B 置为低电平后大约 200 ns 后, 读取数据有效。在任意时刻不能将 A 通道使能信号 EM_A、EL_A 和 B 通道使能信号 EM_B、EL_B 同时置为低电平, 否则转换器 A、B 通道输出数据会冲突, 读取数据期间使能 EM_A、EM_B 同时出现高电平时, 持续时间不能大于 100 ns, 否则呈现高阻态而不读取数据。

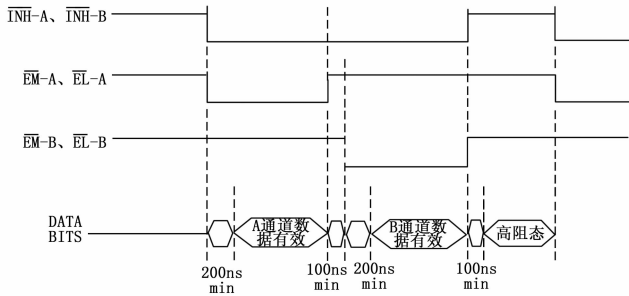


图 13 数据读取时序图

从图 13 中可以看出, 读写信号接口为 INH_A/INH_B、EM_A、EM_B, 由于随着时间的变化而不同, 可将此状态机分为 S₀、S₁、S₂、S₃、S₄ 五种状态。INH 处于高电平时, 处于不读取数据状态; INH 处于低电平时, 读取通道 A 数据或读取通道 B 数据。在 S₀ 状态, 当检测到 EM_A 处于低电平、EM_B 处于高电平时, 持续 200 ns, 读取 A 通道数据有效, 进入 S₁ 状态; 在 S₁ 状态, 当检测到 EM_A 处于高电平持续 100 ns, 进入 S₂ 状态; 在 S₂ 状态, 开始检测 EM_B 是否处于低电平持续 200 ns 时, 读取 B 通道数据有效; 在 S₃ 状态, 开始检测 EM_B 是否处于高电平持续 100 ns 处于高阻态, 进入 S₄ 状态; 跳转到 S₀ 状态。其状态转换图, 如图 14 所示。

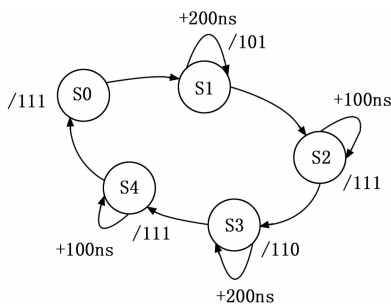


图 14 状态转换图

3.2 ARM 软件设计

ARM 部分采用 C++ 进行编程, 使用 QT creator 作为软件开发环境。QT creator 是一种采用 C++ 进行编程的可视化开发平台, 提供丰富而美观的图形用户界面设计, 具有大量的应用接口函数, 编写的程序可以实现跨平台移植,

极大的提高了程序开发的速度。

3.2.1 驱动程序

驱动程序主要用来为检测程序提供访问的接口, 并对 LCD 进行初始化和管理。主要包括对设备进行初始化、I/O 操作和中断 3 个过程。初始化设置主要用来实现设备号以及内核中字符设备结构体的申请与注销。输入/输出操作主要通过时序来实现检测程序具体的操作, 包括读取解算数据和读取电压原始数据波形显示, 通过 FILE_OPERATIONS 结构体中的成员函数打开 (OPEN)、关闭 (CLOSE)、读 (READ)、写 (WRITE) 实现。中断主要通过询问 (REQUEST_IRQ) 和空闲 (FREE_RQ) 两个函数来实现。驱动程序设计流程如图 15 所示。

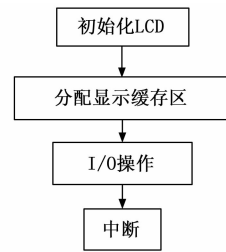


图 15 驱动程序设计流程图

3.2.2 进程间的协调与通信

FPGA 将解算数字转换器的数据读取完毕后, 需要将这些数据结果发送至 ARM, 以供 ARM 进一步处理与人机互动。这时, ARM 会向 FPGA 发送传输数据信号, FPGA 收到信号后打开或关闭中断, 通过网口向 ARM 接收或发送数据, 如图 16 所示。

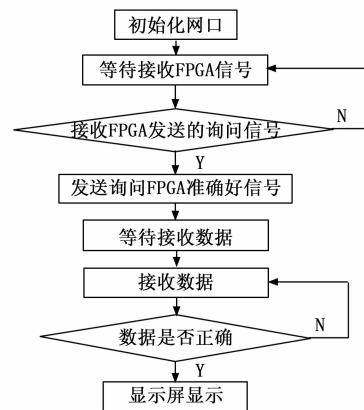


图 16 通信流程图

3.2.3 应用程序设计

应用程序应该能够: 1) 采集输出位置信号, 实时读取转换后的角度值; 2) 能进行良好的人机互动; 3) 能将数据进行保存与导出。主要包括数据处理和显示界面设计两个方面的内容。数据处理主要包括读取解算数据和读取波形数据。显示界面主要包括角度显示、波形界面、位置记录、系统设置、调试帮助、用户退出几个方面的设计, 用这些图形界面来对用户的操作作出动态响应。应用程序总

工作流程如图 17 所示。

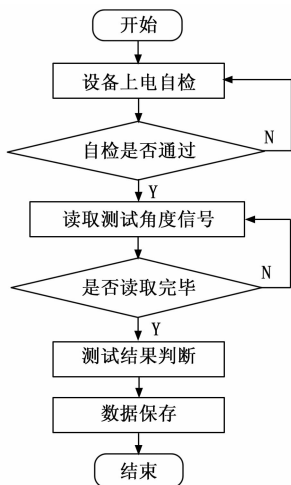


图 17 应用程序总工作流程图

4 实验结果与分析

将此解码设备设计完毕后，利用某发射车，进行实验。

4.1 绝对位置检测

将炮位调转至某一固定值，观察位置解码设备显示屏上角度数据显示角度值是否为对应的值，重复操作步骤进行绝对位置检测。实验结果如图 18 所示。

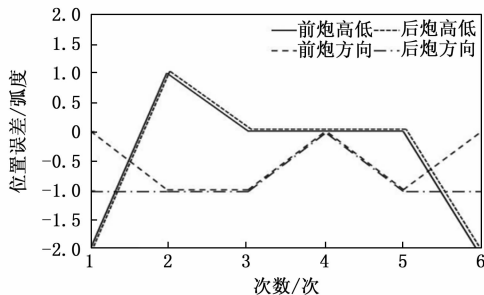


图 18 绝对位置误差曲线图

实验结果表明：检测某一炮位的绝对位置时，误差平均值为 0.058 3 弧度，几乎为零。

4.2 转换精度检测

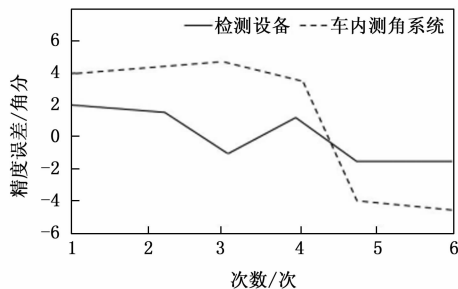
转换精度检测主要通过实验所得实际测量值与理论值之间的差值来检测。实验结果如图 19 所示。

结果表明：使用解码设备的精度在 (-2, 2) 角分之间波动，而车内测角系统的精度在 (-4.5, 4.5) 角分之间波动。上述实验结果表明：使用解码设备所测角度精度比车内测角系统所测角度误差及精度都提高了一倍多，可见检测精度相当高。

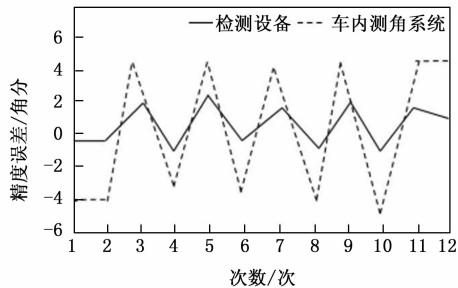
4.3 等速跟踪位置检测

根据高低、水平最大调转速度要求，进行等速位置跟踪，实验结果如图 20 所示。

结果表明：以某一恒定的速度对前后炮高低、方向进行跟踪时，其速度曲线没有出现抖动的现象，表明此设备在速度恒定的情况下，能准确得到位置角度。

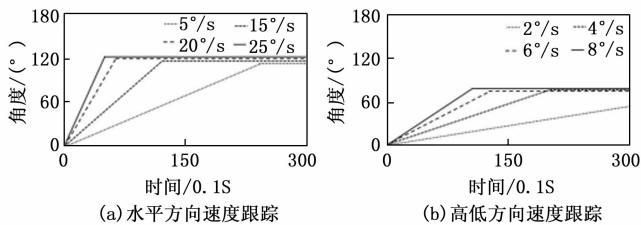


(a) 水平方向精度误差



(b) 高低方向精度误差

图 19 精度检测



(a) 水平方向速度跟踪

(b) 高低方向速度跟踪

图 20 等速跟踪位置

5 结束语

文章提出了一种基于 RD26 的双通道旋转变压器位置解码技术，基于此技术设计了一种便携式位置解码设备。此设备以 FPGA+ARM 为控制器、RD26 为位置信号的同步采集与解码芯片、SGM6132 为电源芯片、LCDM016 为显示屏，具有体积小，方便携带的优点。

利用此解码设备，从绝对位置、精度检测、等速跟踪位置 3 个角度进行实验，实验结果表明：该解码设计能够准确解码出双通道旋转变压器的位置角度，解码精度可达 ±2 角分和 1 LSB。

参考文献：

[1] 杨琪, 施志勇. 一种双旋转变压器测角系统设计 [J]. 现代雷达, 2015, 37 (1): 59-62.

[2] 姚莹, 李伟, 金海, 等. 基于龙贝格观测器的 PMSM 无位置传感器控制系统设计 [J]. 电子科技, 2020, 33 (10): 45-49.

[3] 金爱娟, 项硕, 李少龙. 永磁同步电机全速范围内无传感控制策略研究 [J]. 包装工程, 2020 (9): 171-180.

(下转第 223 页)