

基于交错透传的宽带数字多波束形成技术

王焕菊, 张 宙, 张 昊

(中国电子科技集团公司 第五十四研究所, 石家庄 050081)

摘要: 宽带数字多波束形成技术导致了海量数据传输与多波束数据计算的双重压力, 因此该技术对现场可编程门阵列 (FPGA, field programmable gate array) 的高速接口、计算资源要求极高; 若多通道宽带多波束集中做加权、求和运算, 则 FPGA 资源严重不足; 针对该问题, 文中提出了一种基于交错透传的宽带数字多波束形成技术, 采用逐层逐级分解的方式进行数据合成处理, 解决了宽带多波束合成运算时, FPGA 资源不够用的难题; 文中详细描述了宽带信号的高速数据采集、海量数据的高效传输以及宽带采集产生的大容量数据的多波束合成算法, 最后通过测试 16 通道、瞬时带宽 1 GHz 的宽带输入信号, 经过数据采集、传输、数据加权、求和之后形成 8 个波束; 测试数据所形成的波形图与预期波束指向一致, 验证了该技术的正确性和有效性, 具有较强的工程应用推广价值。

关键词: 宽带; 数字多波束形成; FPGA; 高速数据采集; 交错透传

Wideband Digital Beam Forming Technology Based on Interleaved Transmission

WANG Huanju, ZHANG Zhou, ZHANG Hao

(The 54th Research Institute, China Electronics Technology Group Corporation, Shijiazhuang 050081, China)

Abstract: Great amount of transmission and calculation to form multiple-beam simultaneously caused by wideband digital beam forming technology, so this technology requires extremely the requirements of high-speed interface and computing resources in the field programmable gate array (FPGA). If the multi-channel broadband and multi-beam forming performs intensively weighting and summation operations, the FPGA resources are seriously insufficient. To solve this problem, the wideband digital beam forming technology based on interleaved transmission is put forward in this paper, which adopts the method of level by level decomposition for data synthesis processing. This paper describes in detail the high-speed data acquisition of broadband signals, the efficient transmission of massive data, and the multi beam synthesis algorithm of large capacity data caused by the broadband acquisition. Finally, 8 beams are formed by testing the input signal of 16 channels broadband with an instantaneous bandwidth of 1 GHz, after the processes of data acquisition, transmission, data weighting and summation. The waveform formed by the test data is consistent with the expected radiation pattern. Experiments verified the correctness and effectiveness of the technology, and it has strong engineering application and promotion value.

Keywords: wideband; digital beam forming; field programmable gate array; high-speed data acquisition; interleaved transmission

0 引言

现代应用中, 电子设备数量剧增、种类多样且体制复杂, 空间信号密集, 电磁环境极其复杂, 因此对侦收测控系统带来巨大挑战。复杂电磁环境下, 在同一时间内可能会在不同空域出现多个信号, 且频率范围覆盖广泛。若要实现信号的全概率接收, 则接收机需具备宽输入带宽、大动态范围、高灵敏度、高分辨率、实时处理多信号能力^[1-4]。传统的模拟系统结构复杂、灵活性差, 而数字波束形成^[5-8] (DBF, digital beam forming) 是一种以数字技术来实现波束形成的技术, 其采用数字信号处理技术对阵列单元信号进行处理, 保留了阵列单元信号的全部信息, 从而可以获得比模拟阵更优良的波束性能、更多的信号参数;

此外在不损失信噪比的前提下, 可形成多个独立可控的波束, 波束特性由权矢量控制、灵活可变。随着大规模集成电路和阵列信号处理算法的飞速发展, 数字波束形成技术在空间信号处理中的优势越来越显著, 目前国内外已经在相关技术上做了大量的研究, 且已应用于某些领域^[9-14]。

宽带数字波束形成是阵列信号处理领域中一个重要的研究方向, 该技术在雷达、卫星通信、电侦、通侦、射电天文领域有着广泛的应用前景; 尤其对于在复杂电磁环境下, 同一时间内可能会出现多个未知信号的雷达领域、频率范围覆盖广泛的射电天文领域, 有着明显的优势。宽带相控阵雷达与窄带相比优势明显: 宽带数字波束形成技术可以实现很高的距离分辨率, 实现目标分类识别^[15-17]; 还

收稿日期: 2022-06-08; 修回日期: 2022-06-16。

作者简介: 王焕菊(1982-), 女, 河北石家庄人, 博士, 高级工程师, 主要从事相控阵天线波控技术、宽带 DBF 算法以及阵列校准等方向的研究。

引用格式: 王焕菊, 张 宙, 张 昊. 基于交错透传的宽带数字多波束形成技术[J]. 计算机测量与控制, 2022, 30(7): 280-285, 297.

可以提高目标测量精度、降低多径效应、提高抗干扰能力等。相控阵天线宽带工作模式下的数字多波束形成技术相对于窄带工作模式的难点^[18]在于: 如何处理处理信号带宽内的频率变化导致的孔径效应, 即由于色散导致的波束偏离现象。为了避免宽带相控阵天线的波束空间色散现象, 典型的宽带数字波束形成处理技术是采用频域宽带波束形成器, 其实质是将信号离散傅里叶变换 (DFT, discrete fourier transform), 经处理后再将结果逆离散傅里叶变换 (IDFT, inverse discrete fourier transform) 到时域的算法实现过程。该过程中频域的波束形成处理是离散的, 因此 IDFT 后的时域输出结果也是不连续的, 本文采用时域宽带波束形成技术, 可以避免频域宽带波束形成器的结果不连续问题。

1 系统结构及原理

如图 1 所示, 宽带数字多波束形成系统由数据采集处理单元、数字多波束合成单元、时钟同步以及对外接口组成。其中数据采集处理单元由多颗 FPGA 组成, 数字多波束合成单元由多级合成组成。

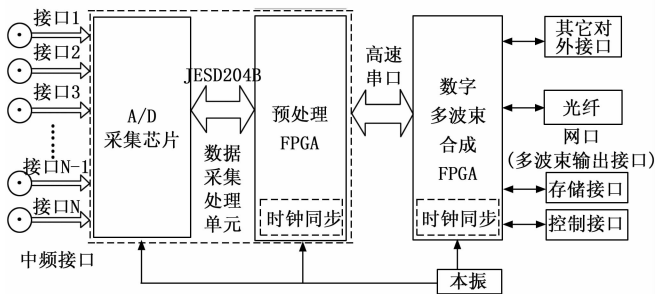


图 1 宽带数字多波束形成系统组成框图

数字多波束形成系统中, 信号的幅度、相位均以数字形式表示, 故每个接收通道的复信号, 需要用两个实数表示。其过程为: 天线阵列的 N 个接收单元对空间电磁场进行滤波, 得到 N 个复信号; 射频接收电路将信号下变频至中频, 然后通过模数 (A/D, analog to digital) 变换器转换成同相和正交的数字信号, 分别代表空间采样值的幅度和相位; 接着, 将数字信号进行预处理; 最后, 预处理之后的信号进入数字多波束合成单元进行处理, 形成多个波束。如图 2 虚线框所示, 宽带 DBF 控制组件根据功能分为三部分: 波束控制单元、校准单元和波形产生控制单元。波束控制单元用于产生对应于不同波束的加权值; 校准单元用于实现通道间的幅相均衡, 以及补偿通带内由于色散引起的孔径渡越效应; 波形产生控制单元用于接收波束控制单元的加权值, 对数字化单元信号进行加权, 进而产生波束。

由于宽带信号带宽较大, 一般侦收系统不易实现接收和处理, 而采用数字化信道的自适应侦收技术能够将其在频域上划分为多个信道再进行滤波、抽取、预处理, 从而输出多个低速基带信号, 以便后期的信号处理, 即采用基于数字化信道的宽带 DBF 方案。该方案可根据预先估计的

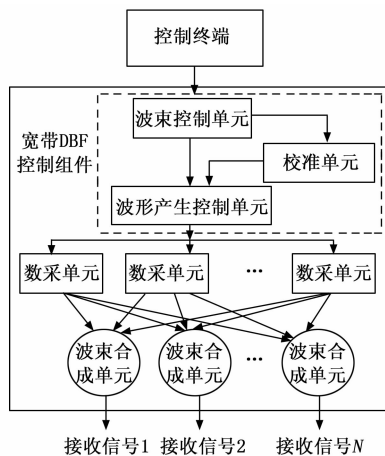


图 2 宽带 DBF 控制流程图

信号个数及频段信息对宽带 A/D 采样信号设计窄带分析滤波器组分别提取各窄带侦收信号, 然后对各窄带侦收信号进行时域降采样从而降低数据采样率和系统同步要求, 最后从各个窄带信号中获取所需的各种信息。

图 3 给出了具体的信号处理流程图, 当信号频段和个数未知时, 图中虚线框为对应的用户个数和通信频段自适应检测流程可实时动态提取当前预估信号个数 M 和相应的信号带宽。

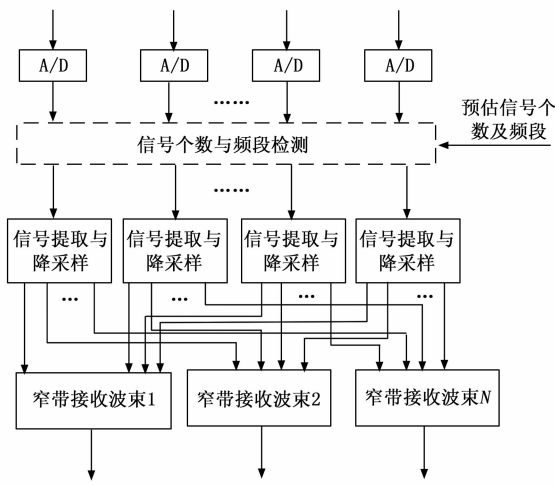


图 3 基于数字化信道的宽带 DBF 处理流程图

假定现侦测到 3 个信号, 其时域降采样输出分别为 $y_1(n)$ 、 $y_2(n)$ 和 $y_3(n)$, 其对应的中心载频分别为 f_1 、 f_2 和 f_3 , 图 4 给出了相应的三个接收多波束同时形成方案, 各接收波束分别针对其窄带信号的中心载频进行扫描相位补偿。

基于上述算法, DBF 处理分系统通过接收任务管理系统的指令, 接收各阵元的数字正交数据, 根据所需波束指向产生对应的幅相加权矢量, 再进行阵元幅相加权合成, 得到所需的波束, 通过并行处理获得同时多波束, 如图 5 所示。

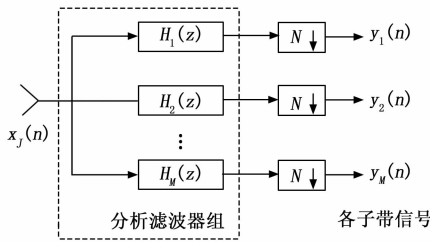


图 4 窄带信号提取及时域降采样系统示意图

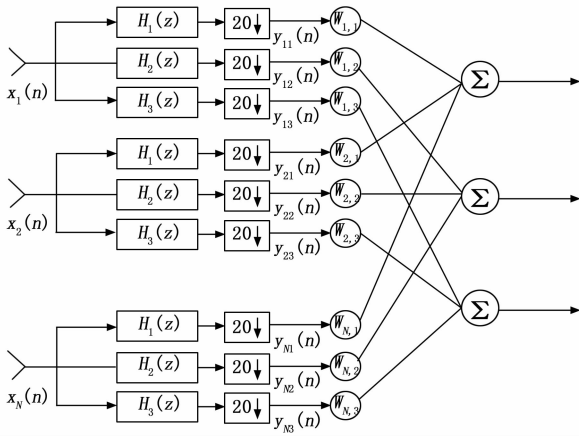


图 5 窄带并行接收多波束示意图

A/D 转换器的多通道并行采集技术及信道化接收技术存在一些问题，较难解决。典型问题如 A/D 转换器并行采集时通道之间的失配误差，较难修正；信道化接收技术需要划分大量的子带，若信号数量增大，则体积、重量、成本将会大量增长。此外在实际应用中，信号的数量、位置、带宽等都会发生变化，显而易见，划分子带的信道化技术的灵活性、普适性就比较差，限制了系统的应用范围。

2 宽带 DBF 技术

早期的数字多波束形成主要是对窄带信号进行处理，该技术已相对成熟。但随着阵列天线的应用场景不断扩大，阵列信号处理的信号日趋复杂，形式多样；传统的窄带阵列信号处理的理论和技术已不能满足宽带工作条件下，阵列信号处理的性能要求。宽带信号由于其频率范围广，携带信息量大，在目标检测、特征提取、参数估计等方面比窄带信号有更大优势；但由于宽带信号频带宽、窄带阵列信号处理模型已不再适用，窄带阵列信号 DBF 技术也无法直接应用，否则会出现孔径渡越、波束色散、方向图畸变等问题，图 6 仿真了瞬时带宽为 1 GHz 的宽带阵列孔径渡越现象所导致的波束指向色散。信号入射方向为 -10° ，分别选取了信号最高频率、中心频率和最低频率进行分析。由图可知，只有中心频率对应的波束指向位于目标方位，上下边频波束指向相对于中心频率相差 5° ，这在实际应用中是不被允许的。

在宽带数字阵中采用时间延迟结构可以获得更好的补

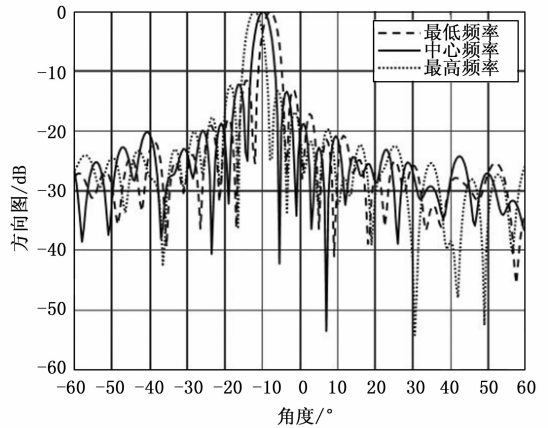


图 6 宽带阵列波束指向色散现象

偿性能，目前，主要有频率相位加权和分数时延滤波器两种数字结构。频率相位加权采用频域的方法，首先对宽带信号进行数字采样、量化、滤波后，将宽带数字信号划分为若干个子带，在各个子带内进行线性相位加权，即用多个窄带信号组合实现宽带信号。该方法根据需求，需要划分大量的子带，对系统的软硬件资源要求较高，会使得整体成本超出应用所能承载的能力。分数时延滤波器采用时域的方法，对宽带信号进行数字采样、量化，然后采用分数倍信号周期的时延量来设计延时滤波器，从而实现宽带波束的色散补偿，进而形成宽带波束。两者相比，采用分数时延滤波器实现数字延迟所需的运算量小，且能够达到较高的时延精度，故实际应用中多采用分数时延滤波器对宽带阵列孔径渡越进行补偿，国内外学者已经对该技术进行了诸多研究^[19-21]，本文不再赘述。

宽带数字多波束形成相对于窄带信号的挑战在于，为完整地获取、表示全频段范围内信号的相关信息，按照 Nyquist 采样定理，接收机前端的高采样率产生的大量数据，对后端的传输、存储、处理与分析造成了巨大的压力。针对上述问题，常用的方法是信道化接收技术。该技术需要划分大量的子带，若信号数量增大，则体积、重量、成本将会大量增长。此外在实际应用中，信号的数量、位置、带宽等都会发生变化，显而易见，划分子带的信道化技术的灵活性、普适性就比较差，限制了系统的应用范围。本文提出了一种基于交错透传的宽带数字多波束合成技术，可以实现实时、全频段数字多波束形成，具有较强的通用性以及适用性。其主要技术指标如下：

- 1) 工作频段：0.1~1.1 GHz；
- 2) 瞬时带宽：1 GHz；
- 3) 输入通道数量：16；
- 4) A/D 采样位数：14 bit；
- 5) 形成多波束数量：8 波束。

2.1 采样频率及 A/D 芯片选型

数字多波束形成的前提是首先将中频模拟信号进行数字采样、量化，把模拟信号转换为适合信号处理的数据流，

然后通过软件算法完成后期的信号处理。故数字多波束形成首先考虑将频率为 0.1~1.1 GHz 的中频模拟信号数字化。根据带通采样定理, 若要从采样信号中准确恢复出原始信号, 则采样速率须达到信号带宽的两倍以上。

设有频率带通信号 $x(t)$, 其频率限制在 (f_L, f_H) 内, 带宽 $B=f_H-f_L$, 中心频率 $f_0=(f_H+f_L)/2$, 若采样频率 f_s 满足:

$$f_s = \frac{2(f_L + f_H)}{2n - 1} = \frac{4f_0}{2n - 1} \quad (1)$$

则用等间隔采样得到的信号采样值能准确地还原模拟信号 $x(t)$ 。式中, n 为满足 $f_s \geq 2B$ 的正整数。 n 在满足 $f_s \geq 2B$ 条件下, 通常取最大正整数, 这就可以确定所需采样频率的最小值。

带通采样后的数据为周期性重复数据, 为使信号不产生混叠, 则不允许在不同频带上同时存在信号, 即若当在 $(B, 2B)$ 频带上存在信号时, 在其它任何频带上就不能同时存在信号。该问题一般通过采用抗混叠滤波器来解决。

本设计中, 频率带宽为 0.1~1.1 GHz, 要求最大瞬时工作带宽为 1 000 MHz, 本方案设计按照最大瞬时带宽 1 000 MHz 设计, 则中心频率 $f_0=0.6$ GHz, 带宽 1.0 GHz, 根据带通采样定理 $f_s=(4f_0)/(2n-1)$, 取 $n=2$, 则采样率 $f_s=2.4$ GHz。

A/D 采样率为 2.4 Gbps, 按照 60 dB 的动态范围范围考虑, 一般要求 A/D 的有效位数在 10 bit 以上, 国产化芯片 CX8242K-U, 该芯片的采样位数为 14 bit、最高采样率可达 3 GSPS、支持高达 1 200 MHz 瞬时信号带宽, 可满足设计要求。

2.2 接口速率

电子工程协会 (JEDEC, joint electron device engineering council) 于 2011 年提出了高速串行接口的 B 版 (JESD204B, JEDEC Standard Serial Interface for Data Converters B), 其目的是采用高速串行总线, 以提高 A/D 转换器和 FPGA 等数字器件之间的数据传输速率。本设计中, A/D 采样率为 2.4 Gbps, 采样位数为 14 bit, 采样通道为单通道, 因此 JESD204B 接口的有效数据传输速率为 33.6 Gbps。考虑到样本数据填充和 8 b/10 b 变换对传输效率的影响, 数据传输实际需要的传输速率为 $2.4 \text{ GSPS} \times 16 \text{ bit} \times 10/8 = 48 \text{ Gbps}$ 。JESD204B 协议支持的最高传输速率为 12.5 Gbps, 再考虑到工程实现中传输接口的设计, 本方案中采用 8 条通道来完成采样数据的传输。

设计中传输通道数 L 为 8 通道, 转换器数量 M 为 1, 每一帧数据长度 F 为 1 字节, 每帧数据传输的样本量 S 为 1 个样本, 每个样本被拆分到两个通道进行传输, 即采用高密度模式—HD 为 1, 采样精度设置为 14, 每个样本的实际传输比特数 N' 为 16。CS 取值为 1, 将数据溢出标志填入 14 bit 的样本数据之后, 由此在每个样本数据后还需要添加 1 个尾比特; 多帧数量 K 取值 32, 由于帧长数 F 为 1, 由此可知每个多帧由 32 个字节构成。则有 JESD204B 每个通道

的线速率计算公式为:

$$\text{LaneLineRate} = (M \times N' \times (10/8) \times f_{\text{out}}) / L \quad (2)$$

其中: f_{out} 为输出样本速率, 其定义为:

$$f_{\text{out}} = f_{\text{A/D转换器_clock}} / \text{DecimationRatio} \quad (3)$$

在本设计中 $f_{\text{A/D转换器_clock}}=2.4$ GHz, 由于没有使用 A/D 转换器内部的下变频模块及其内部的抽取器, 因此 DecimationRatio=1, 由此可计算得到 JESD204B 链路中每个通道的线传输速率为 6 Gbps。每个通道的有效数据传输速率为 4.2 Gspss, 由此可知, 在本设计中, JESD204B 链路的传输效率为 70%。

2.3 FPGA 芯片选型

数据采集处理单元采用 FPGA 作为数据预处理芯片、数字多波束合成单元采用 FPGA 作为主控芯片, 目前的 Xilinx 的 FPGA 使用的主要是 Spartan 系列、Virtex 系列和 Kintex 系列, 其中 Spartan 系列是低成本的低端系列, 高速接口数量无法满足设计需求; Kintex-7 是 Xilinx 公司采用的 28 nm HKMG 高性能低功耗工艺制造的 FPGA 系列, 是一款新型 FPGA, 性能达到了 Virtex-6 系列的水平, 功耗却只有 Virtex-6 系列的一半, 遗憾的是多块高速 A/D 转换器设计在同一块板卡上, 在高速采样率的情况下, 高速接口数量仍然不够; Virtex 系列性能出色, 但功耗较高, 价格也较高, 但其具有: 优化的内存控制单元, 优越的高速连通性, 还具有丰富的逻辑资源、数字信号处理 (DSP, digital signal processor) 资源、输入/输出 (I/O, input/output) 管脚数量以及较多数量的高速接口, 如高速收发器 (GTH, gigabit transceiver) 口的最高速率为 16.3 Gbps。为满足数据采集高速接口需求, 以及后期应用扩展需求, 本设计中的 FPGA 选用 XC7VX690T, 该芯片具有丰富的逻辑资源、DSP 资源、I/O 管脚数量可达 1 000, 高速接口 GTH 80 对, 如表 1 所示。上海复旦微电子有限公司具有与其对应的国产替代芯片, 其型号为 JFM7VX690T80-N, 目前已经成熟量产, 可直接开发使用。

2.4 基于交错透传的宽带 DBF 技术

宽带采集产生的通道数据量大, 且大带宽的数据计算对处理芯片的要求也很高, 因此在预处理实现过程中, 16 颗 A/D 转换器芯片不可能挂在一块 FPGA 上进行实现, 即使能挂, 以目前国产主流 FPGA (上海复旦微电子生产的 JFM7VX690T80) 为例, 其计算资源也不够, 故需要设计相应的算法来实现数字多波束合成。

16 个中频输入, 产生 8 个波束, 实现宽带数字多波束合成, 即实现下列矩阵运算:

$$\mathbf{x} \mathbf{n} = \begin{bmatrix} a_{1-1} & \cdots & a_{1-16} \\ \vdots & \ddots & \vdots \\ a_{8-1} & \cdots & a_{8-16} \end{bmatrix} \begin{bmatrix} adc_1 \\ \vdots \\ adc_16 \end{bmatrix} \quad (4)$$

式中, $\begin{bmatrix} a_{1-1} & \cdots & a_{1-16} \\ \vdots & \ddots & \vdots \\ a_{8-1} & \cdots & a_{8-16} \end{bmatrix}$ 代表 8 个波束的权值, $\begin{bmatrix} adc_1 \\ \vdots \\ adc_16 \end{bmatrix}$ 代表 16 个通道采集的数据。

表 1 FPGA 7VX690T 逻辑资源

Device ⁽¹⁾	Logic Cells	Configurable Logic Blocks (CLBs)		DSP Slices ⁽³⁾	Block RAM Blocks ⁽⁴⁾			CMTs ⁽⁵⁾	Pcle ⁽⁶⁾	GTX	GTH	GTZ	XADC Blocks	Total/O Banks ⁽⁷⁾	MAx User I/O ⁽⁸⁾	SLRs ⁽⁹⁾
		Slices ⁽²⁾	Bax Distributed RAM(kb)		18 kb	36 kb	Max (kb)									
XC7V585T	582 720	91 050	6 938	1 260	1 590	795	28 620	18	3	36	0	0	1	17	850	N/A
XC7V2000T	1 954 560	305 400	21 550	2 160	2 584	1 292	46 512	24	4	36	0	0	1	24	1 200	4
XC7VX330T	326 400	51 000	4 388	1 120	1 500	750	27 000	14	2	0	28	0	1	14	700	N/A
XC7VX415T	412 160	64 400	6 525	2 160	1 760	880	31 680	12	2	0	48	0	1	12	600	N/A
XC7VX485T	485 760	75 900	8 175	2 800	2 060	1 030	37 080	14	4	56	0	0	1	14	700	N/A
XC7VX550T	554 240	86 600	8 725	2 880	2 360	1 180	42 480	20	2	0	80	0	1	16	600	N/A
XC7VX690T	693 120	108 300	10 888	3 600	2 940	1 470	52 920	20	3	0	80	0	1	20	1 000	N/A
XC7VX980T	979 200	153 000	13 838	3 600	3 000	1 500	54 000	18	3	0	72	0	1	18	900	N/A
XC7VX1140T	1 139 200	178 000	17 700	3 360	3 760	1 880	67 680	24	4	0	96	0	1	22	1 100	4
XC7VH580T	580 480	90 700	8 850	1 680	1 880	940	33 840	12	2	0	48	8	1	12	600	2
XC7VH870T	876 160	136 900	13 275	2 520	2 820	1 410	50 760	18	3	0	72	16	1	6	300	3

本设计中，8 个波束的实现采用 4 层 4 级的分解方式进行数据合成处理，每层实现 2 个波束的合成运算，每一级实现某一项运算。

将矩阵分解成：

$$\mathbf{x}_m = \begin{pmatrix} x_{m1} \\ x_{m2} \\ x_{m3} \\ x_{m4} \end{pmatrix} \quad (5)$$

对于每一级来说，只需在本级完成 x_{nm} ($m = 1, 2, 3, 4$) 式中的第一项，在下一级通过交错透传的方式获得第二项，以此类推到第 4 级可完成全部波束的合成运算。因此：

$$\mathbf{x}_{n1} = \begin{pmatrix} a_{1-1} & \dots & a_{1-16} \\ a_{2-1} & \dots & a_{2-16} \end{pmatrix} \begin{pmatrix} adc_1 \\ \vdots \\ adc_16 \end{pmatrix} \quad (6)$$

$$\mathbf{x}_{n2} = \begin{pmatrix} a_{3-1} & \dots & a_{3-16} \\ a_{4-1} & \dots & a_{4-16} \end{pmatrix} \begin{pmatrix} adc_1 \\ \vdots \\ adc_16 \end{pmatrix} \quad (7)$$

$$\mathbf{x}_{n3} = \begin{pmatrix} a_{5-1} & \dots & a_{5-16} \\ a_{6-1} & \dots & a_{6-16} \end{pmatrix} \begin{pmatrix} adc_1 \\ \vdots \\ adc_16 \end{pmatrix} \quad (8)$$

$$\mathbf{x}_{n4} = \begin{pmatrix} a_{7-1} & \dots & a_{7-16} \\ a_{8-1} & \dots & a_{8-16} \end{pmatrix} \begin{pmatrix} adc_1 \\ \vdots \\ adc_16 \end{pmatrix} \quad (9)$$

其中： \mathbf{x}_{n1} 代表波束 1、2 合成运算， \mathbf{x}_{n2} 代表波束 3、4 合成运算， \mathbf{x}_{n3} 代表波束 5、6 合成运算， \mathbf{x}_{n4} 代表波束 7、8。具体数据处理实现流程如图 7 所示。本设计中宽带数字多波束合成的数据处理流程分为数据采集与初级合成，一级合成，二级合成和三级合成共 4 级处理。图中蓝虚线框代表波束 1~2 合成层所参与处理的 FPGA 处理器。下面以此为例，来说明合成流程。

数据采集处理单元完成数据采集与初级合成功能。每块数据采集单元包含一块 FPGA，每块数据采集处理单元中

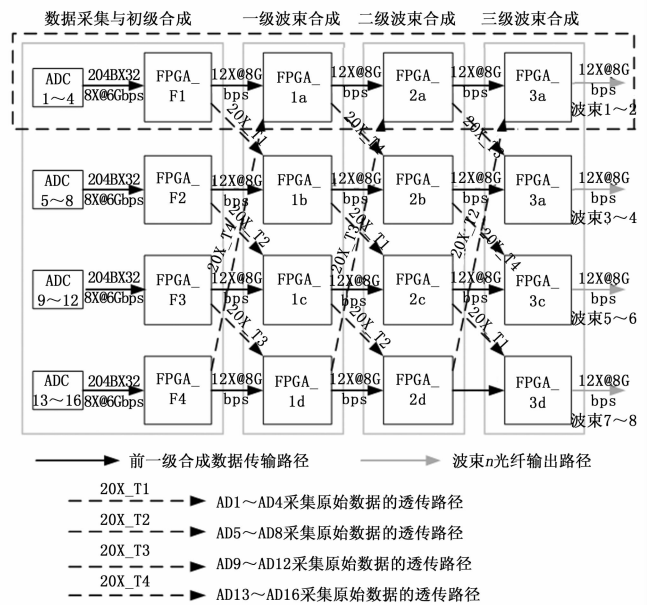


图 7 基于交错透传的宽带 DBF 数据处理流程

FPGA 的功能是完成 4 通道 A/D 转换器的两个波束数据加

权，即实现 $\begin{pmatrix} a_{n-1} & \dots & a_{n-4} \\ a_{n+1-1} & \dots & a_{n+1-4} \end{pmatrix} \begin{pmatrix} adc_1 \\ \vdots \\ adc_4 \end{pmatrix}$ 子阵数据合成。

每个 A/D 转换器的采样率为 2.4 Gbps，经 A/D 转换器芯片内部 DDC 下变频至零中频，然后再进行 2 倍抽取滤波后，变为复基带信号采样率 1.2 Gbps。八条通道并行传输至 FPGA，在 FPGA 中完成 4 通道数据加权，采用 8 路 IQ 复基带并行数据进行计算，形成 2 个波束需要 $2 \times 8 \times 4$ ，共 64 次复数乘法。使用 DSP48 资源进行乘法计算，一个复数乘法需要消耗四个 DSP48 资源。故采集板 FPGA1 DSP48 资源共消耗 $64 \times 4 = 256$ 个。多相滤波器暂定 10 阶数，4 个通道，8 路 IQ 并行乘法计算次数约 $10 \times 4 \times 8 \times 2$ 次，共 640

个乘法器。若采用 DSP48 进行乘法运算, 则 FPGA1 上总消耗为 896 个, 所选 FPGA 器件 JFM7V690T DSP48 共 3 600 个乘法器资源, 符合处理要求。

后续三级波束合成, 每级分别使用 4 个 FPGA 进行合成计算。每个 FPGA 上对采集数据进行加权计算, 同时累加上一级计算结果。

下文以波束 1~2 合成进行阐述。

一级波束合成的 FPGA1a 需要完成

$$\begin{pmatrix} a_{1_13} & \cdots & a_{1_16} \\ a_{2_13} & \cdots & a_{2_16} \end{pmatrix} \begin{pmatrix} adc_13 \\ \vdots \\ adc_16 \end{pmatrix}$$

运算, 同样采用 8 路 IQ 复基

带并行数据进行计算, 那么复数乘法计算个数为 $2 * 8 * 4 = 64$ 个, 使用 DSP48 资源进行乘法计算, 一个复数乘法需要消耗四个 DSP48 资源。故采集板 FPGA1a DSP48 资源共消耗 $64 * 4 = 256$ 个, 符合 JFM7V690T DSP48 资源。

二级波束合成的 FPGA2a 需要完成

$$\begin{pmatrix} a_{1_9} & \cdots & a_{1_12} \\ a_{2_9} & \cdots & a_{2_12} \end{pmatrix} \begin{pmatrix} adc_9 \\ \vdots \\ adc_12 \end{pmatrix}$$

运算, 同样采用 8 路 IQ 复基带并行数据进行计

算, 那么复数乘法计算个数为 $2 * 8 * 4 = 64$ 个, 使用 DSP48 资源进行乘法计算, 一个复数乘法需要消耗四个 DSP48 资源。故 FPGA2a DSP48 资源共消耗 $64 * 4 = 256$ 个, 符合 JFM7V690T DSP48 资源。

三级波束合成的 FPGA3a 需要完成

$$\begin{pmatrix} a_{1_5} & \cdots & a_{1_8} \\ a_{2_5} & \cdots & a_{2_8} \end{pmatrix} \begin{pmatrix} adc_5 \\ \vdots \\ adc_8 \end{pmatrix}$$

运算, 同样采用 8 路 IQ 复基带并行数据进行计

算, 那么复数乘法计算个数为 $2 * 8 * 4 = 64$ 个, 使用 DSP48 资源进行乘法计算, 一个复数乘法需要消耗四个 DSP48 资源。故 FPGA3a DSP48 资源共消耗 $64 * 4 = 256$ 个, 符合 JFM7V690T DSP48 资源。

这样, 经过上述多级的合成运算与滤波, 最终通过光口可以输出波束 1~2 的合成数据。以此类推, 波束 3 到波束 8 的合成也经过其它层类似的运算进行合成, 最终通过光口输出数据。

3 系统验证

3.1 测试方法

通过测试天线方向图, 来验证宽带数字多波束合成技术效果。天线方向图测试采用远场法进行测量, 采用远场法测量天线方向图时, 收发天线之间的测量距离需满足远场距离条件, 即收发天线之间的距离 R 满足:

$$R \geq \frac{2D^2}{\lambda} \tag{10}$$

式中, R 为收发天线之间的距离; λ 为工作波长; D 为待测天线口径 (线天线为天线最大线尺寸, 平面阵列天线为对角线尺寸)。

天线方向图测试采用点频法测试, 测试频点为天线工作频段的高、中、低三个频率点。

相控阵接收天线方向图测试步骤如下。

1) 按照图 8 所示测试方框图, 建立相控阵天线接收方向图测试系统, 加热预热使测试系统仪器设备工作正常;

2) 信号源按照测试频点发射单载波信号, 测试计算机通过控制组件设置相控阵天线通道相位, 使相控阵天线产生法向波束; 驱动待测相控阵天线, 使天线波束中心对准发射喇叭天线, 并调整发射天线极化与待测天线极化匹配, 此时标记为 0° ;

3) 发射天线位置固定不动, 待测相控阵天线的俯仰角不变, 仅改变方位角, 逆时针转动至 -39.375° , 然后分别改变发射天线频率为测试频段的最低频率、中心频率、最高频率, 测试计算机通过调试信号线采集、记录 3 个频率的波形数据;

4) 发射天线位置固定不动, 待测相控阵仅改变方位角, 依次转动至 -28.125° 、 -16.875° 、 -5.625° 、 $+5.625^\circ$ 、 $+16.875^\circ$ 、 $+28.125^\circ$ 、 $+39.375^\circ$, 分别改变发射天线频率为测试频段的最低频率、中心频率、最高频率, 测试计算机通过调试信号线采集、记录 7 个角度各 3 个频率的波形数据;

5) 对 8 组测试结果进行数据处理, 得出 8 个波束的波形图; 若 8 波束数据波形与预期波束指向一致, 则宽带数字多波束合成技术得以验证。

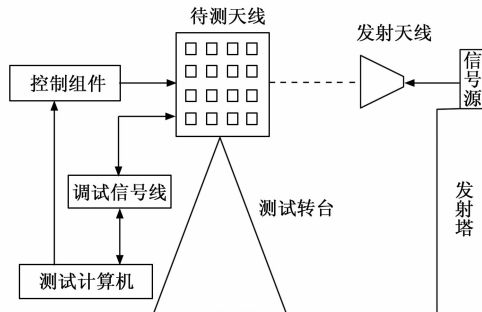


图 8 相控阵接收天线方向图测试方框图

3.2 测试结果

根据上述测试方法, 测试中频输入频率为 0.1~1.1 GHz, 瞬时带宽为 1 GHz, 16 通道一维线扫相控阵天线波束指向角分别为 -39.375° 、 -28.125° 、 -16.875° 、 -5.625° 、 $+5.625^\circ$ 、 $+16.875^\circ$ 、 $+28.125^\circ$ 、 $+39.375^\circ$ 的高、中、低三个频点的方向图, 测试结果如图 9 所示, 由图可见, 形成的 8 波束数据波形与预期波束指向一致, 因此验证了基于交错透传的宽带数字多波束合成技术的正确性和有效性。

4 结束语

宽带 DBF 技术的难点在于阵列单元通道数据量大, 海量数据的传输难度大; 且大带宽的数据计算对处理资源的要求很高。大容量的数据传输与数据计算的双重压力使宽带

(下转第 303 页)