

基于机载 1394B 总线采集系统的 SIPI 仿真激励研究

于东哲

(中国飞行试验研究院 机载测试技术研究室, 西安 710089)

摘要: 为解决 1394B 总线信号完整性与电源完整性仿真中的激励问题, 探究机载总线测试设备工作中的最坏工作环境, 围绕最坏情况激励进行了研究; 基于同步开关噪声原理, 通过将不同占空比选通波产生的激励导入 3 种机载 1394B 总线采集模块的仿真环境中, 研究不同选通波占空比对系统输出眼图的影响; 在原有总线采集模块仿真环境中, 1/2 占空比的选通波产生的结果激励相比于 3/4 占空比的情况, 输出眼图的眼高减少 85 mV, 眼宽减少 3.56 ps; 在不同电源网络传输性能和信号网络传输性能下, 1/2 占空比选通波产生的激励都为最坏情况激励; 研究成果可为国产化高速总线采集板卡的集成设计提供借鉴, 并为总线采集过程中的故障排除提供思路。

关键词: 信号完整性; 电源完整性; 机载 1394B 总线采集; 最坏情况激励; 伪随机二进制码

Research on the Excitation in SIPI Simulation of Airborne Bus 1394B Acquisition Module

YU Dongzhe

(Chinese Flight Test Establishment, Airborne Test Technology Laboratory, Xi'an 710089, China)

Abstract: In order to solve the problem of excitation in the simulation of signal integrity and power integrity, exploring the worst working environment of airborne bus acquisition module, this paper focuses on the worst-case excitation producing. Based on the principle of synchronous switching noise, combining the square wave excitation with the pseudo-random binary sequence, the worst-case excitation is generated. In this paper, by introducing the excitation generated by different duty cycle gating wave into three kinds of simulation environments based on airborne bus 1394B acquisition module, the influence of different duty cycle gating wave on the output eye diagram of the system is studied. In the original airborne bus acquisition module simulation environment, the output eye height and eye width of 1/2 duty cycle strobe wave are reduced by 85 mv and 3.56 ps, compared with that of 3/4 duty cycle gating wave. In different power network transmission performance and signal network transmission performance, the excitation of 1/2 duty cycle gating wave is the worst-case excitation. The concept of this paper provides suggestion for the integration design of the localization high-speed bus acquisition module, and gives a idea for acquisition module debugging.

Keywords: signal integrity; power integrity; airborne bus 1394B acquisition module; worst case excitation; pseudo-random binary sequence

0 引言

随着航空总线网络设计技术的发展, 传统的 1553B 总线由于传输速率低、网络拓展空间低等因素的限制已不能满足航空电子系统发展的需要, 对密集型的航空电子系统进行信息和功能融合的综合航空电子化技术需求愈来愈强烈。进入 21 世纪以来, 美国采用 MIL-1394 总线作为数字飞控系统互联和数据传输的高速总线, 军用 1394B 总线的相关标准是在 2006 年以后发布的, IEEE-1394B 标准 (SAE-AS5643), 即 MIL-1394B 总线标准, 在 2006 年进行了发布和修订, 国内称之为军用 1394B 总线标准, 新型军用 1394B 总线带宽可以达到 400 Mbps, 最早出现在美国的 F-35 战机上, F-35 飞机对 1394 总线数据进行了试飞测试。

航空电子系统发展突飞猛进, 机上系统对总线带宽的

需求持续增长, 1394 总线的的数据速率从初代基础上随需求不断提升, 目前 1394 总线理论上支持最高 3.2 Gbps 的数据速率。当 1394 总线速率不断提升, 信号完整性与电源完整性 (SIPI, signal integrity and power integrity) 问题越来越严重^[1-2]。飞行试验中, 机载高速总线采集板卡功能受数据速率提升影响巨大, 数据传输系统在高频时往往出现与低频截然不同的特性, 出现包括反射、串扰、抖动等信号完整性与电源完整性问题^[3-5]。

为正确判断试验机上关键系统高速总线通讯准确性, 需要对机载 1394B 高速总线采集板卡进行系统级的 SIPI 仿真来验证板卡的硬件传输性能, 保证采集总线数据准确性。本文对机载高速 1394B 总线采集板卡 SIPI 仿真中需要的最坏情况激励进行深入研究。首先研究机载 1394B 总线采集板卡存在的 SIPI 问题; 其次分析最坏情况激励产生机理;

收稿日期: 2022-03-11; 修回日期: 2022-03-21。

作者简介: 于东哲(1994-), 男, 辽宁人, 硕士生, 主要从事信号完整性与电源完整性方向的研究。

引用格式: 于东哲. 基于机载 1394B 总线采集系统的 SIPI 仿真激励研究[J]. 计算机测量与控制, 2022, 30(5): 175-180.

最后针对选通波占空比设计实验并分析实验数据得出结论。本文研究结果为机载 1394B 高速总线采集板卡的 SIPI 仿真关键技术, 指导 1394B 总线采集逻辑设计, 提供 1394B 总线采集故障排除思路。

1 传统 SIPI 仿真存在的问题

信号完整性 (SI, signal integrity)^[6] 指信号在信号网络传输后, 时序与电平能否满足接收端信号阈值要求。信号完整性问题包括反射、损耗、线间串扰、码间串扰和抖动等, 分布在传输线和传输起止点的各个部分。

电源完整性 (PI, power integrity)^[7] 指电源分配网络 (PDN, power delivery network) 各点电平在传输电能过程中稳定持续的问题。电源完整性问题包括电压降、稳压器输出纹波、同步开关噪声、电磁辐射噪声等。

在传统的 SIPI 仿真中, 将信号完整性 (SI) 和电源完整性 (PI) 作为两部分分别仿真^[8-9], 工程师针对 SI 和 PI 的仿真结果分别对信号路径和电源分配网络进行 SIPI 优化。随电路集成度及多层堆叠水平提高, 常规分析方式导致过度设计, 且在同步开关噪声作用下 SI 与 PI 密切相关, 分开研究导致耦合效果缺失。SIPI 联合仿真在进行 SI 仿真的同时参考 PI 的耦合效果, 大大降低过度设计风险, 节约仿真时间^[10-12]。在现有 SI 与 PI 仿真中, 系统输入激励选择范围较固定, 包括随机码、固定频率方波和伪随机二进制码 (PRBS, pseudo-random binary sequence) 等。以上激励在仿真中无法全面体现系统的传输性能, 尤其在 SIPI 联合仿真中, 常规激励无法提供系统整体最坏的输入情况^[13]。

在 SI 仿真中, 常使用伪随机码作为能够体现信号路径 SI 性能的激励^[14-15], 伪随机码的伪随机性能全面体现系统信号线路的 SI 性能。在 PI 仿真中, 使用具有电源网络阻抗谐振频率的方波作为激励^[16-14], 根据同步开关噪声原理, 这种方波激励的频域分量在电源网络阻抗谐振频率处幅值很高, 将在电源网络中产生最大的电源噪声。

在 1394B 总线采集模块 SIPI 仿真中, 考虑同步开关噪声影响下的 SIPI 耦合, 结合 PRBS 码与电源网络阻抗谐振频率方波, 产生初步的最坏情况激励。但最坏情况激励产生过程中的选通方波占空比需仿真研究确定。

2 1394B 总线采集 SIPI 研究

在实际工作中, 国际应用较广泛的某型号 1394B 总线采集板卡面对过高的 1394B 总线数据速率, 在传输带线及 I/O 口模拟设计层面存在串扰、反射、抖动及同步开关噪声问题。

1) 串扰:

串扰主要分为码间串扰和线间串扰。

码间串扰主要由于传输带线寄生参数造成的高频阻抗较高, 使信号的高频分量削弱。当频域中的高频分量占比降低, 在时域中就体现为信号效果延长, 最终导致相邻信号相连, 无法判决中间数据性质, 形成信号内码值与码值之间的串扰产生数据误码。

机载 1394B 采集板卡 SIPI 性能主要受到线间串扰影响。线间串扰原理如图 1, 线间串扰由采集板卡信号传输带线中, 高速变化的电压信号所引起的剧烈小范围电磁场变化引起。在板卡实验中, 观察到的线间串扰波形尚未能对总线信号判决产生影响。其主要原因为: 采集模块设计体积较大, 拥有大量线间距裕值, 有效减少线间串扰。线间串扰在未来高集成度低功耗采集模块中, 将产生大量 SIPI 问题。

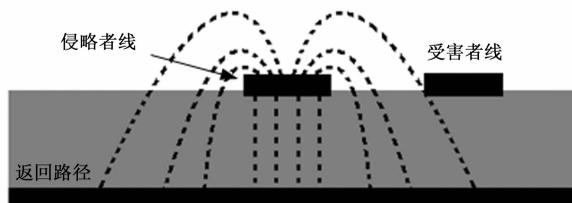


图 1 线间串扰原理

2) 反射:

在传输线设计中, 寄生电容、寄生电感及其他寄生效应产生传输线寄生阻抗。当寄生参数在设计或工艺限制下在线上某点发生变化, 则此点产生阻抗差值, 信号在此点发生反射。

信号反射强度如公式所示,

$$\frac{V_{\text{reflected}}}{V_{\text{incident}}} = \frac{Z_2 - Z_1}{Z_2 + Z_1} \quad (1)$$

式中, $V_{\text{reflected}}$ 与 V_{incident} 分别为反射信号电压与输入信号电压; Z_1 与 Z_2 分别为阻抗变化前后的传输线特性阻抗。信号线阻抗不匹配时, 可在接口处测得过冲或下冲波形; 信号在传输线上来回反射时, 则会产生振铃现象如图 2 所示。

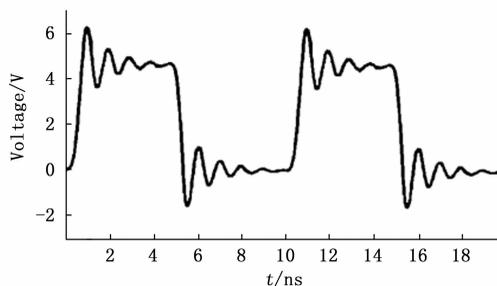


图 2 振铃现象

采集板卡的反射问题在端口端接电阻设计错误时, 其产生的信号削弱与返回信号串扰尤其明显, 产生的信号过冲和下冲及后续的振铃现象极影响信号判决。信号反射产生的振铃问题可通过合理设置 I/O 端接电阻来解决。

3) 同步开关噪声:

同步开关噪声 (SSN, simultaneous switching noise) 是多 I/O 数据传输系统的重要电源噪声来源^[18-20], 其原理图如图 3 所示。图中 NMOS 与 PMOS 组成 IBIS 规则的下的简化 I/O 驱动器, 输出电路存在寄生电阻和寄生电感, 并搭载负载电容, 电源线路存在寄生电感和去耦电容。

SSN 产生电源电压波动有两点要求: 信号路径存在开关状态切换; 电源网络存在寄生电感等寄生参数。当输出

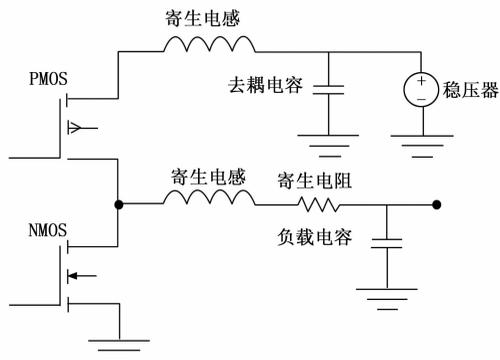


图 3 SSN 产生原理图

信号由 1 变为 0, PMOS 打开, 负载电容充电, 产生经过 PMOS 的由电源线路到负载电容的充电电流; 当输入信号由 0 变为 1, NMOS 打开, 负载电容放电, 产生经过 NMOS 的由负载电容到地的放电电流。充电电流在电源网络中流过寄生电感与寄生电容, 产生电源电压噪声。有时由于接地网络设计不当, 放电电流引起电压波动, 产生地弹效应^[21]。

SSN 电压计算公式如下:

$$V_{SSN} = N \cdot L_f \cdot \frac{\partial i_n}{\partial t_n} \quad (2)$$

式中, V_{SSN} 为同步开关噪声电压, N 为同时切换状态的开关个数; L_f 为电源网络的寄生档案; i_n 为单个开关切换状态时负载充电电流和瞬时导通电流的和; t_n 为开关状态切换时间。SSN 电压的幅值由开关个数、寄生电感感抗和电流变化沿斜率决定, 频率由系统输入激励决定。

1394B 采集板卡的 SSN 问题造成高速总线信号对板卡电源平面供电质量产生影响, 是采集板卡进行 SIPI 联合仿真的重要原因。最坏情况激励设计主要以 SSN 为切入点进行设计。

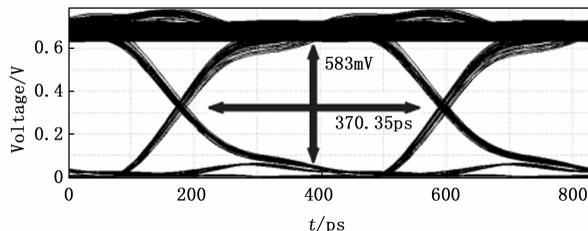
3 总线最坏情况激励机理分析

由于 SSN 在电路 I/O 接口中普遍存在, 采集板卡电源平面中存在波形与总线信号相关的噪声电压波动。同时根据电源平面噪声研究结果, 电源平面存在寄生阻抗, 且寄生阻抗存在谐振频率, 结合 SSN 噪声原理可进行最坏情况激励设计。此最坏情况激励作为电路 SIPI 性能仿真信号输入, 须同时考虑高速总线采集模块的信号通路 SI 性能与电源通路 PI 性能, 考虑两者的耦合效应, 最终产生采集模块可能处理的会产生全面 SIPI 性能影响的最坏输入信号。

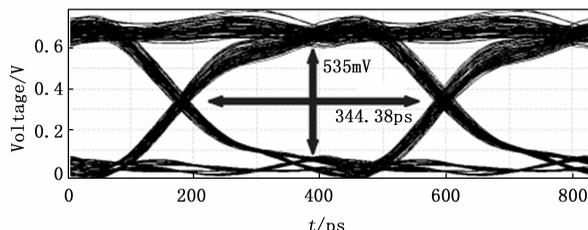
将 PRBS 码与电源网络阻抗谐振频率方波结合以产生最坏情况激励, 在 SIPI 仿真中体现系统最坏的工作情况。利用选通方法作为两种激励的结合方式, 当具有电源网络阻抗谐振频率的方波 (后称选通方波) 为低电平时保持低电平信号, 当选通方波为高电平输出 PRBS 码, 最终产生具有更高低频分量的 PRBS 码。

当激励分别为选通方波、PRBS 码、最坏情况激励时的仿真结果对比如图 4 所示。此仿真环境中, 数据速率 2.4

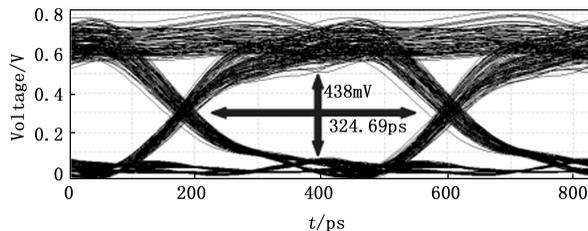
Gbps, 电源网络阻抗谐振频率 120 MHz, 仿真激励长度设置为 600 bits。



(a) 选通方波激励对应眼图



(b) PRBS 码激励对应眼图



(c) 最坏情况激励对应眼图

图 4 采用不同激励下的 DDR 总线系统输出眼图

由图 4 参数可知最坏情况激励产生眼图的眼宽比 PRBS 码产生的眼宽减少 4.7% (16.33 ps),; 最坏情况激励产生眼图的眼高比 PRBS 码产生的眼高减少了 19.9% (104 mV)。

这种选通产生的新激励全面体现了总线系统的 SIPI 问题, 但通过选通方式将两种激励进行耦合同样损失了大量的信号变化沿, 也就是在产生电源网络最大噪声的同时损失了用来体现信号网络性能的信号变化沿。

选通波占空比作为最坏情况激励产生过程中的唯一变量, 同时控制选通方波在频域中谐振频率点的幅值和剩余的变化沿数量, 直接决定了最坏情况激励的仿真效果, 需要通过计算结合仿真的方式进行设计分析。

4 占空比分析实验设计

由同步开关噪声引起的电源电压波动是高速系统中重要的非理想因素。在电源网络中产生的噪声频率取决于激励信号, 噪声频域分布与激励的频域分布有关, 这是本文选通波占空比研究的基础。

由傅里叶变换可知:

$$F_n = \frac{1}{T} \int_0^\tau e^{-in\omega t} dt = \frac{1 - e^{-in\omega\tau}}{2in\pi} \quad (3)$$

其中: τ 为一周期内高电平的持续时间, T 为周期, τ/T 为占空比, 其他参数为傅里叶变换的常规参数, 不再赘述。根据欧拉公式:

$$F_n = e^{-1/2 in\omega\tau} \cdot \frac{\sin \frac{1}{2} n\omega\tau}{n\pi} = e^{-in\omega\tau/T} \cdot \frac{\sin \frac{n\pi\tau}{T}}{n\pi} \quad (4)$$

用 k 代替占空比 τ/T , 则

$$F_n = e^{-in\pi k} \cdot \frac{\sin n\pi k}{n\pi} = k \cdot e^{-in\pi k} \cdot Sa(n\pi k) \quad (5)$$

由上式可知, 当 nk 值为整数时, 频域分量为 0。取第一个频域谐振点的峰值作为参考, 即 $n=1$, 利用求导法求得, 当 $k=1/2$ 时, F_1 获得最大值。即, 仅对于电源网络噪声来说, 当占空比为 $1/2$ 时, 产生最大的电源网络噪声。但在 SIPI 联合仿真中, 选通波占空比为 $1/2$ 时产生的激励是否为最坏情况仍需要研究。假设电源网络设计水平极差, 电源网络噪声无限大, 则此时选通波采用 $1/2$ 占空比产生的激励码型为最坏情况激励; 假设电源网络设计水平极高, 电源网络噪声无限小, 此时选通波占空比为 1 将产生最坏情况激励。为验证上述占空比计算结论, 设计 3 个对比实验。

实验中可控环境变量与关键变量分为系统基础参数(包括数据速率、时钟周期、仿真时长), 激励产生过程中选通波占空比, 仿真环境的信号传输能力与电源平面设计水平。针对以上参数, 实验环境设计如下所示:

1) 研究正常情况下不同占空比选通方波产生的最坏情况激励的仿真结果。

搭建基于机载 1394B 采集模块电路结构的仿真环境。环境中仿真数据速率设置为 2.4 Gbps, 时钟频率设置为 1.2 GHz, 仿真时长设置为 600 个数据输出时间。

将最坏情况激励选通方波的占空比分别设置为 $1/2$ 、 $3/4$ 和 $9/10$, 对 PRBS 码进行选通, 产生各自的“最坏情况激励”, 输入仿真环境分别仿真。选通方波占空比的设定同时考虑电源网络阻抗谐振频率和系统的数据速率, 以数据比特数作为选通波波长单位。

信号采集末端设置观察点, 采用 1 倍信号周期画出输出信号眼图, 输出至观察窗口。

2) 研究信号通路恶化情况下不同占空比选通方波产生的最坏情况激励的仿真结果。

同样采用搭建好的基于机载 1394B 采集模块电路结构的仿真环境, 人为对仿真环境中信号网络传输情况进行恶化, 将信号输入端的端接电阻由 40Ω 更改为 80Ω , 此时信号反射率约达 30%, 数据速率调整到 3.2 Gbps。

选通方波的占空比设置为 $1/2$ 、 $3/4$ 和 $25/28$, 分别对 PRBS 码进行选通, 产生各自的“最坏情况激励”, 输入仿真环境分别仿真。

信号采集末端设置观察点, 采用 1 倍信号周期画出输出信号眼图, 输出至观察窗口。

3) 研究电源网络优化情况下不同占空比选通方波产生的最坏情况激励的仿真结果。

同样采用前实验的基于机载 1394B 采集模块电路结构的仿真环境, 对仿真环境中电源网络传输情况进行优化。以实验 1) 中的环境参数为基础, 在电源网络并接 16 nF 的

去耦电容, 此去耦电容能有效减小电源网络 100 MHz 频率附近的阻抗, 即减小电源网络谐振频率阻抗峰值。由于存在寄生电感等参数, 此电容的去耦效果优于其他量级容值电容。去耦效果如图 5 所示, 谐振频率由 120 MHz 移动到 60 MHz, 谐振阻抗从减小一倍以上。

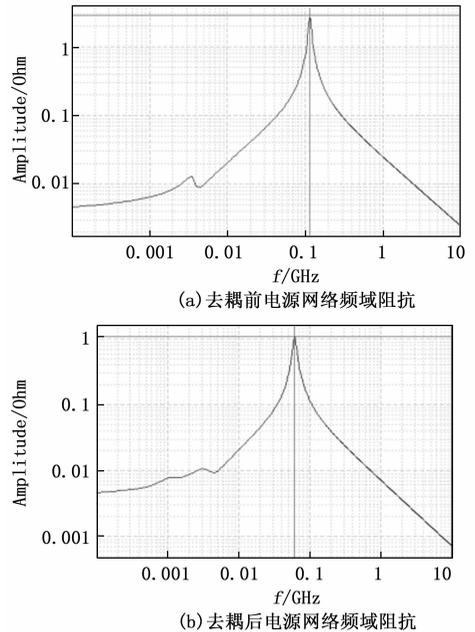


图 5 去耦前后电源网络频域阻抗

对应设置最坏情况激励选通波占空比为 $1/2$ 、 $3/4$ 和 $9/10$, 对 PRBS 码进行选通, 结果激励输入仿真环境分别仿真。

信号采集末端设置观察点, 采用 1 倍信号周期画出输出信号眼图, 输出至观察窗口。

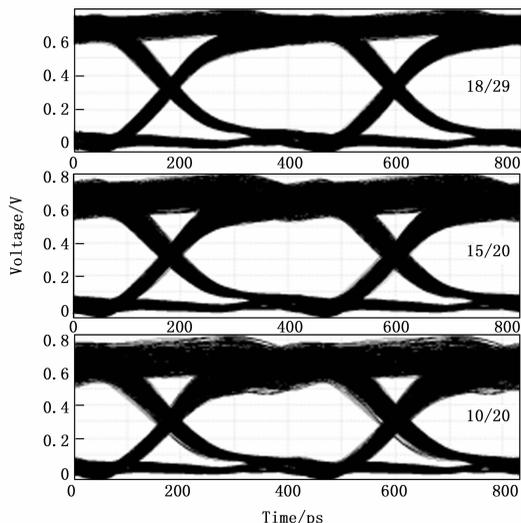
5 实验结果及分析

将输出窗口的眼图绘制结果整理对比如下: 对比实验的信号采集末端输出如图 6 中 (a) (b) (c) 所示, 分别对应 (1) (2) (3) 仿真环境。

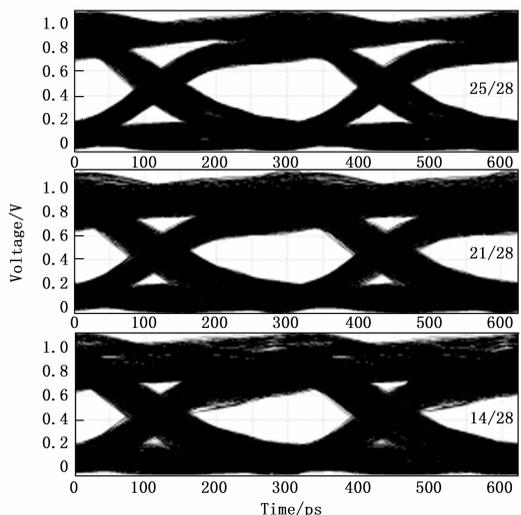
眼图参数为实际测量的最小眼宽与眼高, 参数测量后记入表 1。其中眼宽参数为 pS, 眼高参数为 mV。

表 1 3 种传输情况下, 不同占空比选通波产生的激励的仿真眼图参数

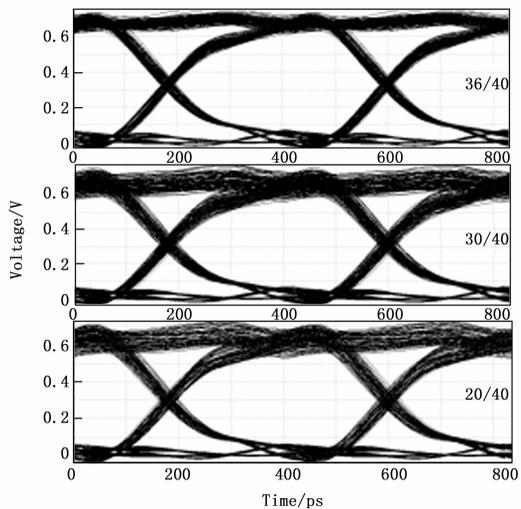
占空比	眼宽/ps	眼高/mV	
机载 1394B 采集模块仿真环境	18/20 (9/10)	341.03	525
	15/20 (3/4)	334.47	490
	10/20 (1/2)	330.91	405
恶化信号网络传输情况	25/28	198.27	438
	21/28 (3/4)	150.28	385
	14/28 (1/2)	137.52	281
优化电源网络传输情况	25/28 (9/10)	387.37	591
	21/28(3/4)	379.38	541
	14/28 (1/2)	378.33	515



(a) 初始机载 1394B 采集模块仿真环境下，三种占空比选通波产生的激励的仿真眼图



(b) 恶化信号网络传输情况后，三种占空比选通波产生的激励的仿真眼图



(c) 优化电源网络传输情况后，三种占空比选通波产生的激励的仿真眼图

图 6 3 种传输情况下，不同占空比选通波产生的激励的仿真眼图

实验数据中：

1) 当采用初始机载 1394B 总线数据采集模块仿真环境，1/2 占空比选通波产生的激励的输出眼图相比于 3/4 占空比的情况，眼宽减少 1.0% (3.56 ps)，眼高减少 17.3% (85 mV)；

2) 采用恶化信号网络传输情况后的仿真环境，1/2 占空比选通波产生激励的输出眼图相比 3/4 占空比的情况，眼宽减少 8.5% (12.76 ps)，眼高减少 27.0% (104 mV)；

3) 采用优化电源网络传输情况后的仿真环境，1/2 占空比选通波产生激励的输出眼图相比 3/4 占空比的情况，眼宽减少 0.3% (1.05 ps)，眼高减少 4.8% (26 mV)。

4) 所有实验条件下，最大的占空比 (18/20, 25/28) 产生的眼图均最大。其原因可分析为：过大的占空比导致激励在电源平面谐振频率位置的频域分量过小，激起的电源噪声波纹弱，系统电源噪声未得到全面体现。

在不同传输情况下，1/2 占空比选通波产生的激励都为最坏情况激励。

结果中，随着信号网络传输情况的恶化，1/2 占空比情况下最坏情况激励产生的眼图参数和 3/4 占空比情况的眼图参数同步剧烈恶化，说明采集模块的信号网络 SI 性能为整体 SIPI 性能的主要影响因素。同时，1/2 占空比情况下最坏情况激励产生的眼图参数仍旧明显小于 3/4 占空比情况的眼图参数。

随着电源网络传输情况的优化，1/2 占空比情况下最坏情况激励产生的眼图参数和 3/4 占空比情况的眼图参数逐渐接近。以当前行业电源网络设计生产水平及小型化高集成限制，电源网络设计尚不存在如本文中的优化设计空间，1/2 占空比选通波产生激励的输出眼图参数在未来一段时间的 SIPI 仿真中仍会小于 3/4 的情况。

以上仿真实验时长平均为 1.5 小时，为系统级 SIPI 仿真中较普遍的仿真时长，没有增加仿真时长提高信号变化数量的可能。所以，当选通方波占空比为 1/2 时，选通产生的结果码型在实验的各种情况下均为最坏情况激励。

6 结束语

在机载 1394B 总线数据采集模块的 SIPI 仿真中，结合频率为电源网络阻抗谐振频率的方波和 PRBS 码，产生全面体现系统 SIPI 问题的最坏情况激励时，占空比为 1/2 的选通方波产生的最坏情况激励将体现最坏的信号传输情况，起到最好的验证作用。

在国产化机载总线采集模块设计过程中，应避免电源网络阻抗谐振频率接近机上总线信号频域分量极值点，如无法避免则应设置特殊空白位填充字避免出现本文验证中占空比接近 1/2 的情况。在机载总线采集模块应用中，如发生采集错误的故障，则应将模块的 SIPI 问题作为故障项进行排除。

参考文献：

[1] ABERLE J T, BENSALAM B. Ultra-high speed memory bus u-

- sing microwave interconnects [C] // 2012 IEEE 21st Conference on Electrical Performance of Electronic Packaging and Systems, Tempe: IEEE, 2012; 3-6.
- [2] CHUANG H H, HSU C J, HONG J, et al. A broadband chip-level power-bus model feasible for power integrity chip-package codesign in high-speed memory circuits [J]. IEEE Transactions on Electromagnetic Compatibility, 2009, 52 (1): 235-239.
- [3] FADEYI J, MARKUS E D, KANZUMBA K. A Review of the Impact of Reflection of Transient Signals on TEM Transmission Lines [C] // 2018 Open Innovations Conference (OI), Johannesburg: IEEE, 2018; 26-33.
- [4] CHEN B, PAN S, WANG J, et al. Differential Crosstalk Mitigation in the Pin Field Area of SerDes Channel With Trace Routing Guidance [J]. IEEE Transactions on Electromagnetic Compatibility, 2019, 61 (4): 1385-1394.
- [5] HUREMOVIC A, HADZIALIC M. Novel approach to analytical jitter modeling [J]. Journal of Communications and Networks, 2015, 17 (5): 534-540.
- [6] SONG T, LIU C, PENG Y, et al. Full-chip signal integrity analysis and optimization of 3-D ICs [J]. IEEE Transactions on Very Large Scale Integration Systems, 2015, 24 (5): 1636-1648.
- [7] SJIARIEL R. Power integrity simulation of power delivery network system [C] // Microwave & Optoelectronics Conference, Berlin: IEEE, 2016; 30-35.
- [8] 马雪松, 姚静波, 邓茂林. 新一代运载火箭时序仿真系统信号完整性分析 [J]. 计算机测量与控制, 2015 (1): 30-35.
- [9] 李俊杰, 曹旭东, 梁华庆. 嵌入式应用系统中高速 PCB 设计技术的研究及实现 [J]. 计算机测量与控制, 2016 (6): 25-29.
- [10] KINGER X C, STEVEN Y J, DAKROUB M, et al. Signaling margin oriented LPDDR PDN design with SIPI synthesis methodology [C] // International Symposium on Electromagnetic Compatibility (EMC), Ottawa, IEEE, 2016; 50-53.
- [11] PANDEY A K. Power-aware signal integrity analysis of DDR4 data bus in onboard memory module [C] // Signal & Power Integrity, Turin: IEEE, 2016; 35-40.
- [12] 王海三. DDR 总线信号完整性分析技术研究 [D]. 上海: 华东理工大学, 2015.
- [13] HUANG K H, HSIEH C Y, TSENG B C, et al. Comprehensive signal and power co-investigation on DDR4 simulation and measurement [C] // IEEE International Symposium on Electromagnetic Compatibility and IEEE Asia-Pacific Symposium on Electromagnetic Compatibility (EMC/APEMC), Singapore: IEEE, 2018; 1041-1044.
- [14] SEO D, LEE H, PARK M, et al. Enhancement of Differential Signal Integrity by Employing a Novel Face Via Structure [J]. IEEE Transactions on Electromagnetic Compatibility, 2017, 60 (1): 1-8.
- [15] CHENG W, SARKAR A, et al. Worst Case Switching Pattern for Core Noise Analysis [C] // DesignCon, Santa Clara, 2009; 1-16.
- [16] 马晓剑, 李晓春, 王宁, 等. 一种新型混合型超宽带 EBG 结构 [J]. 微波学报, 2016, 32 (2): 30-34.
- [17] 鱼鹏. 高速电路中 PDN 电源噪声分析及去耦网络设计 [D]. 西安: 西安电子科技大学, 2018.
- [18] KHO J, LOH C I, KRSTNIK B, et al. Effect of SSN-induced PDN noise on a LVDS output buffer [C] // 2007 Asia-Pacific Conference on Applied Electromagnetics, Melaka: IEEE, 2008; 50-59.
- [19] SHI H, LIU G, LIU A, et al. Simultaneous switching noise in FPGA and structure ASIC devices, methodologies for analysis, modeling, and validation [C] // 56th Electronic Components and Technology Conference 2006, San Diego: IEEE, 2006; 229-236.
- [20] MENG H, YIN L, TAN A, et al. Power and Signal Integrity Analysis of High-speed Mixed-signal Backplanes Based on VPX [C] // IEEE Symposium on Electromagnetic Compatibility, Signal Integrity and Power Integrity (EMC, SI&PI), Long Beach: IEEE, 2018; 577-581.
- [21] SHIUE G H, YEH C L, HUANG P W, et al. Ground bounce noise induced by crosstalk noise for two parallel ground planes with a narrow open-stub line and adjacent signal traces in multilayer package structure [J]. IEEE Transactions on components, packaging and manufacturing technology, 2014, 4 (5): 870-881.
- [22] 岳根霞, 刘金花, 刘峰. 基于决策树算法的医疗大数据填补及分类仿真 [J]. 计算机仿真, 2021, 38 (1): 451-454, 459.
- [23] 梁亮, 杨敏华, 李英芳. 基于 ICA 与 SVM 算法的高光谱遥感影像分类 [J]. 光谱学与光谱分析, 2010, 30 (10): 2724-2728.
- [24] 陈凯, 南东亮, 孙永辉, 等. 基于 XGBoost 算法的电网二次设备缺陷分类研究 [J]. 南京信息工程大学学报 (自然科学版), 2019, 11 (4): 483-489.
- [15] JIANG L, ZHANG H, CAI Z, et al. Weighted average of one-dependence estimators. Journal of Experimental Theoretical Artificial Intelligence [J]. 2012, 24 (2): 219-230.
- [16] ZHANG H, JIANG L, YU L. Attribute, and instance weighted naive Bayes [J]. Pattern Recognition, 2021, 111: 107674.
- [17] 刘湖云, 梁海莲, 顾晓峰, 等. ESD 应力下改进型 SCR 器件设计与漏电特性优化 [J]. 西安电子科技大学学报, 2018, 45 (6): 118-122.
- [18] 欧阳金鑫, 叶俊君, 张真, 等. 电网故障下多馈入直流输电系统相继换相失败机理与特性 [J]. 电气系统自动化: 2021 (20): 93-102.
- [19] 孙家豪, 王笑雪, 李光辉, 等. 换相失败引起送端电网过电
- 压的定量计算及影响因素 [J]. 电气系统及其自动化学报, 2020, 32 (12): 62-68.
- [20] 齐宏伟, 孙逸民, 王帆, 等. 核电厂高压电气断相故障仿真分析 [J]. 计算机仿真, 2021, 38 (1): 380-386.
- [21] 卞则康, 张进, 王士同. 基于类标感知的 KNN 分类算法 [J]. 模式识别与人工智能, 2021, 34 (10): 873-884.