

弹载遥测防毁采编存储系统的设计

鲍爱达^{1,2}, 张泽宇^{1,2}, 马游春^{1,2}, 杜壮波^{1,2}

(1. 中北大学 电子测试技术国家重点实验室, 太原 030051;

2. 中北大学 仪器科学与动态测试教育部重点实验室, 太原 030051)

摘要: 在航天航空的导弹数据采集领域中, 针对遥测系统受环境因素影响较大, 检测区域存在的“黑障”等问题, 设计一种将遥测系统与防毁记录仪相结合的弹载遥测防毁采编存储系统; 该系统通过设计防毁记录仪的内外层防护结构保证系统的抗高冲击性和稳定性; 硬件方面通过设计 56 路模拟量信号的调理电路、模数转化电路以及多路 RS422、LVDS 数字量信号的光耦隔离式接口电路, 实现多通道高压模拟量的采集和数字信号接收的功能; 软件方面通过对系统总体逻辑设计及遥测发送模块的设计, 实现对数据的采集、存储、发送与读取; 最后通过实验测试, 表明系统能够实现对多路高压模拟信号的采集以及数据准确完整回读的功能, 保证了导弹飞行数据的正确性与完整性。

关键词: 抗高冲击记录仪; 数据采集; 数据存储; FPGA; 遥测

Design of a Bullet-proof Telemetry Acquisition and Storage System

BAO Aida^{1,2}, ZHANG Zeyu^{1,2}, MA Youchun^{1,2}, DU Zhuangbo^{1,2}

(1. State Key Laboratory of Electronic Measurement Technology, North China University, Taiyuan 030051, China;

2. Ministerial Key Laboratory of Instrument Science & Dynamic Measurement, North China University, Taiyuan 030051, China)

Abstract: In the field of missile data acquisition in aerospace, in response to the problem that telemetry systems are influenced by environmental factors and the “black barrier” existing in the detection area, an on-board telemetry acquisition and storage system that combines telemetry system and anti-destruction recorder is designed. The system is designed to ensure high impact resistance and stability through the design of the inner and outer protection structure of the anti-destructive recorder; in the hardware aspect, it realizes the functions of multi-channel high-voltage analog signal acquisition and digital signal reception by designing 56 channel analog signal conditioning circuit, analog-to-digital conversion circuit and optocoupler isolated interface circuit of multi-channel RS422 and LVDS digital signal; in the software aspect, it realizes the functions of multi-channel high-voltage analog signal acquisition and digital signal reception through the overall analysis of the system Logic design and telemetry module design, realize the data acquisition, storage, sending and reading. Finally, through the experimental test, it shows that the system can realize the function of multi-channel high voltage analog signal acquisition and data accurate and complete read back, and ensure the correctness and integrity of missile flight data.

Keywords: high impact resistant recorder; data acquisition; data storage; FPGA; telemetry

0 引言

近几年来, 由于争议地区冲突对抗不断升级, 地缘政治博弈也越来越频繁, 各国都开始大力发展军工产业。导弹凭借其制导精度高、打击射程远、作战效果好等优点成为了各国武器装备研究的重要方向之一^[1]。开展真实的导弹靶场试验, 采集并存储导弹在实际飞行过程中的各种数据参数能够为优化导弹性能及可能的故障分析提供重要的理论依据。在检测导弹的飞行状态时, 导弹系统中的多路模拟量和数字量信号是重要的被测对象之一^[2]。

对导弹飞行数据的采集一般采用弹上遥测系统^[3], 可以实现数据的实时传输, 这样研究员能通过地面接收站实时观察导弹在飞行过程中多路信号的变化, 及时对回传的

飞行数据进行分析与研究。但是遥测系统存在检测区域的“黑障”^[4-5], 很多复杂的环境都会影响到遥测数据的完整回传。如导弹在水下、山脉叠峦等复杂的地势环境和高温、高压、高冲击的恶劣飞行环境中, 都可能会出现部分数据的丢失, 导致遥测采编存储系统的数据传输不稳定。

针对以上问题, 本文设计了一种弹载遥测防毁采编存储系统。通过设计具有抗大冲击、高过载的内外壳结构, 有效保护了内部电路, 提高记录仪回收的成功率; 同时采用遥测无线采集和固态记录仪存储两者相结合的方式, 对数据进行双重备份, 在导弹的飞行过程中实现对多路信号的完整采集与存储, 避免了遥测系统在复杂环境中重要数据丢失的隐患。

收稿日期: 2021-04-15; 修回日期: 2021-05-11。

作者简介: 鲍爱达(1980-), 男, 河北秦皇岛人, 博士, 硕士生导师, 副教授, 主要从事电子测试仪器与系统方向的研究。

引用格式: 鲍爱达, 张泽宇, 马游春, 等. 弹载遥测防毁采编存储系统的设计[J]. 计算机测量与控制, 2021, 29(11): 122-126.

1 结构设计

导弹经飞行落地后需要回收记录仪进行数据读取, 因此抗冲击性是防毁伤记录仪结构设计的一个重点^[6-7]。抗冲击性主要从两方面研究, 一是要保证电路系统能够抵抗导弹飞行期间的高过载环境, 使系统能够正常工作, 完成数据的采集; 二是在导弹落地后, 能够保护电路系统在受到高冲击时不损毁, 回收后可以正常读取存储模块中的数据。因此为了完整的读取导弹的飞行数据, 本文设计了一种具有较高抗冲击能力的弹载防毁记录仪结构。

1.1 外层结构设计

本文设计的防毁记录仪的外层防护结构如图 1 所示。设计的外层结构是一个内径为 51 mm, 外径为 61 mm 圆柱型结构, 与测试导弹的直径相等, 便于防毁记录仪在弹体上的安装。在设计防毁记录仪外层结构时, 要从设备安置的便捷性和安全性这两个方面去考虑。在外层结构侧边留有直径 18.17 mm 的圆孔, 方便与围在防护结构外表面的拱形天线进行线路连接, 这样可以使记录仪内部存储模块存储的数据通过拱形天线实时发送给遥测地面接收站, 实现数据的实时传输功能。同时外侧要留有信号灯口和下载数据接口, 方便上位机进行读数操作; 为了提高防毁伤记录仪抗高冲击的能力, 同时兼顾防护结构的强度和韧性, 外壳结构选用 35CrMnSiA 材料^[8]。它是一种合成钢材料, 在具有优良的强度和韧性的同时也易于加工锻造。该合成钢材料通过回火处理后, 耐腐蚀性和抗氧化性都会大幅度提高, 力学性能如抗拉强度值和屈服应力值都很高, 是制造外壳的一种优秀材料。

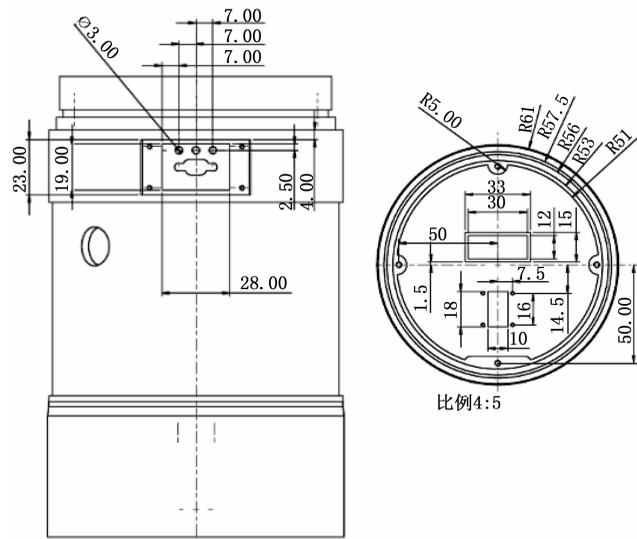


图 1 防毁记录仪的外层结构

1.2 内层结构设计

内部防护结构采用蛋形结构, 其设计的原理是拱门结构, 由于其外表面结构为凸型, 因此可以将外界的压力较为均匀地分散到结构的各个部分, 抗压、抗形变能力增强, 从而大幅度降低了内部电路受到的压力, 保护内部电路和

接口的完整, 避免了应力波的损坏。蛋形结构内腔型为单个槽体, 该结构的优点是内腔体外围壁厚增加, 抗形变能力进一步增强。蛋形结构的参数如下: 内径为 26 mm, 外径为 35 mm, 高 50 mm。槽体为长方体, 长 21 mm, 宽 16 mm, 高 33.5 mm。在蛋形结构的顶盖留有安装螺丝孔和走线孔, 方便记录仪回收后数据的读取。设计的内层防护结构如图 2 所示。

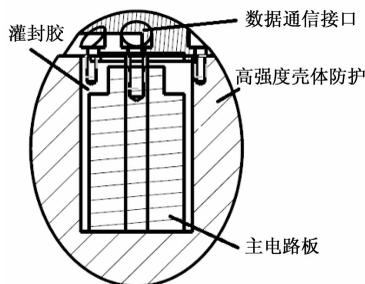


图 2 防毁记录仪的内层结构

为了避免存储电路板与内部结构发生碰撞, 最大程度的减少电路板上元器件因挤压碰撞而受到压力过大, 需要对记录仪进行灌封, 灌封材料选择环氧树脂^[9]。环氧树脂分为 A、B 两种胶, 在灌封前按 1:1 的比例充分混合, 用玻璃棒均匀搅拌。等搅拌均匀后向结构内进行慢慢浇灌, 直至将电路板与结构内部的空隙全部填满密封。这样电路板与蛋形结构成为一个整体, 极大的增强了抗高冲击的能力。

2 系统总体设计

弹载遥测防毁采编存储系统主要由遥测采编单元、防毁记录仪、遥测系统组成, 如图 3 所示。遥测采编单元主要完成对开关量信号、模拟信号与数字信号采集功能。防毁记录仪主要对采集的数据进行记录与保存, 并且设备落地可承受高冲击过载, 保证数据完整不丢失, 具备数据回读的功能。遥测系统主要负责接收遥测采编单元传来的数据, 经信号调制及处理后, 再通过天线发送给地面接收站, 对数据进行接收并存储。

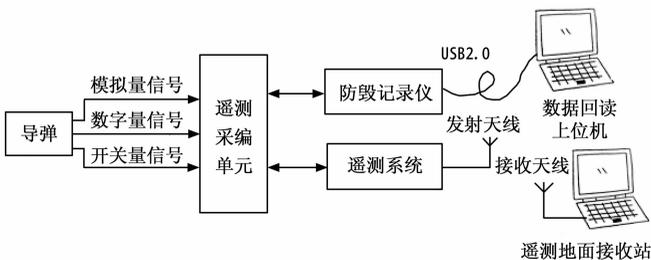


图 3 弹载遥测采编存储系统组成及框图

3 硬件电路设计

3.1 采编单元总体设计

采编单元主要由主控模块、模拟量信号调理模块、数字量接口模块、数据采集模块及电源模块组成, 如图 4 所

示。采集的多路模拟量和数字量先经过信号调理电路及光耦隔离电路^[10-11]，对其进行降压处理和滤波降噪后，再输入到主控模块中。主控模块选用 XC3S400 型号的 FPGA 作为主控芯片，集成了很多的 RAM 模块和 IP 核，包含多个逻辑单元，具有强大的数据处理能力。该模块主要实现了对各路信号添加帧头、帧计数及帧尾的编帧功能，并将编帧后的数据通过 RS422 接口实时发送给遥测系统和防毁记录仪。电源模块为系统中各个模块提供需要的工作电压。模数转换模块对输入的模拟信号进行模数转换。

3.2 模拟信号调理电路设计

模拟信号调理电路选用 INA149 芯片检测飞行器在飞行过程中高压模拟信号的变化。INA149 不仅可以精准的测量高达 ±275 V 共模电压范围内的微小差分电压量，而且还可以对输入的信号进行隔离、降噪、滤波^[12]，完全能取代隔离运算放大器，简化了电路设计。电路分别对 56 路 5 V、20 V、70 V、350 V 的模拟电压信号进行降压调理，调理后的信号通过 4 片 16 通道的模拟开关组，AD 转换模块对信号进行采集。70 V 电路设计原理如图 5 所示。

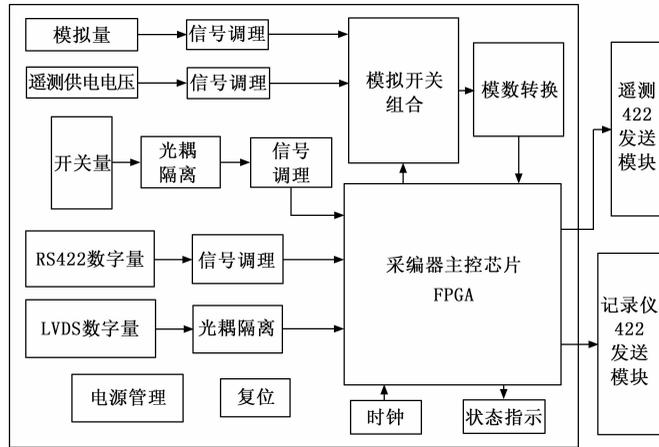


图 4 采编单元组成及框图

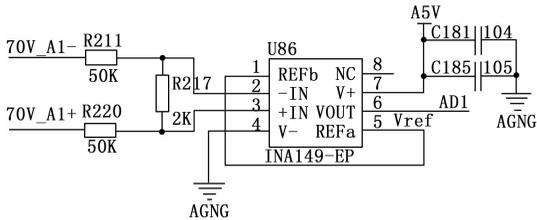


图 5 模拟信号调理电路图

3.3 LVDS 接口电路设计

LVDS 接收端选用了 DS90LV048A 接口芯片将 LVDS 并行信号转化成串行信号，接收导弹在飞行过程中传来的 6 路 LVDS 数字量信号^[13]。LVDS 信号接收电路一般具有很高的输入阻抗，端接电阻“R5”取 100 Ω，因此驱动器输出的电流大部分都流过了 100 Ω 的匹配电阻，并产生了 350 mV 的电压。为了增加抗噪声性能，会在电源与地之间加滤波电容“C3”和“C4”，这样可以减少高频噪声，电压

稳定，使电路各部分之间通过电源产生的耦合干扰降至最小。LVDS 接口电路如图 6 所示。

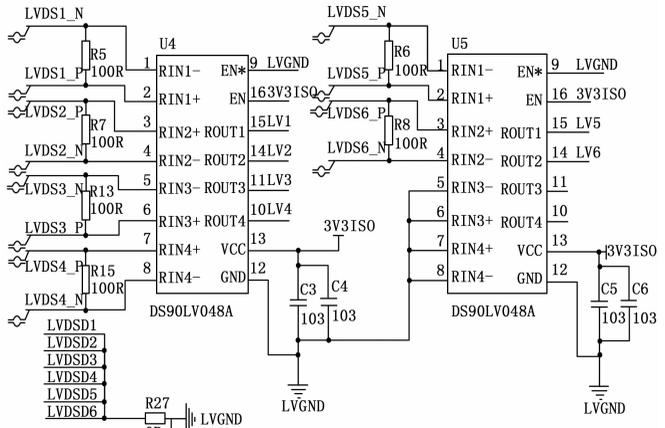


图 6 LVDS 接口电路图

考虑到遥测采编器在高温高压的恶劣环境中工作，为了提高系统整体的抗干扰能力，屏蔽 LVDS 接口电路对前置信号源可能造成的干扰，确保 LVDS 信号可以准确完整的被 LVDS 接受端接收，DS90LV048A 芯片转换后的 LVDS 信号通常需要再经过隔离器进行信号隔离^[14]。因此在 LVDS 接口电路输出端增加了高性能六通道的数字隔离器 ISO7760。该器件的每个通道的输入和输出均由二氧化硅绝缘栅隔离，提高电路电磁抗扰度和低辐射的能力，实现了高抗噪性能。LVDS 隔离电路如图 7 所示。

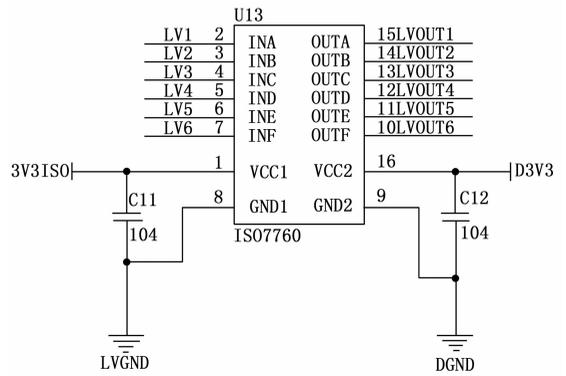


图 7 LVDS 隔离电路图

3.4 RS422 接口电路设计

RS422 接口电路选用 ADM2682E 作为 RS422 接口协议芯片。该芯片内部集成 5 kV rms 隔离式 DC-DC 电源的 RS-422 收发器^[15]，无需外部 DC-DC 隔离模块，大大简化了电路的设计。RS422 数据接口电路主要负责接收 4 路数字信号，数据传输速率为 5.28 Mb/s，对数字量信号进行记录，RS422 接口电路设计如图 8 所示。

4 软件逻辑设计

4.1 系统总体逻辑设计

设计系统时，硬件电路的设计是基础，软件逻辑的设

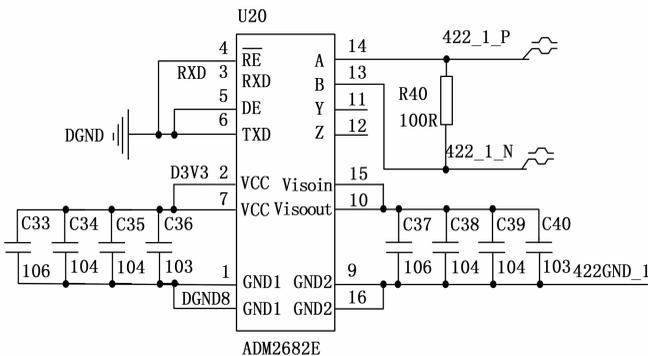


图 8 RS422 接口电路图

设计是关键, 所以我们先对系统进行总体逻辑设计如图 9 所示, 主要包括数据采集、数据编帧、数据存储、数据读取 4 个部分。

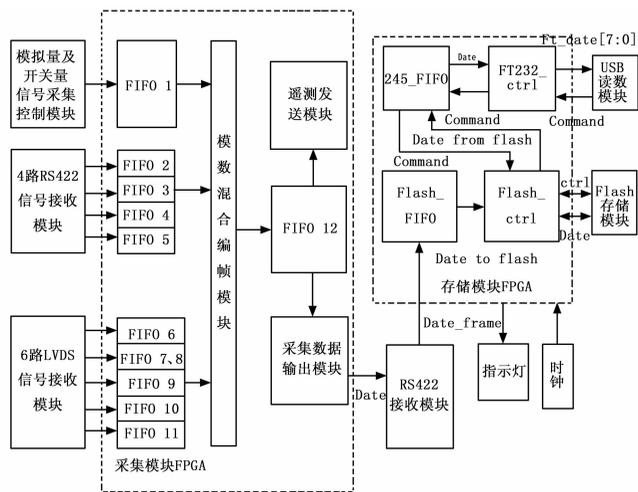


图 9 系统总体逻辑框图

数据采集: 采编单元的模拟量接口电路和数字量接收模块完成了导弹在飞行过程中飞行数据采集的功能。由于各个接口数据的传输速率不同, 所以要在 FPGA 内部调用异步 FIFO 解决时钟不匹配的问题^[16]。由图可知, 将采集调理后的数据分别缓存至 FPGA 内 11 个 FIFO 中。

数据处理: FPGA 内部的模数混合编帧模块读取 11 个 FIFO 数据缓冲器中缓存的数据, 分别对不同 FIFO 中的数据添加帧标志、帧计数、帧长度等信息, 进行模数混合编帧^[17-18], 之后将编帧的数据缓存到 FIFO12。FIFO12 数据缓冲器将缓存的数据分别发送给遥测发送模块和采集数据输出模块。遥测发送模块将处理后的数据发送给发射机, 发射机通过遥测天线将数据实时发回遥测地面接收站; 采集数据输出模块通过 RS422 发送接口将数据传输给存储单元的 RS422 接收模块。

数据存储和读取: 由于 RS422 接收模块的写入速率与 Flash 读取速率不匹配^[19], 需要在 FPGA 内部调用异步 FIFO 解决读写速率不匹配的问题, 调用的 FIFO_ctrl 写入和读取宽度为 8 位, 深度为 2 k。RS422 接收模块将编帧

的数据通过数据缓存器 Flash_FIFO 缓存至 Flash_ctrl 控制模块中。Flash 控制模块通过 ce、rb、ale、cle 控制线完成存储芯片 Flash 的数据写入及数据读出上传的功能; 同样地, 为了解决 Flash 数据读取和 USB 读卡模块速率不匹配的问题, 同样在 FPGA 内部调用 FIFO, 调用的 FT232_ctrl 写入和读取宽度为 8 位, 深度为 2 k。若对 Flash 存储模块中存储的数据进行数据回读时, PC 上位机通过 USB 方口线下发命令至 FT232_ctrl 控制模块, Flash 存储器响应命令后, 数据通过 245_FIFO 缓存至 FT232_ctrl 模块中, 从 Flash 读出后再通过 USB 接口上传至 PC 端^[20]。

4.2 遥测发送模块逻辑设计

遥测发送模块主要实现了弹载防毁遥测采编存储系统中采编单元与发射机之间数据传输的功能。在软件设计中, 遥测发送模块按照遥测发射机的协议将发送给记录仪的数据进行重新编帧。遥测控制逻辑的程序流程图如图 10 所示。

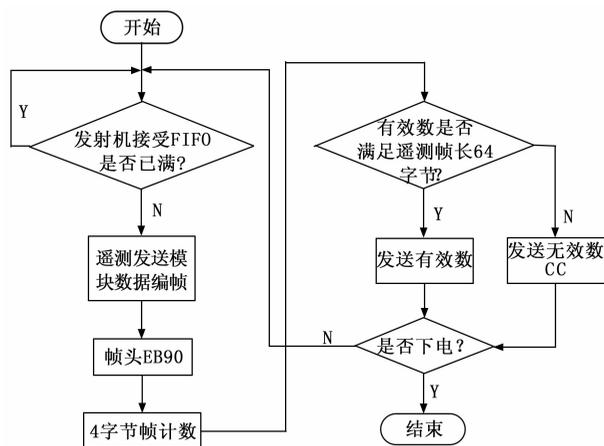


图 10 遥测发送模块逻辑框图

由于遥测的码速率为 4.8 Mbps, 遥测采编器的数据下传速率为 2.5 Mbps, 因此为了解决传输速率不匹配的问题, 遥测发送模块在对下传数据进行编帧时需要添加同样帧结构的无效数“CC”来保证遥测的码速率, 与遥测 PCM 码流的脉宽相匹配。本设计中遥测系统转发的 PCM 码速率为 4.8 Mbps, 帧同步码为“EB 90”, 帧长为 64 字节。

5 功能测试

5.1 遥测功能测试结果

遥测发送模块发送数据的接收测试结果如图 11 所示。数据包括帧头“EB 90”、帧计数连续递增, 无效数“CC”和有效数据。

如图 11 所示, 帧头“EB 90”对齐, 帧计数依次累加, 证明数据传输完整准确, 不存在数据丢失的问题。接收的数据试验结果表明遥测发送模块可以实现弹载遥测防毁采编存储系统中采编单元与发射机之间数据传输的功能。

5.2 高压模拟量电路的电压采集试验

为了验证采编单元能够采集到多路高压模拟量信号,

