

基于 FPGA 的便携式 VI 曲线航空 电路板测试装置

袁 荣¹, 张子明², 李金猛¹, 刘良勇², 周勇军²

(1. 中国人民解放军第 5720 工厂, 安徽 芜湖 241007;

2. 安徽省航空设备测控与逆向工程实验室, 安徽 芜湖 241007)

摘要: 目前对便携式 VI 曲线航空设备电路板测试装置的研究较少, 不能满足外场环境下的应急测试需求; 针对这一问题, 提出了一种放置于手提式机箱中的便携式 VI 曲线电路板测试装置的设计方案, 以 FPGA 为主控器件设计测试板件, 以给定程序可调的激励信号、采集在各种激励信号下的电流信号、并把电压电流数据通过 USB 接口传送给上位机, 上位机采用迷你工控机进行设计, 在接收到电压电流数据后, 进行数据处理并在显示屏上实时绘制相应的以电压电流为纵横坐标的图像信息; 试验结果表明, 针对不同类型的阻抗元件, 装置可以绘制出相应类型的 VI 曲线, 从而识别出元器件的不同状态; 装置小巧轻便, 操作简单, 可以运用于外场机载电路板件的测试诊断。

关键词: VI 曲线; FPGA; 便携式装置; 电路板测试; 航空

Portable Aviation Circuit Board Test Device of VI Curve Based on FPGA

Yuan Rong¹, Zhang Ziming², Li Jinmeng¹, Liu Liangyong², Zhou Yongjun²

(1. PLA No. 5720 Factory, Wuhu 241007, China; 2. Aviation Equipment

Monitoring and Control and Reverse Engineering Laboratory of Anhui Province, Wuhu 241007, China)

Abstract: At present, there is little research on the portable circuit board test device of VI (Voltage-Intensity) curve for aviation equipment, which can not meet the emergency test requirements in the field environment. In order to solve this problem, a design scheme of portable VI curve circuit board test device is proposed, which is placed in the portable case. FPGA (Field Programmable Gate Array) is used as the main control device to design the test board, the excitation signal that can be adjusted by given program, the current signal under various excitation signals is collected, and the voltage and current data are transmitted to the upper computer through USB interface. The upper computer adopts mini industrial control after receiving the data of voltage and current, the computer processes the data and draws the corresponding image information with voltage and current as the horizontal and vertical coordinates on the display screen in real time. The test results show that for different types of impedance components, the device can draw corresponding types of VI curves, so as to identify different states of components. The device is small, light and easy to operate. It can be used in the test and diagnosis of field airborne circuit board.

Keywords: VI curve; FPGA; portable device; circuit board test; aviation

0 引言

随着晶体管和集成电路技术的不断发展, 航空电子设备的电路板集成度越来越高, 因此对其进行状态监测和故障诊断的难度也越来越大, 特别是在缺乏电路原理图以及相关资料的情况下, 要完成其健康状态监测与故障诊断更是难上加难, 给航空维修单位带来了很大的压力^[1]。

VI (voltage-intensity) 曲线测试是一种不加电的故障诊断技术, 在线路节点之间注入一定幅度和频率的周期信号, 在显示坐标上形成一条电流随电压变化的关系曲线, 即 VI 曲线。VI 曲线的形状由被测节点之间的特性阻抗所决定, 通过比较好、坏电路板 (器件) 上相同节点之间的 VI 曲线, 可发现特性阻抗发生改变的节点, 其通常为器件

故障所引发。对选定的电路节点, 激励条件确定时, 其响应是唯一确定的; 响应如有变异, 意味着电路节点特性的变异, 这必然是电路元器件损伤或电路结构变化 (短路或断路) 所致, 通过这种测试理念与方法可以帮助维修人员快速找出已经损伤或即将损伤的元器件。

目前对 VI 曲线测试的研究主要还是集中在基于现有设备的测试应用上, 包括通过对 VI 测试海量数据的转换与压缩来完成对电路板的自动状态监测与故障诊断^[1]、对复杂机载电路板件进行测试与故障定位^[2-3]、针对大型货架 VI 设备进行软件开发实现测试功能^[4-5]等。但是以上这些方法主要应用于内场大设备进行电路板故障诊断的情况, 针对外场应用的便携式的 VI 曲线测试仪虽然也有少量研究^[6],

收稿日期: 2020-05-29; 修回日期: 2020-07-06。

基金项目: 安徽省创新型省份建设专项 (省科技重大专项) 项目 (18030901058)。

作者简介: 袁 荣 (1985-), 男, 江苏常熟人, 硕士, 工程师, 主要从事航空维修技术研发与管理方向的研究。

通讯作者: 张子明 (1989-), 男, 安徽芜湖人, 硕士, 工程师, 主要从事嵌入式开发与应用方向的研究。

引用格式: 袁 荣, 张子明, 李金猛, 等. 基于 FPGA 的便携式 VI 曲线航空电路板测试装置[J]. 计算机测量与控制, 2021, 29(1): 34-38.

但是其激励源频率和幅度要预先设置好, 还有比较大的技术提升空间, 尚不能满足外场环境测试的需要。

FPGA (field programmable gate array) 以其集成度高、开发灵活等特点, 满足航空电子装备电路板高度集成、结构标准化、功能软件化的发展要求^[7], 在航空领域的便携式设备研制方面得到了广泛的应用。如某型导弹的快速测试^[8]、高速数据采集系统的设计与实现^[9]、以及多通道航空总线检测^[10]等。本文提出的便携式 VI 曲线电路板测试装置也是基于 FPGA 设计开发的。

1 系统结构及原理

1.1 测试原理

由于电信号的采集工作中往往针对电压信号进行, 为了得到电流信号, 可以采用图 1 中的方法, 在输出端口和输入端口之间设置内阻 R , 这样在测试器件时会有电流流过, 此时输出端口和输入端口之间会因为存在内阻而产生压降, 通过计算输出与输入之间的压差, 再除以内阻的方法, 就可以得到电流信号的值。

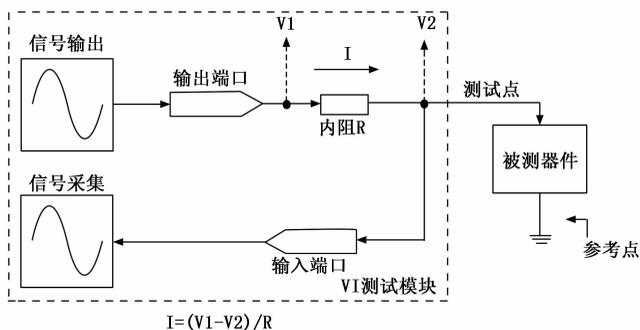


图 1 VI 曲线测试原理

1.2 系统结构

根据图 1 所示的测试原理, 设计了 VI 曲线测试模块的总体框架, 包括上下位机两部分。其中下位机负责正弦激励信号的产生及滤波输出、输出与输入端口间内阻的配置、信号的回采及处理、与上位机的 USB 通讯传输等, 为完成以上功能要求, 设置了 FPGA 核心控制器及其最小系统、DA 电路、输出处理电路、内阻配置电路、输入处理电路、AD 电路、JTAG/CONFIG 电路、USB 通讯电路等, 其中 DA 电路及输出处理电路、AD 电路及输入处理电路均设置为 2 路, 为便于 2 路信号同时测量进行对照; 上位机的开发主要集中在用户软件上, 该软件用于人机交互和 VI 曲线的图形化显示等, 主要的功能包括通过 USB 接口接收测试模块上传的数据、进行电压电流数据的解算、通过绘制点图显示电压电流之间的函数关系等, 目前上位机软件采用 Python 语言编程。

VI 曲线测试模块总体框架如图 2 所示。

2 系统硬件设计

2.1 FPGA 控制核心及其最小系统

本项目中无论是 AD、DA 芯片的转换速率, 还是数据传输速率均达到了比较高的程度, 需要保证微控制器的运行速率; 另外因为所含模块较多, 对控制器的 IO 资源也提

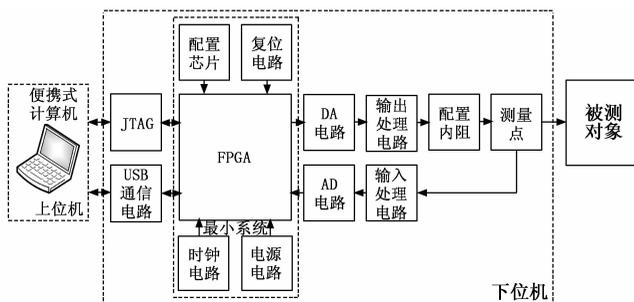


图 2 VI 曲线测试模块总体框架

出了比较大的要求。在各种微控制器中, FPGA 以其并行结构的特点占有很大的速度优势, 同时拥有大量的可配置外设接口, 因此经过反复调研论证, 选择 FPGA 作为微控制器最终选型方案。在本项目中选用 Cyclone III 系列的 EP3C5E144C, 该芯片在之前的项目中已有比较广泛的应用, 技术成熟, 性价比高。FPGA 微控制器最小系统用于控制产生正弦激励信号、采集测量信号、控制与上位机通信等, 包括 FPGA 控制核心的时钟电路、复位电路、电源电路、配置芯片电路等。

2.2 DA 电路

DA 电路用于将 FPGA 控制核心产生的激励信号由数字型转换为模拟型, 并向测量段发送, 产生所需的电压扫描信号。

由于要产生可调频率的正弦波, 因此本项目对 DA 转换速率要求较高, 普通 DA 芯片无法胜任本项目需求。经过调研和试验验证, 选用 AD9764 芯片作为 DA 电路的转换芯片, 该芯片为 14 路并行 DA 转换器, 转换速率可达到 125 MSPS, 模拟信号输出峰峰值范围为 600 mV~6 V, 完全可以满足项目要求。

2.3 输出处理电路

由于 AD 模块产生的信号为差分信号, 因此需要设计输出处理电路用于将差分信号调理为单端信号, 另外还设计了 7 阶椭圆无源 LC 滤波器和后级信号放大器, 用来扩大正弦波输出带宽和信号强度。

2.4 配置内阻

配置内阻两端的压降是求出测试点电流信号的重要依据, 因为被测元件的阻抗不确定, 因此需要根据被测元件的阻抗自适应配置内阻, 本项目采用的方式为采用多种阻值并联的形式, 每种阻值串联跳线帽, 通过跳线确定参与并联的电阻, 可灵活改动内阻的大小。

2.5 输入处理电路

输入处理电路包括使用衰减和偏移电路对输入信号进行调理, 将差分信号转换为适合 AD 芯片处理的较小单端信号形式。

2.6 AD 电路

AD 电路用于将测量到的电压信号由模拟型转换为数字型, 并向 FPGA 微控制器发送。同 DA 电路, 本项目要求 AD 采样速率较高, 经过调研和试验验证, 选用 AD9226 芯片搭建 AD 电路进行信号采集和转换, AD9226 芯片为 12 位高速 AD 转换器, 采用多级差分流水线架构, 最大采样速

率达到 65 MSPS, 可满足本项目需求。

2.7 JTAG/CONFIG 电路

包括用于对下位机 FPGA 进行开发调试的 JTAG 电路和最终下位机程序的下载固化的 CONFIG 电路, 其配置芯片选用 EPCS16 串行存储器。

2.8 USB 通信电路

USB 通信电路用于将 VI 数据传输至上位机以供进一步处理, 选择 FT245 芯片作为 USB 传输协议芯片。该芯片最快传输速率 1 MB/s, 可将 8 位并行数据与 USB 信号进行相互转换, 实际是将串口数据按照 USB 的格式进行发送, 免驱动安装, 对 Windows7、Ubuntu16.04 等各类操作系统的支持度高, 开发操作简便。

3 系统代码开发

系统代码开发主要含两个部分, 包括在下位机 FPGA 运行的代码以及在上位机运行的软件。

3.1 FPGA 运行代码

3.1.1 顶层文件

FPGA 中运行顶层代码采用 BDF 文件, 使用 Verilog HDL 语言编写各模块并例化后, 在顶层文件中用线相互连接编译形成。包括 PLL 时钟模块、DA 控制模块、AD 仿真模块、USB 控制模块等, 完成激励信号产生、测试信号采集以及与上位机通信等功能。顶层文件如图 3 所示。

3.1.2 PLL 时钟模块

FPGA 工作频率为硬件电路连接的有源晶振产生的 50 MHz, 而本项目选用的 AD 和 DA 芯片分别最高可工作在 65 MHz 和 130 MHz, 并且 USB 芯片的最高传输频率为 1 MB/s, 因此可以用 PLL 模块产生这些芯片工作的频率。

3.1.3 DA 控制模块

DA 控制模块主要负责将预定波形的信号按照一定的频

率发送给 DA 芯片, 其框架如图 4 所示。主要做法是将波形的信号编码值按照 4 096 的分辨率保存在 FPGA 的内部 ROM 中, 通过查表的形式给地址依次输出对应的电压值, 查表的更新速度决定了输出波形的频率。

在本项目中, 采用 key_con 模块产生地址信号的步进值 fre_k, 然后 add_32bit 模块中将 32 位计数器通过加上步进值, 取计数器的前 12 位作为地址信号传送到查找表, 然后取出对应的值再送给 DA 芯片, 通过公式 (1) 可以计算得到输出波形的频率 F_{OUT} 。

$$F_{OUT} = \frac{F_{FPGA}}{2^{32}/fre_k} \quad (1)$$

在本例中, FPGA 工作频率为 50 MHz, 若 fre_k 取 8 590, 则可以计算输出波形的频率为 100 Hz。

3.1.4 AD 仿真模块

该模块将 AD 芯片转换后的数字量输出, 同时配合输出 AD 转换频率, 可以在 Quartus 软件的 Signal Tap II Logic Analyzer 工具实时查看这些变换的数据, 该模块用于未配备数据传输模块时查看 AD 转换是否成功, 在调试过程中有比较大的帮助, 在 AD 调试成功, 确保转换功能没有问题后可以不再使用。

3.1.5 USB 控制模块

因为 FT245 一次只能发送 8 个字节, 而输出和采集的电压值数字量为 12 个, 在数据传输时要准确识别出数据的意义, 因此需要编排输出、采集的电压值信号, 控制 FT245 按照如表 1 所示的规则循环发送这些数据。

FT245 在发送 USB 数据时, 有以下的控制信号时序关系: 在 TXE 信号为低时, 将数据准备好, 输送到 FT245 的并行口上, 将 WR 信号置高并保持 50 ns 以上, 然后将 WR 信号置低, 在这个边沿处芯片将并口的数据准备发到 USB 接

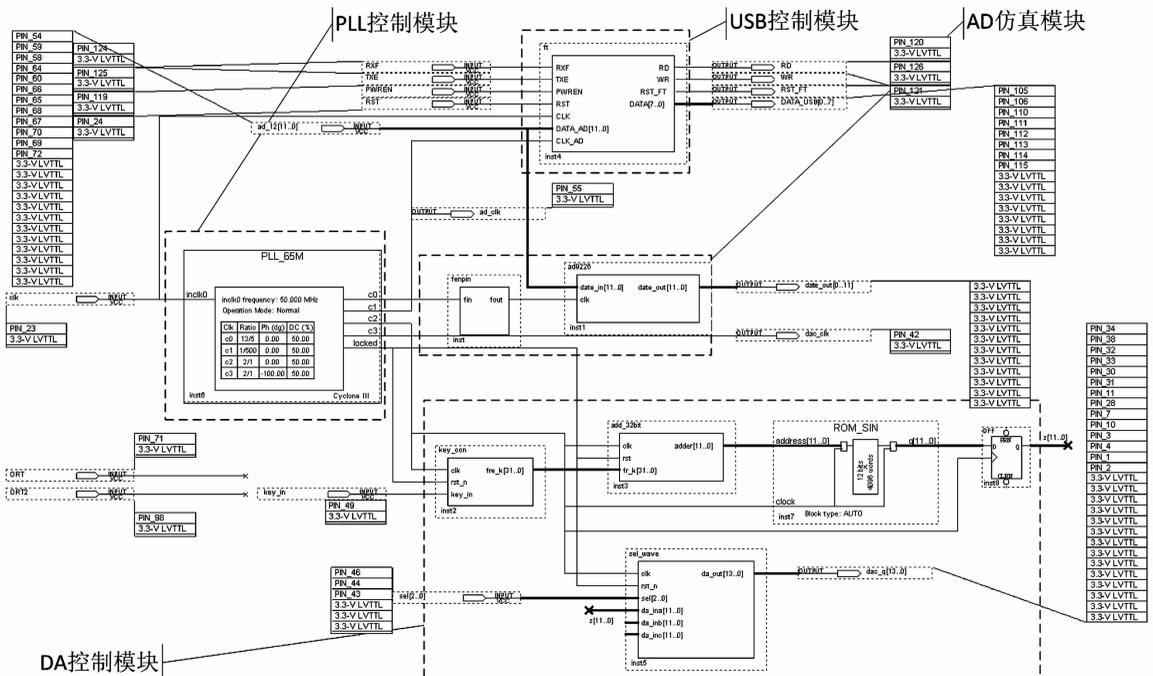


图 3 FPGA 顶层文件

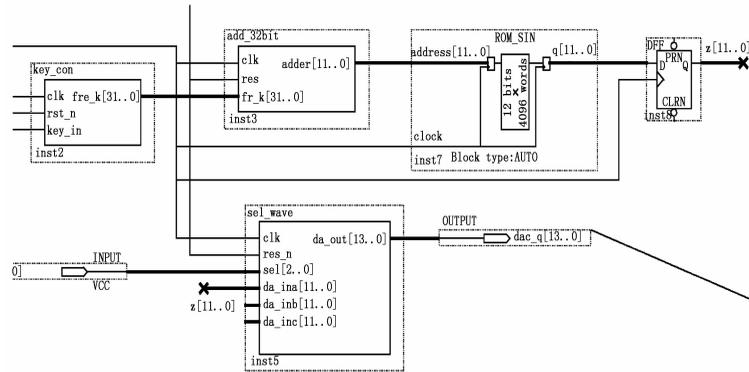


图 4 DA 控制模块

表 1 数据传输编码规则

序号	数据(低 6 位)	规则(高 2 位)
1	输出电压高 6 位	00
2	输出电压低 6 位	11
3	采集电压高 6 位	01
4	采集电压低 6 位	10

口, 下降沿后的 5~25 ns 时间内 TXE 信号将变为高, 此时表示正在传送数据, 在这个过程中不要进行写操作, 即 WR 保持为低电平, 一直到 TXE 信号变为低, 数据发送结束, 此时可以将 WR 信号置高以进行下一个数据的发送。使用 FT245 进行 USB 数据发送的控制信号时序见图 5。

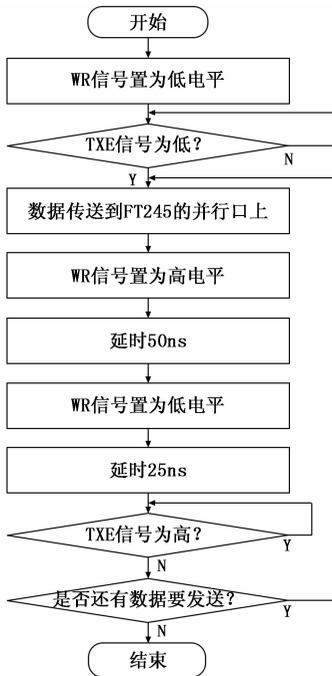


图 5 使用 FT245 进行 USB 数据发送控制时序

3.2 上位机软件开发

3.2.1 概况

上位机软件的主要功能包括接收下位机通过 USB 发送的数据、通过计算求解出电压和电流的值、将求解出的值以点图的形式显示到计算机屏幕等, 在本项目中, 使用 Py-

thon 语言编写了上位机程序。

在 Python 语言中, 可以非常方便地调用 matplotlib (类似 MATLAB 的绘图)、pyserial (USB 形式的串口) 等各种资源包, 同时具有程序简洁、代码量少、开发方便等优点, 已经广泛应用于深度学习乃至人工智能领域, 已经成长为最受欢迎的编程语言之一。为了紧跟行业发展动向, 同时充分利用其便利因素, 在本项目中也开始了对 Python 语言开发的应用尝试。

3.2.2 软件开发思路

总的下位机软件流程见图 6 所示。

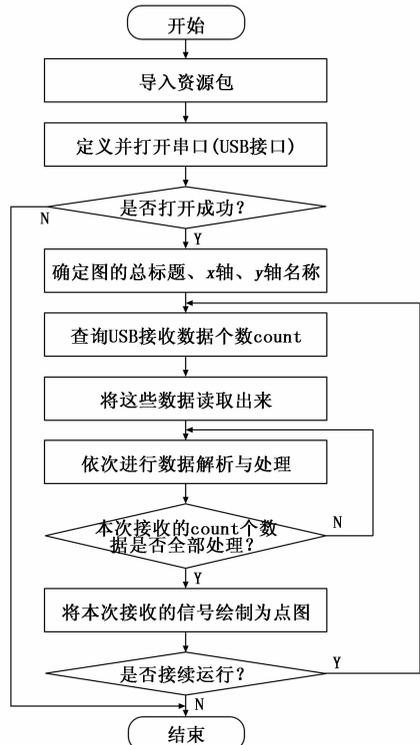


图 6 下位机软件流程

首先导入“matplotlib.pyplot (plt)”、“serial”等后面需要用到的资源包, 然后定义主函数。

主函数中的最开头需要定义 USB 接口, 因为 FT245 芯片将该接口识别为串口 (COM 口), 因此可以使用函数 serial.Serial, 参数为串口号和波特率, 以上信息可以通过资源管理器查看, 如图 7 所示。然后使用函数 serial.isOpen 函数判断串口是否打开成功, 并将结果打印显示。

USB 接口打开后, 开始图的初始化, 包括确定图的总标题、x 轴名称、y 轴名称等。

然后进行数据接收与处理工作, 包括使用 serial.inWaiting 函数查询 USB 接收数据待处理个数 count, 然后使用 serial.read 函数将 count 个数据读取出来, 在这些数据中依次查询, 如果四个连续数据按照表 1 中的规则依次读出, 则证明这是一组有效数据, 分别存入输出电压高 6 位 (vout_h)、输出电压低 6 位 (vout_l)、输入电压高 6 位 (vin_h)、输入电压低 6 位 (vin_l) 等 4 个列表中。然后进行数据处理, 首先将数据组合得到输出电压 (vout) 和



图 7 串口参数查看

输入电压 (v_{in}) 的数字量值, 然后通过公式 (2)、(3) 分别计算电流、电压的实际模拟量值。

$$c = \frac{(v_{out} - 2\ 048 / (V_{in\ max} - 2\ 048)) * (v_{in} - 2\ 048) + 2\ 048}{R_{in}} * V_{outpp} / 4\ 096 \quad (2)$$

$$v = (v_{out} - 2\ 048) * V_{outpp} / 4\ 096 \quad (3)$$

公式 (2)、(3) 中, v_{out} 表示当前输出的电压数字量, v_{in} 表示当前采集的电压数字量, $V_{in\ max}$ 表示所有采集电压数字量中的最大值, V_{outpp} 表示输出电压的模拟量峰峰值, R_{in} 表示输出电压端与输入电压端之间的内阻。

电流、电压模拟量值计算完毕后, 通过 `voltage.append`、`current.append` 两个函数存储到 `voltage`、`current` 两个列表中, 在这一次 USB 接收的数据全部处理完后, `plt.plot` 函数确定图中 x 、 y 坐标的单数分别为 `voltage`、`current` 两个列表中的值, 并确定点的形状、颜色等属性, 最后使用 `plt.draw` 函数绘制点图, 并使用 `plt.pause` 函数暂停一段时间以接收新的 USB 数据。

4 实验结果与分析

分别选择某电路板上的阻性和容性器件进行测试实验。

4.1 阻性器件试验

对板件上的某电阻器件进行测试, 该器件用于板件上 FPGA 复位电路中复位信号的限流, 一旦出现异常将导致 FPGA 无法正常复位、异常重启等问题, 板件将丧失功能。

电阻器件的阻抗特性上应该呈现电压与电流的比例关系。如图 8 所示在测试中可以观察到输出的图像显示 R3 器件的 VI 特性呈一条直线, 与理论分析结果一致。

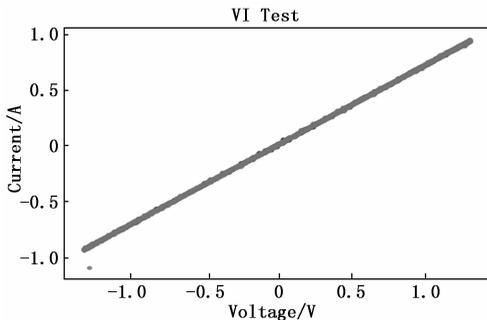


图 8 阻性器件试验 VI 特性曲线

4.2 容性器件试验

对板件上的某电容器件进行测试, 该器件与另一个电

容器件并联放置在 LMS1117—3.3 V 输入端, 用于 5 V 向 3.3 V 电源转换的输入端滤波, 如果出现异常可能引发电源供电不稳, 影响 3.3 V 的正常输出, 而 3.3 V 电源在板件中是很多器件的供电来源, 如果该电源出现问题板件将发生异常重启、器件功能缺失等严重错误。

由于该器件节点处为两个电容并联, 因此该节点的测试实际为对纯容性阻抗特性, 电压与电流变化关系呈积分关系, 由于激励为正弦波, 因此如图 9 所示, C32 器件的电压电流特性为椭圆形, 与理论分析一致。

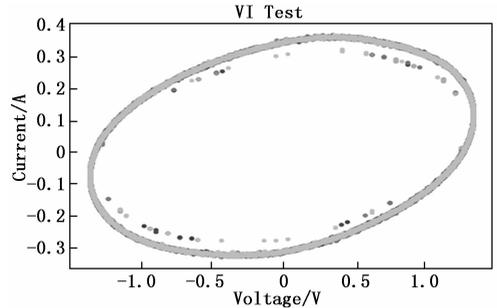


图 9 容性器件试验 VI 特性曲线

5 结束语

本文基于 FPGA 设计了一种便携式 VI 曲线航空电路板测试装置, 装置结构小巧、操作简单、便于使用, 可应用于在外场环境的航空电路板测试与维修。开发中充分利用了 FPGA 的灵活性, 同时软件的设计采用了 Python 语言, 软硬件都具有比较强的发展性, 后续维护非常便利, 另外可以针对不同的需求进行升级和开发。

参考文献:

- [1] 廖 剑, 史贤俊, 康宇航, 等. 一种 ASA 曲线的处理方法及其在电路板状态监测和故障诊断中的应用 [J]. 航天控制, 2016, 34 (2): 71-75.
- [2] 徐世英, 刘新妹. VI 特性曲线在 PCB 故障检测中的应用 [J]. 现代制造技术与装备, 2018 (11): 183-184.
- [3] 郑永龙. 基于 VI 曲线测试的电路板故障诊断技术 [J]. 长沙航空职业技术学院学报, 2012, 12 (4): 55-57.
- [4] 牛海斌, 王家礼. VI 曲线测试软件设计 [J]. 仪表技术, 2008 (5): 54-55, 61.
- [5] 牛海斌. 基于 VI 曲线的在线测试的研究与实现 [D]. 西安: 西安电子科技大学, 2008.
- [6] 姚晓平. 电路板路内测试维修仪的设计与使用 [J]. 电子设计工程, 2014, 22 (24): 75-78.
- [7] 陈岩申, 王新洲, 张 波. 基于 FPGA 的电路板自动测试技术研究 [J]. 计算机测量与控制, 2010, 18 (7): 1500-1502.
- [8] 孙 成, 陈泽宏, 牛 康, 等. 基于 FPGA 的便携式导弹快速测试方法研究 [J]. 计算机测量与控制, 2020, 28 (3): 148-153.
- [9] 段晓敏, 徐晓辉, 李建其, 等. 基于 CH378 的便携式高速数据采集系统设计与实现 [J]. 计算机测量与控制, 2015, 23 (8): 2855-2857.
- [10] 张子明, 李乔杨, 周勇军, 等. 一种便携式多通道 ARINC429 总线信号检测装置的研制 [J]. 测控技术, 2018, 37 (4): 106-111.