

一款国产 SoC 器件模拟部分测试技术研究

李明明, 赵彦飞, 刘思嘉, 何忠名, 刘开, 于望

(中国运载火箭技术研究院 物流中心, 北京 100076)

摘要: 为能够对某国产 SoC 器件的性能指标进行精确评估, 需要为该电路提供完整的测试解决方案; 基于此款 SoC 器件模拟部分的结构分布和功能描述, 通过合理分配测试机台的硬件资源、测试向量自动转换软件和手工编写的结合使用、灵活应用转换器测试技术和模拟开关测试技术等手段, 实现在电路系统控制下对国产 SoC 模拟部分即 A/D 转化器和模拟开关的完整测试和准确评估, 从而为国产 SoC 器件在模拟部分的设计改进和性能提升提供了有力的技术保障。

关键词: 硬件资源; 测试向量; 模拟部分; 转换器; 模拟开关

Research on Test Technology of An Analog Part in A Home-made SoC Device

Li Mingming, Zhao Yanfei, Liu Sijia, He Zhongming, Liu Kai, Yu Wang

(Logistics Center of China Academy of Launch Vehicle Technology, Beijing 100076, China)

Abstract: In order to accurately evaluate the performance of home-made SoC device, it is necessary to provide a complete test solution for the circuit. Taking a circuit as an example, some methods were applied to test its analog part, including reasonably distributing hardware resources of the automatic test equipment, combining pattern converting software with manual operations, applying test techniques of converter and analog switch. Realizing the completely test and evaluate of SOC analog part, i. e. A/D converter and analog switch under the control of circuit system, it provides strong technical support for the design development and performance optimization of the analog part in the home-made SoC device.

Keywords: hardware resource; test pattern; analog part; A/D converter; analog switch

0 引言

随着集成电路设计和制造技术的飞速发展, 集成电路从晶体管的集成发展到逻辑门的集成, 再到目前的 SoC (System-on-a-Chip) 集成。所谓的 SoC 又称为系统单芯片, 就是将电脑的一部分或加上其它部分电路放在同一颗芯片内。通常 SoC 电路会包含数字电路、模拟电路、混合电路等多种电路模块。由于 SoC 技术可以有效地降低电子信息系统产品的开发成本, 缩短开发周期, 提高产品的竞争力, 因此它代表着集成电路未来发展的主要方向。然而随着 SoC 功能复杂度的不断提升, 给集成电路测试行业提出了新的挑战^[1]。

本文提及的电路为一款国产 SoC 电路, 它以 SPARC V8 处理器为核心, 集成多路模拟量与开关量数据采集、多路模拟与数字信号输出、1553B 通讯等多种外设接口的高可靠片上系统 (SoC)。内部通过 AMBA 总线将带高性能 CPU、A/D 转换器、模拟开关、1553B 总线控制器、I²C 总线控制器、计数器、定时器、UART、通用 I/O、PWM 输出等多种功能模块集成在单一芯片上, 适用于测试、实时计算以及控制等领域, 有效地实现了电气系统的集成化、小型化、轻量化、智能化、低功耗。

本文将以此款国产 SoC 电路为例, 测试工程师立足于

现有的软硬件资源, 根据设计工程师提供的芯片信息和测试需求, 通过合理分配 ATE (auto test system) 测试资源、自动转换软件 TDS 结合手工编制测试向量、应用 A/D 转换器测试和模拟开关测试技术等手段, 实现了 SoC 电路模拟部分——即 A/D 转换器和模拟开关的测试研发。

1 电路模拟部分介绍

由于 SoC 功能复杂、芯片集成度高, 为减少芯片测试、制造和设计之间的差距、提高芯片研发效率、降低成本, 通常采用 IP 核复用技术——将已经通过验证的电路功能模块即 IP 模块集成到 SoC 系统上。如图 1 所示, 为 SoC 电路模拟部分即 4 个 A/D 转换器和 2 路模拟开关的结构图。该款 SoC 器件模拟部分包含的 A/D 转换器 (即 AD1、AD2、AD3、AD4) 和模拟开关就是 IP 核产品。IP 核类产品的引入, 保证了 SoC 器件中 A/D 转换器和模拟开关的各项性能指标, 并为测试工程师提供了详尽的技术资料, 从而提高了 SoC 模拟部分测试调试的效率。同其它 SoC 产品相同, 该款器件集成了多种类型的电路, 如果在封装过程中把每个独立的逻辑信号都作为管腿引出来, 无疑是不现实的, 因此管腿复用技术可以解决此问题。复用通道的不同功能是通过运行不同的逻辑时序来实现的。如图 1 所示, 对于被测电路来说, 模拟开关 3 和模拟开关 4 的最低位分别复用成为 AD3 和 AD4 的模拟输入端, 这从硬件上确保了 4 个 ADC 的模拟信号输入端都对应到电路的相应管腿。在实际测试过程中, 测试工程师通过在向量中施加一定的逻辑时序, 可以选通某一个 A/D 转换器并进行各种功能和参数测

收稿日期: 2020-05-15; 修回日期: 2020-07-01。

作者简介: 李明明 (1976-), 女, 黑龙江哈尔滨人, 硕士研究生, 高级工程师, 主要从事集成电路测试研发方向的研究。

试^[2]。同理，模拟开关部分也是通过此方法，选通某一个模拟开关并进行功能和参数的测试。

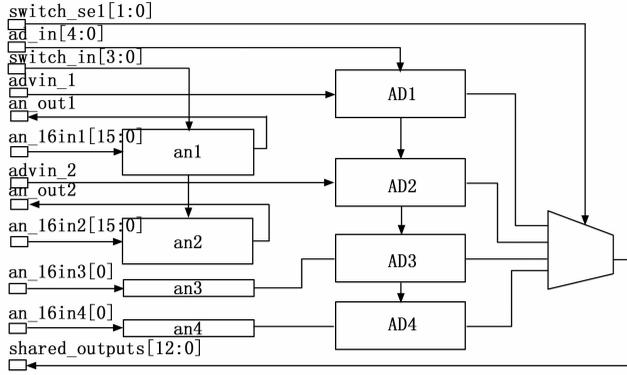


图 1 SOC 模拟部分结构图

2 自动测试系统资源的分配

该款 SoC 电路测试所采用的自动测试系统即 ATE，型号为 A575，它是由美国泰瑞达出品的高级混合信号测试系统。该测试机台在混合信号集成电路即 A/D、D/A 转换器等电路测试方面表现出众，然而同目前流行的 SOC 测试系统相比，A575 系统能够提供的直流 DC 源（本文涉及使用的 A575 有 5 个直流源）、数字通道（128 个数字通道）、任意波形发生器（两组 AWG）都很有限。因此若要实现该款电路模拟部分的测试，测试工程师需要合理地规划和分配 ATE 的硬件资源。

在测试准备阶段，设计工程师需要协同测试工程师，对器件的功能进行详尽的描述，提供测试要求。测试工程师根据测试需求和参数指标，确定测试机台，并将测试机台的硬件指标反馈给设计工程师。鉴于 SoC 电路功能复杂、引脚数量多、管腿多采用复用形式，因此设计人员需要根据测试人员提供的测试条件起草芯片的测试需求清单 checklist。

如本文提及的 SoC 电路，其 checklist 内容包含：模拟部分功能结构示意图、模拟部分测试有关的管腿、可接数字地或模拟地的管腿、芯片所含的电源类型等。如表 1 所示，为设计人员提供被测电路模拟部分项目清单的部分截图。

集成电路测试接口板的主要功能是将测试机台的硬件资源引到测试接口板上，通过将器件放入板上配备的高精度插座内，再通过对测试系统的编程控制实现了对被测电路通电、对指定管腿施加输入时序信号、采集输出信号等一系列测试操作。测试接口板的性能指标直接影响着被测电路的测试精准性，因此测试接口板是测试系统的重要组成部分。

此款被测电路模拟部分包含了 4 款 A/D 转换器，而测试机台只能提供一个模拟信号源，为确保对所有的转换器都进行测试操作，且避免使用继电器而引入的信号失真和误差，因此在设计测试接口板时，选用了传统的跳线帽方式进行不同 A/D 转换器的切换。这种方式虽然避免了 A/D 转换器模拟输入端之间的相互干扰，但是要完成所有 A/D 转换器的测试需要进行 4 次操作，不利于该产品大批量高效率的测试生产，这也将是测试工程师今后需要改进的地方。在对该电路测试接口板进行布线的时候，测试工程师采用了叠层布线的设计方式，将数字信号和模拟信号、数字源和模拟源、数字地和模拟地分别分层布线，避免了它们之间产生干扰。由于被测电路的数字信号的运行速度高达 50 Mhz 以上，为保证信号的精度和完整性，数字信号的走线长度尽可能保持一致，并进行阻抗匹配^[3]。对于芯片的运行基准——时钟信号，为确保其纯净度和精准性，在设计接口板时尽可能将时钟信号单独布在一层并在其周围加屏蔽线。此外，测试接口板适配器的选择也非常重要，除了不能对被测器件造成损伤等基本要素之外，适配器需满足被测器件的耐电压、电流、频率、温度等工作条件。为适应大批量的测试生产，适配器的使用次数也应满足要求。

表 1 被测电路模拟部分的项目清单

| 数字模拟管脚类型 | I/O 类型 | 管脚名称 | 功能 | 复用管脚 |
|----------|--------|----------------------|--|--|
| 数字 | I | switch_in[3:0] | 模拟开关的 16 路选择信号 | timerup[3:0] |
| 数字 | I | switch_sel[1:0] | 4 路模拟开关和 AD 的选择 | timerup[5:4] |
| 数字 | I | ad_in[4:0] | AD 控制输入信号，从高位到低位针对：WRB、RDB、PD_BIAS_GEN、SLEEP、LOW_SPEED | clke[4:0] |
| 数字 | O | shared_outputs[12:0] | INTRB、ADC[11:0] | EXRAM1, EXRAM2, EXRAM3, timer9, timer8, timer7, timer6, timer5, timer4, timer3, timer2, timer1, timer0 |
| 数字 | I | ad_clk | ADC 时钟信号输入管脚 V | |
| 数字 | I | tmode0 | 测试模式控制 | |
| 数字 | I | tmode1 | 测试模式控制 | |
| 模拟 | I | advin_1 | ADC1 输入管脚 | |
| 模拟 | I | advin_2 | ADC2 输入管脚 | |
| 模拟 | O | an_out1 | 第一路 16 位模拟开关输出 | |
| 模拟 | O | an_out2 | 第二路 16 位模拟开关输出 | |
| 模拟 | I | an_16in1[15:0] | 第一路 16 位模拟开关 16 位输入 | |
| 模拟 | I | an_16in2[15:0] | 第二路 16 位模拟开关 16 位输入 | |

3 测试向量的生成

在自动测试系统上验证集成电路功能的主要手段通常是通过运行测试向量来实现的^[4]。对于单纯的数字电路来说,通常由设计人员提供仿真文件(如 VCD、WGL 等类型),测试工程师利用 test design software (TDS) 等自动转换软件将仿真文件转换成某一型号自动测试系统能够识别的测试向量文本文件,再经过修改、编译等操作生成测试向量。对于混合信号集成电路的测试,由于涉及到模拟信号的产生或采样、时钟同步、数字信号的采样和处理等操作,因此如 A/D 和 D/A 转换器等典型的混合信号集成电路的测试向量通常由测试工程师编写来完成。

本文讨论的 SoC 电路模拟部分,虽然只考虑转换器和模拟开关的测试实现,但它们都隶属于一个 SoC 系统内,通道的复用选择、A/D 转换器的选通、模拟开关的选择等操作都需要数字信号的逻辑控制来完成,然而该电路数字信号众多,手工编写向量是不现实的,因此该款被测电路测试向量的生成是通过将自动转换软件如 TDS 软件等和手工编写相结合的方法来实现的。在对本款 SoC 模拟部分进行测试向量生成的过程中,首先由设计工程师提供芯片控制部分的仿真文件,测试工程师使用 TDS 软件进行转换,如图 2 所示为由 TDS 软件转换后的向量图形;然后根据选通的模拟模块性能特征(某一款 A/D 转换器或模拟开关)在自动转换向量文本上手工编写测试向量;将软件自动转换和手工编写相结合,形成测试向量文本文件,再经过测试系统编译生成最终的测试向量。



图 2 TDS 转换后向量图形

4 测试技术的应用

4.1 A/D 转换器测试技术的应用

A/D 转换器电路是一款将模拟信号转换为数字信号的电路。A/D 转换器的作用是将时间连续、幅度连续的模拟量转化为时间离散、幅度也离散的数字信号。因此,在对 A/D 转换器电路的测试就是对转换器模拟输入端口加载动态或静态波形,电路完成信号转换后,在对数字输出端口的信号进行采样计算的过程^[5]。

该款 SoC 器件包含 4 个 12 位、1 Msps 的 A/D 转换器电路。作为 SoC 电路内嵌的 IP 核,在对模拟部分进行测试时,需要在整个电路系统内通过控制信号选通指定的 A/D

转换器并对其进行测试检测和参数评估。

在对被测 SoC 内的 A/D 转换器进行测试研发时,测试工程师考量的参数主要有动态测试参数和线性测试参数。动态参数主要包括信噪比(SNR)、谐波失真度(THD)等参数。通常情况下,A/D 转换器的动态参数是利用 ATE 的任意波形源在被测电路模拟信号输入端口加载某一个固定频率的波形,并在数字端采集转换信号,最后对测试结果进行分析。在对动态参数进行测试分析的时候,需要将转换器数字端口输出的数字信号进行处理,即通过快速傅里叶变换(FFT)将时域信号转化为频域信号,再对频谱信号进行计算和分析。如图 3 所示,为一款 A/D 转换器测试时应用 FFT 变换的示意图。处理后得到的频域信号,经过信号处理、统计和计算可以得到一些有用的信息(包括噪声、主频信号强度、谐波信号、采样频率甚至是抖动误差)。

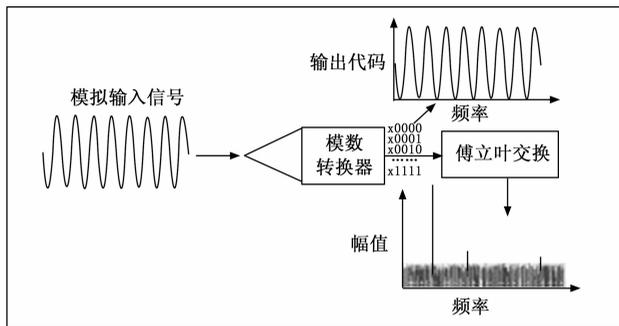


图 3 A/D 转换器测试时应用 FFT 变换示意图

为确保 A/D 转换器能够进行正常的信号转换工作,能够获得完整波形的转换信号,测试工程师应该严格按照 Nyquist 采样定律对被测电路加载某一频率固定周期数的动态波形(如正弦波),对信号输出端口设置合理的采样点,从而实现在 A/D 转换器测试的过程中,采集到的转换数据能够包含完整的输入周期和描述信息^[6]。此外,在 A/D 转换器测试时应用 Nyquist 采样定律还能保证经过傅里叶变换后数据内的频率成分分布在离散的频段中,便于测试工程师对频谱信息进行提取和分析。Nyquist 采样公式如下所示,其中 F_T 为测试频率、 M 为采样数量、 F_s 为采样频率、 N 为测试周期。

$$\frac{M}{F_t} = \frac{N}{F_s} \quad (\text{其中 } M \text{ 和 } N \text{ 为互质数})$$

为确保信号的一致性和完整性,该款 SoC 器件内的 A/D 转换器测试也使用了 Nyquist 采样定律^[7]。在进行 A/D 转换器动态参数的测试研发时,测试工程师使用 1.0 Mhz 的采样频率对采样周期数为 4 096 的转换信号进行处理和计算。具体设置如下式所示,从而保证了 A/D 转换器在指定的转换时间内能够输入理想的(反映输入模拟信号特征的)采样信号。

$$\frac{41}{F_t} = \frac{4\ 096}{1.0\ \text{Mhz}} \quad (\text{其中 } M = 41, N = 4\ 096)$$

A/D 转换器的线性参数包含：增益误差、偏移误差、积分非线性 (INL) 和微分非线性 (DNL) 误差，这些参数表征了转换器对静止的模拟信号转换成数字信号的性能。DNL 误差定义为实际量化台阶与对应于 1 LSB 的理想值之间的差异，INL 误差表示实际传输函数背离直线的程度，以 LSB 或满量程的百分比 (FSR) 来度量，由此可见，线性参数主要关注具体电平与相应数字代码之间的关系。本文将主要讨论 INL 和 DNL 的测试方法。

对被测 SoC 器件的某一款 A/D 转换器的线性参数进行测试时，在转换器模拟信号输入端输入全幅度的一个周期的斜波，在转换器数字端口进行采样，然后将采集到的数据送到计算机系统内进行处理和计算^[8]。如图 4 所示为 A/D 转换器线性参数测试时的统计直方图。统计直方图是一种几何形图表，它是根据从测试过程中收集来的数据分布情况，画成以组距为底边、以频数为高度的一系列连接起来的直方型矩形图。测试工程师使用统计直方图对测试结果进行信号处理和分析，并计算出线性参数 INL 和 DNL。

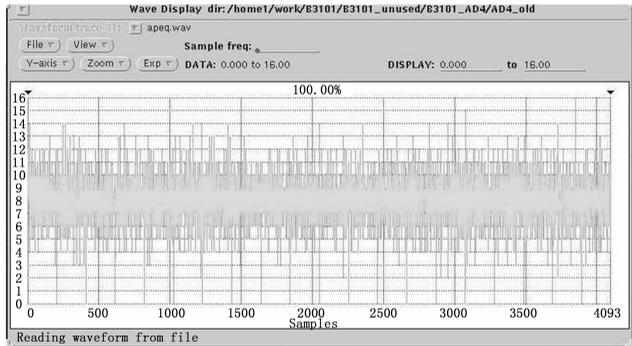


图 4 A/D 转换器线性参数测试直方图

4.2 模拟开关测试技术的应用

模拟开关是一种三稳态电路，它可以根据选通端的电平来决定输入端与输出端的状态。当选通端处在选通状态时，电路输出端的状态取决于输入端的状态；当选通端处于截止状态时，则不管输入端的电平如何，输出端都呈高阻状态。模拟开关电路在电子系统中的主要作用是接信号或断开信号。在本文讨论的 SoC 器件中，模拟开关主要是完成信号链路中的信号切换功能。模拟开关电路的测试参数主要包括：通道选择功能测试、导通电阻、截止电流、开启时间、隔离度等。模拟开关的测试可以参照 GB/T14028-1992 即《模拟开关测试方法》来完成。被测 SoC 器件包括 4 个 12 路的模拟开关，其中两个模拟开关含在芯片内部，没有管腿引出来，其功能通过内部信号控制来实现，因此只能对另外两个模拟开关进行测试研发。本文将主要针对通道选择功能和隔离度这两个参数进行讨论。

模拟开关的通道选择功能主要通过运行测试向量来实现^[9]。测试工程师在向量中对各个模拟开关施加不同的逻辑电平，选择导通某一模拟通路并在输出端口进行窗口电平比较。值得注意的是，为确保测试能够覆盖到所有的开关通道，并能够识别出哪个开关通道被选通，因此在编制

此功能向量时要保证一次只能选通一个模拟通路且其余的模拟通路均处于截止状态。这种测试方法在对导通电阻、开启时间等其它参数的测试时也适用。

隔离度是模拟开关处于截止状态时输入信号对输出信号的幅度比。通过施加控制信号或者运行某一向量，使得模拟开关处于截止状态；在被测的开关的输入端施加一定幅度和频率的正弦信号，在输出端口采集测试结果，最后按照下列公式计算出隔离度 K_{OIRR} ^[10]。本文涉及的模拟开关为 IP 核，在 SoC 封装前已经完成全参数测试，为确保测试生产效率，因此在模拟开关测试未包含隔离度参数。

$$K_{IORR} = 20 \log \left| \frac{V_s}{V_D} \right| \quad (\text{其中 } V_s \text{ 为正弦信号}, V_D \text{ 为输出信号})$$

5 实验结果与分析

如图 5 所示为国产 SoC 电路模拟部分测试结果的部分截图。通过大量的生产实验，我们发现在正常的工作环境下，电路内嵌的 4 款 A/D 转换器和两款模拟开关被电路系统选通后都能够独立地完成工作。4 个 A/D 转换器之间参数指标差异很小，信噪比达到 66 dB 以上，有效位达到 10 位左右，完全满足 SoC 器件的工作需求。两个模拟开关之间的切换完全能够通过电路系统内控制指令来完成，其开关速度和准确性均能够满足 SoC 器件的工作需求。

| | | | | | |
|-----|-------------|-------------|----------|----|------------|
| 370 | Current a18 | power | -1.00 ua | << | 568.75 ua |
| 375 | Current d18 | power | -1.00 ua | << | 6146.88 ua |
| 376 | Current a33 | power | -1.00 ua | << | 53.12 ua |
| 377 | Current d33 | power | -1.00 ua | << | 181.50 ua |
| 400 | SNR_IW | dyn_test | 56.00 db | << | 66.19 db |
| 401 | THD_IW | dyn_test1 | | << | 73.04 db |
| 410 | THD_200k | dyn_test1 | 56.00 db | << | 74.61 db |
| 450 | DNL_max | static_test | | << | 1.16 lsb |
| 451 | DNL_min | static_test | -5.00 ls | << | -0.87 lsb |
| 452 | INL_max | static_test | | << | 1.36 lsb |
| 453 | INL_min | static_test | -8.00 ls | << | -0.70 lsb |
| 500 | offseterr | static_test | -10.00 l | << | -3.51 lsb |

| | | | | | |
|-----|-------------|----------|------|---------------|---------------|
| 600 | func_t | Pattern: | func | Failing Pins: | 0 |
| 700 | R_out_an100 | Con | | 21 | ohm << 40 ohm |
| 701 | R_out_an101 | Con | | 17 | ohm << 40 ohm |
| 702 | R_out_an102 | Con | | 21 | ohm << 40 ohm |
| 703 | R_out_an103 | Con | | 17 | ohm << 40 ohm |
| 704 | R_out_an104 | Con | | 23 | ohm << 40 ohm |
| 705 | R_out_an105 | Con | | 23 | ohm << 40 ohm |
| 706 | R_out_an106 | Con | | 25 | ohm << 40 ohm |
| 707 | R_out_an107 | Con | | 17 | ohm << 40 ohm |
| 708 | R_out_an108 | Con | | 24 | ohm << 40 ohm |
| 709 | R_out_an109 | Con | | 24 | ohm << 40 ohm |
| 710 | R_out_an110 | Con | | 25 | ohm << 40 ohm |
| 711 | R_out_an111 | Con | | 17 | ohm << 40 ohm |
| 712 | R_out_an112 | Con | | 17 | ohm << 40 ohm |
| 713 | R_out_an113 | Con | | 28 | ohm << 40 ohm |

图 5 国产 SoC 器件模拟部分测试部分截图

经过批量生产，测试工程师发现电路内嵌的第 2 个 A/D 转换器电路在低温测试环境下，有极少数电路（数量 < 1%）会表现信噪比下降，即使更换测试接口板也无法改善。当测试温度恢复到常温后，低温失效的 A/D 转换器恢复正常，由此我们排除了测试接口板的原因。测试工程师将此情况同设计工程师、封装工艺师进行沟通，争取在后续的工作中，不断完善此 SoC 器件的设计、封装工艺、测试解决方案，旨在进一步提升国产 SoC 电路的各项性能指标。

6 结束语

本文就一款国产 SoC 器件模拟部分的测试进行了描述。通过测试前，通过对硬件资源进行合理地规划和分配、在测试调试过程中运用各种软件资源和测试方法，完成了这款复杂芯片模拟部分的测试。目前，这个测试项目已经通过用户的验收，完成了多个批次的生产任务。因此，目前这种为国产 SoC 模拟部分提供的测试解决方案能够满足各

项需求, 是合理可行的。然而, 随着集成电路特别是 SoC 器件的飞速发展, 对电路测试也提出了新的挑战。超大规模、功能强大的自动测试系统势必成为测试 SoC 器件的主流机台。此外, 为确保批量测试生产的效率, 在同一台 ATE 上进行 SoC 器件的整体测试 (包括数字信号部分、模拟信号部分、混合信号部分等) 是必然和必须的。希望本文能为此提供一点技术帮助。

参考文献:

- [1] 张 东. 我国集成电路测试产业发展的探讨 [J]. 封装与测试, 2002, 34 (10): 86-87.
- [2] 吴京燕, 陈大为. 数字集成电路测试设备量值溯源技术研究 [J]. 国外电子测量技术, 2000 (S): 11-12.
- [3] 高 成, 张明杰, 黄姣英. 自动测试设备测试接口板可靠性的评审方法与要求 [J]. 武汉理工大学学报, 2018, 1: 109-110.

(上接第 22 页)

而传统的航天器相对位姿测量方法测量步骤很少, 但是根据测量结果要进行大量的计算, 并且一处计算结果失误, 整个航天器的相对位姿测量就是失败的。在实验 32 分钟时, 基于 Rodrigues 参数交互模型航天器的相对位姿测量方法时, 测量精确度得到了大幅度提高, 然后传统航天器的相对位姿测量方法的整个过程是一个平缓的曲线, 可能在测量过程中出现了意外事故, 实验无法进行前进, 所以说明了本文方法具有高效性。

综上所述, 基于 Rodrigues 参数交互模型的航天器相对位姿测量技术更加完善, 测量结果准确, 测量时间短, 具有高效性。

5 结束语

本文在传统航天器相对位姿测量技术的基础上, 基于 Rodrigues 参数交互模型研究了一种新的航天器相对位姿测量技术。通过罗德里格旋转公式和四元数定理定义 Rodrigues 参数交互模型的三维坐标系, 继而提取航天器设备的角特征和椭圆特征, 根据两个特征的相同特征向量, 提取航天器的相对位姿特征, 最后根据航天器的相对位姿特征进行相对位姿测量。经过本文实验研究, 表明基于 Rodrigues 参数交互模型航天器相对位姿测量技术测量的精确度比传统技术高出 25.88%。

参考文献:

- [1] 郁 丰, 赵 依, 汪永生. 基于点云矩形面特征的故障航天器位姿测量 [J]. 中国惯性技术学报, 2018, 26 (2): 255-260.
- [2] 郝 洁, 李高峰, 孙 雷, 等. 基于视觉标志间相对位姿的可变形臂标定方法 [J]. 自动化学报, 2018, 44 (8): 1413-1424.
- [3] 陈冠宇, 成群林, 张解语, 等. 基于多传感器测量的航天器舱段自动对接位姿调整方法 [J]. 北京航空航天大学学报, 2019, 45 (6): 1232-1239.
- [4] 张亚婉. 基于末端位姿修正的机器人可变形臂稳态控制算法 [J]. 国外电子测量技术, 2019, 13 (6): 43-47.

- [4] 刘全喜, 何怡刚, 刘美容. SoC 中混合信号的测试 [J]. 测控技术, 2006 (3): 95-96.
- [5] 鞠家欣, 姜岩峰, 杨 兵, 等. 基于 CredenceGemini500 的内嵌式 AD 转换器测试方法研究 [J]. 电子测试, 2010 (1): 34-35.
- [6] Andrew Swaneck. 嵌入式半导体器件混合信号测试策略 [J]. Microchip Technology Inc, 2002, 10: 1-2.
- [7] Mark Burns, Gordan W. Roberts. An introduction to mixed-signal IC test and measurement [M]. 2007: 260-262.
- [8] 罗业平. A/D 转换芯片测试方法及应用 [J]. 信息与电子工程, 2005, 3 (2): 124-125.
- [9] 中华人民共和国国家质量监督检验检疫总局、中国国家标准化管理委员会, GB/T14028-1992 模拟开关测试方法 [S]. 1992.
- [10] 魏 军. 模拟开关测试方法探讨 [J]. 电子与封装, 2015, 15 (10): 5-8.
- [5] 张科备, 王大轶, 王有懿. UKF 位姿估计的超静平台耦合模型参数辨识 [J]. 宇航学报, 2017, 38 (12): 1289-1296.
- [6] 李松洋, 白瑞林, 李 杜. 基于 PMPD 的工业机器人几何参数标定方法 [J]. 计算机工程, 2018, 44 (1): 17-22.
- [7] 王中宇, 李亚茹, 郝仁杰, 等. 基于点特征的单目视觉位姿测量算法 [J]. 红外与激光工程, 2019, 48 (5): 159-166.
- [8] 吕耀宇, 顾营迎, 高瞻宇, 等. 空间协同位姿单目视觉测量系统设计与实验 [J]. 激光与光电子学进展, 2017, 54 (12): 326-339.
- [9] 陈至坤, 胡连军, 王 一, 等. 基于角度约束的目标位姿测量二义性剔除方法 [J]. 应用光学, 2018, 39 (1): 107-111.
- [10] 冯 婕, 李豫东, 文 林, 等. CMOS 传感器辐射损伤对视觉位姿测量系统性能的影响机制 [J]. 红外与激光工程, 2017, 46 (B12): 69-73.
- [11] 张科备, 王大轶, 王有懿. UKF 位姿估计的超静平台耦合模型参数辨识 [J]. 宇航学报, 2017, 38 (12): 1289-1296.
- [12] 张 一, 姜 挺, 江刚武, 等. 特征法视觉 SLAM 逆深度滤波的三维重建 [J]. 测绘学报, 2019, 48 (6): 708-717.
- [13] 王营华, 宋光明, 刘盛松, 等. 一种视觉引导的作业型飞行器机器人设计 [J]. 机器人, 2019, 41 (3): 353-361.
- [14] 顾营迎, 王 立, 华宝成, 等. 一种面向空间非合作目标位姿测量应用的三维点云滤波算法 [J]. 应用光学, 2019, 40 (2): 210-216.
- [15] 杨贵强, 刘玉君, 李 瑞, 等. M 估计的抗差匹配算法及收敛性分析 [J]. 哈尔滨工程大学学报, 2019, 40 (9): 1555-1561.
- [16] 于 灏, 杜华军, 蔡莹皓, 等. 基于改进 SIFT-ICP 算法的物体点云建模方法 [J]. 高技术通讯, 2019, 29 (8): 750-757.
- [17] 贾松敏, 丁明超, 张国梁. RTM 框架下基于点线特征的视觉 SLAM 算法 [J]. 机器人, 2019, 41 (3): 384-391.
- [18] 金贺荣, 刘 达. 面向筒类舱段自动装配的两点定位调姿方法 [J]. 中国机械工程, 2018, 29 (12): 1467-1474.
- [19] 沈 鹏, 徐 青, 邢 帅, 等. 一种基于序列立体观测的非合作目标位姿监测方法 [J]. 测绘科学技术学报, 2017, 34 (6): 633-638.
- [20] 鲍继宇, 王 龙, 董新民. 硬管式无人机 AAR 双目视觉导航算法研究 [J]. 应用光学, 2017, 38 (6): 910-916.