

一种高速 1553B 总线控制器自动测试平台的开发

牛文娟, 张方, 饶张飞

(西安微电子技术研究所, 西安 710054)

摘要: 高速 1553B 总线控制器自动测试系统的开发是基于通用测量仪器搭建的测试平台, 应用高速 1553B 总线协议分析软件实现总线信号电气特性参数的自动测试和协议功能的检查; 自动测试平台中数字存储示波器对总线信号进行采集、处理和测量, 任意波形发生器模拟仿真高速 1553B 总线编码信号和总线错误注入信号, 基于 Matlab 开发自动测试程序, 完成对高速 1553B 总线协议的解码分析; 使用国产 4 Mbps 1553B 总线控制器芯片对自动测试系统进行验证, 对总线信号的幅值和畸变电压等参数进行测试, 并对总线协议的正确性进行检查; 验证结果表明, 测试平台能够实现 4M1553B 总线控制器电气参数和协议正确性的可靠测试; 该测试系统开发难度低, 可以满足高速 1553B 总线控制器在设计和调试阶段的自动测试需求。

关键词: 高速 1553B 总线; 电气特性参数测试; 协议功能检查; 总线错误注入

Development of Automatic Test Platform of a High-speed 1553B Bus Controller

Niu Wenjuan, Zhang Fang, Rao Zhangfei

(Xi'an Microelectronic Technology Institute, Xi'an 710054, China)

Abstract: Development of automatic test system for high-speed 1553B bus controller is based on the universal measuring instrument to build the test platform. The application of high-speed 1553B bus protocol analysis software realizes the electrical characteristic parameter test and protocol function check for the bus signal. The digital storage oscilloscope acquires, stores and measures the bus signal, the arbitrary waveform generator simulations high-speed 1553B bus coded signal and the bus error injection signal. The automatic test procedures based on Matlab complete the high-speed 1553B bus protocol decoding analysis. Domestic chips 4 Mbps 1553B bus controller is used to verify the test system, the amplitude and distortion voltage residual voltage of the bus signal are tested, and the correctness of the bus protocol is checked. The verification results show that test platform can realize the reliable test of electrical characteristic parameter and protocol correctness. The test system has the characteristics of low development difficulty, can meet automatic of testing requirements of high-speed 1553B bus controller in the design and debugging stage.

Keywords: high-speed 1553B bus; electrical characteristic parameter test; protocol function check; bus error injection

0 引言

1553B 总线是一种指令/响应式串行总线标准, 在我国航空、航天和武器系统装备中被广泛应用。美国空军制订的数字式时分指令/响应式复用数据总线协议标准, 数据传输速率为 1 Mb/s^[1], 难以适应当前系统对总线高带宽的需求。因此对高速 1553B 总线的研究十分必要, 文献 [2] 介绍了 2M 1553B 总线仿真卡的硬件和软件设计与实现, 并对仿真卡的协议符合性和电气特性进行验证。文献 [3] 提出了一种自主研发的数据传输速率为 10 Mb/s 的 1553B 总线控制器, 并对其性能指标和可靠性等进行了验证, 验证结果表明满足相关规范的要求。文献 [4] 参考 1 Mb/s 远程终端有效性测试办法, 研制了高速 1553B 总线有效性测试平台, 该测试平台能够支持高速 1553B 板卡的

有效性测试。文献 [5] 设计了基于 DSP 的 1553B 总线芯片测试系统, 对 BU-61580 系列芯片的内部存储器的功能和总线传输数据的正确性进行测试。

随着高速 1553B 总线产品的出现和在国防军工领域的不断应用, 对高速 1553B 总线产品的测试要求在不断提高^[6]。本文提出一种高速 1553B 总线控制器自动测试系统, 该测试系统的开发基于通用测量仪器平台, 具有开发周期短、难度低和可靠性高的特点。使用国产芯片 LHB155304 对测试系统进行验证, 验证结果表明该测试系统可以实现对 4 M1553B 总线控制器电气特性参数的测试和总线协议功能的检查, 能够满足高速 1553B 总线控制器在设计调试阶段的测试需求。

1 高速 1553B 总线控制器测试项目介绍

高速 1553B 总线控制器一般是双冗余结构设计, 具有 A/B 两个通道, 可以在 BC、RT 和 MT 三种模式下工作。高速 1553B 通信系统中通常选择变压器耦合方式, 实现信号的可靠传输, 因此需要在变压器耦合方式下完成对 1553B

收稿日期: 2020-03-05; 修回日期: 2020-03-26。

作者简介: 牛文娟(1986-), 女, 山西襄汾人, 硕士, 高级工程师, 主要从事信息与电子专业方向的计量与测试应用研究。

总线控制器电气特性参数的测试和协议功能的检查^[7]。电气特性参数的测试包括以下 5 个方面: 1) 幅度 V_{PP} : $18.0\text{ V} \leq V_{PP} \leq 27.0\text{ V}$; 2) 上升下降时间 T_R/T_F : $100\text{ ns} \leq T_R/T_F \leq 300\text{ ns}$; 3) 过零稳定性: $\pm 25\text{ ns}$; 4) 输出波形过冲与扰动, 畸变电压 V_D : $1V_{D1} \leq 900\text{ mV}$; 5) 输出对称性, 残余电压 V_R : $1V_{R1} \leq 250\text{ mV}$ 。

高速 1553B 总线控制器总线协议功能的检查, 是通过搭建高速 1553B 总线通信仿真平台, 对总线控制器在 BC 和 RT 工作模式下协议编码的准确性进行检查。仿真平台还可以在总线数据中注入六种类型的消息差错, 验证高速 1553B 总线控制器对无效消息的响应。高速 1553B 总线六种差错注入类型分别为: 奇偶校验位差错、同步头差错、字长差错、双向编码差错、数据字连续性差错和消息长度差错^[8]。

2 高速 1553B 总线控制器自动测试平台设计

高速 1553B 总线控制器自动测试系统是基于通用测量仪器搭建的测试平台, 应用高速 1553B 总线协议分析软件, 实现电气特性参数的自动测试和协议功能检查的目的。高速 1553B 总线控制器自动测试平台由数字存储示波器、任意波形发生器、高速 1553B 总线测试板和具有各种 LAN、USB 和 GPIB 板卡接口的工控计算机组成, 自动测试平台如图 1 所示。其中工控计算机使用 LAN 接口与数字存储示波器进行通信, 实现测试命令的下发和测试数据的上传功能, 使用 GPIB 控制任意波形发生器产生各种 1553B 总线信号和差错注入信号。

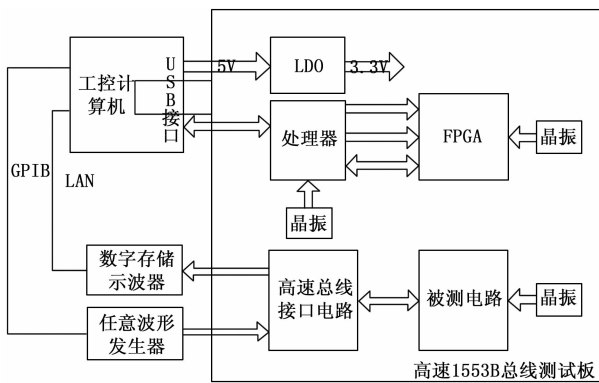


图 1 自动测试平台系统框图

2.1 高速 1553B 总线测试板设计

高速 1553B 总线测试板由供电电路、时钟电路、控制电路、逻辑电路和高速 1553B 总线接口电路组成^[9]。工控计算机通过 USB 接口为高速 1553B 总线测试板供电, 供电电路将 +5 V 的电压转换成 +3.3 V 的电压, 为测试板中的各个模块提供供电电压。时钟电路的主要器件为晶振, 为测试板中的逻辑电路和 1553B 总线控制器提供相应的工作时序信号。

工控计算机通过 USB 接口向控制电路 ARM 中写入控制程序, 包括控制信号、地址信号和数据信号, 这些信号送入逻辑电路 FPGA 中, 完成逻辑控制、地址译码和数据

处理等功能, 实现高速 1553B 总线控制器的消息编辑、工作模式配置和初始化复位控制等功能。高速 1553B 总线接口电路由隔离耦合电路和阻抗匹配网络构成, 隔离耦合电路分别使用隔离变压器和耦合变压器实现高速 1553B 总线信号的隔离。阻抗匹配网络由 5 个阻值为 $93.1\ \Omega$ 的电阻组成, 保证高速 1553B 总线接口阻抗的匹配。

系统上电后由工控计算机通过 USB 接口向高速 1553B 总线测试板发送控制信号, 板载处理器接收到控制指令后启动 1553 配置程序, 对被测 1553 电路进行工作模式等相关配置, 这些配置信号传输至 FPGA 完成译码和时序控制等逻辑后送至被测电路, 完成对被测电路的相关初始化配置。当被测电路接收到任意波形发生器发送的符合曼彻斯特 II 型编码规则的 1553 波形时会响应总线消息, 此时示波器在同步实时采集总线上的数据, 实现对高速 1553B 总线控制器的测试。

2.2 数字存储示波器和任意波形发生器的配置

数字存储示波器是高速 1553B 总线控制器自动测试系统中最重要的部分, 利用数字存储示波器高性能的信号采集、处理和测量能力, 为高速 1553B 总线信号的可靠测试提供前提。数字存储示波器选用 Tek 的 MDO4104C, 示波器的模拟带宽为 1 GHz, 最高采样速率为 5 GS/s, 最大存储深度为 20 MS。数字存储示波器首先对高速 1553B 总线信号进行前端预处理, 再通过内部高精度的 A/D 转换, 将采样数字信号保存至示波器的存储器中。由于高速 1553B 总线信号为差分信号, 因此使用数字存储示波器的双通道对总线信号进行测量, 并使用双通道间的减法运算实现对总线信号的正确测量。

任意波形发生器用来模拟仿真高速 1553B 总线编码信号, 采用 Keysight 的任意波形发生器 81150A, DAC 采样速率为 2 GS/s, 分辨率为 14 bit, 最高频率为 120 MHz。根据 1553B 总线的编码规则, 编写不同的 1553B 总线数据序列, 使用任意波形发生器的波形加载功能, 模拟 1553B 总线控制器的 BC 功能, 仿真产生高速 1553B 总线信号。利用任意波形发生器的正常输出和辅助输出两个端口, 产生波形幅度为 9 V 的差分信号, 通过阻抗匹配网络的衰减变为 3 V, 满足高速 1553B 总线控制器测试中对发出信号幅值的要求。

2.3 高速 1553B 总线测试系统的功能实现

测试高速 1553B 总线控制器的电气特性参数时, 直接使用示波器的波形参数测量功能, 对 1553B 总线控制器分别在 BC 和 RT 工作模式下的幅度、上升下降时间和脉冲宽度进行测试。其中, 畸变电压和残余电压的测试首先要对高速 1553B 总线数据进行解码分析, 确定最后一个过零点位置后, 才能计算出相应的电压值。

总线协议功能的检查是在高速 1553B 总线协议分析软件对总线数据解码分析的基础上实现的。当 1553B 总线控制器工作在 BC 模式下时, 输出端连接一个 $70\ \Omega$ 的匹配电阻作为负载, 并使用数字存储示波器对总线上的信号进行

监控。首先, 设置示波器的垂直与水平分辨率和存储深度等参数, 能够对总线消息进行完整采集与存储。然后, 由高速 1553B 总线协议分析软件下载示波器内的存储数据, 调用高速 1553B 总线协议解码程序, 完成对总线数据的分析。最后, 根据软件分析结果, 判断 BC 工作模式下总线协议的正确性。

当 1553B 总线控制器工作在 RT 模式时, 将任意波形发生器使用差分的方式连接至 1553B 总线测试板, 并使用数字存储示波器对总线上的信号进行监控。首先, 设置总线控制器的 RT 地址和子地址, 根据 RT 地址信息编辑 1553B 总线波形序列。然后任意波形发生器加载 1553B 总线波形数据并输出, 由高速 1553B 总线协议分析软件对示波器采集的总线数据进行解码分析, 判断 RT 工作模式下总线协议的正确性。根据高速 1553B 总线协议的编码规则, 编辑六种类型的总线数据差错信号, 使用任意波形发生器分别加载这些包含错误的总线数据波形, 检查 RT 工作模式下高速 1553B 总线控制器的响应。

3 高速 1553B 总线控制器自动测试程序设计

高速 1553B 总线控制器自动测试系统是使用 Matlab 开发的, 编译打包为能够独立安装运行的程序。自动测试程序包含 1553B 总线控制器 BC 工作模式和 RT 工作模式两个测试模块, 并调用 1553B 总线控制器工作模式配置、高速 1553B 总线协议解码和 1553B 总线消息差错注入 3 个子程序。

3.1 高速 1553B 总线控制器自动测试模块

高速 1553B 总线控制器 BC 工作模式的测试过程为: 首先调用 1553B 总线控制器工作模式配置程序, 将 1553B 总线控制器初始化为 BC 工作模式。BC 初始化过程中完成对中断屏蔽、故障重发和时间标志等寄存器的配置, 写入指令消息的状态字、消息时间间隔和消息块地址等信息; 然后自动测试程序对数字存储示波器进行设置, 使用示波器的 MEASurement 命令函数对 1553B 总线信号的电气性能参数进行测试; 最后, 调用高速 1553B 总线协议解码程序对 1553B 总线信号进行分析, 将总线解码信息与 BC 初始化写入的消息进行比对, 完成 BC 工作模式下 1553B 总线协议正确性的检查。

高速 1553B 总线控制器 RT 工作模式的测试过程为: 首先调用 1553B 总线控制器工作模式配置程序, 将 1553B 总线控制器初始化为 RT 工作模式。RT 初始化过程中完成对 1553A/B 通道、方式指令和响应超时等寄存器的配置, 设置广播消息、接收发送指令和 RT 地址等信息; 然后自动测试程序对任意波形发生器进行设置, 使用任意波形发生器的 FUNCtion: SHApe 命令函数加载 1553B 总线波形数据, 模拟仿真 1553B 总线信号; 第三步, 自动测试程序对数字存储示波器进行设置, 使用示波器的 MEASurement 命令函数对 1553B 总线信号的电气性能参数进行测试; 第四步, 调用高速 1553B 总线协议解码程序对 1553B 总线信号进行分析, 查看总线解码信息是否正确响应, 完成 RT 工作

模式下 1553B 总线协议正确性的检查; 最后, 通过调用 1553B 总线消息差错注入子程序, 分别加载六种错误类型的总线波形数据, 验证 RT 工作模式下高速 1553B 总线控制器对无效消息的响应。

3.2 高速 1553B 总线协议解码程序设计

高速 1553B 总线协议解码程序是 1553B 总线控制器自动测试系统的核心, 决定了自动测试系统的准确性和可靠性。为了提高 1553B 总线协议解码的高效性, 高速 1553B 总线协议解码程序设计中首先将模拟数据转换成数字数据, 通过对 1553B 总线每比特位上数字数据平均值的计算, 确定总线数据每比特高、低位对应的逻辑值, 最终解码出正确的高速 1553B 总线协议信息^[10]。

高速 1553B 总线协议解码程序主要包括读取数据文件、同步头检测、串行数据解码和保存解码数据四部分。高速 1553B 总线协议解码程序的设计流程如图 2 所示, 其中, num 为每个采样点的序号, SL 为示波器的采样长度, $num \leq SL$ 。 N 为同步头的数量, H 为每个同步头的序号, $H \leq N$, 高速 1553B 总线协议解码程序还会分析出每个有效同步头的采样点位置, 根据示波器设置的采样间隔计算出对应的时间位置, 便于实现畸变电压和残余电压的自动测试。

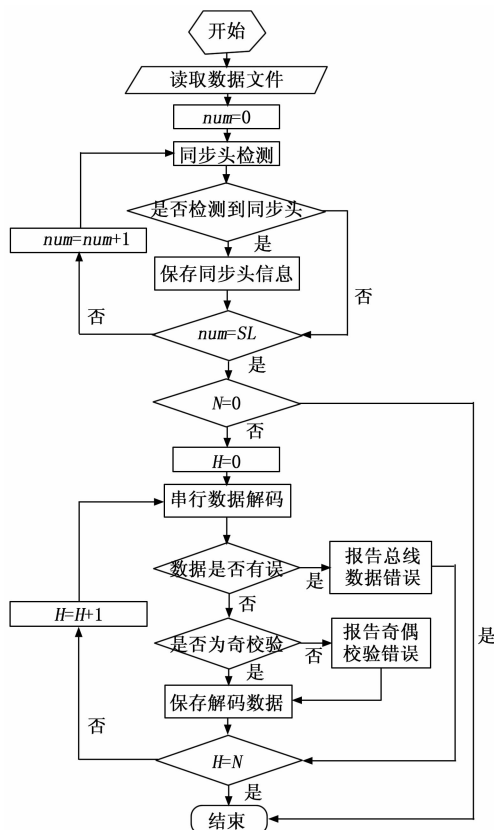


图 2 1553B 协议解码程序设计流程图

4 高速 1553B 总线控制器自动测试系统的验证

使用西安微电子技术研究所研制的 4Mbps1553B 总线控制器 LHB155304 对高速 1553B 总线控制器自动测试系统