

一种用于高能离子注入机射频加速的数字移相器设计

刘 辉¹, 王新辉¹, 杨 追², 周志英¹

(1. 长沙学院 电子信息与电气工程学院, 长沙 410022; 2. 湖南普奇地质勘探设备研究院, 长沙 410201)

摘要:设计了一种基于 STM32F405RGT6 微处理器和 AD9959 的高能离子注入机射频加速用数字移相器, 首先介绍了移相器的系统组成和工作原理及如何实现高能离子注入机多腔射频加速系统中射频电源的相位控制, 然后对微处理器、DDS 芯片 AD9959、时钟分配芯片 AD9510 等硬件电路原理和控制软件设计作了详细的介绍; 实验结果表明该移相器实现了 16 通道正弦信号输出, 输出波形频率和相位值分辨率分别高达 0.02 Hz 和 0.05°, 可以完成任意两路之间的相位差调节和设置; 该移相器结构简单, 性能稳定可靠, 能够满足高能离子注入机多腔射频加速系统中射频电源的相位控制要求。

关键词: STM32 微控制器; DDS 芯片 AD9959; 离子注入; 射频加速; 移相器

Design of a Digital Phase Shifter for RF Acceleration of High Energy Ion Implanter

Liu Hui¹, Wang Xinhui¹, Yang Zhui², Zhou Zhiying¹

(1. School of Electronic Information and Electrical Engineering, Changsha University, Changsha 410022, China;

2. Hunan Provincial Puqi Academy of Geological Prospecting Equipment, Changsha 410201, China)

Abstract: A digital phase shifter for RF acceleration of high energy ion implanter based on STM32F405RGT6 microprocessor and AD9959 is designed. Firstly, the system composition and working principle of the phase shifter and how to realize the phase control of RF power supply in the multicavity RF acceleration system of high energy ion implanter are introduced. Then the hardware circuit principle and control software design of microprocessor, DDS chip AD9959 and clock distribution chip AD9510 are introduced in detail. The experimental results show that the phase shifter realizes 16 channel sinusoidal signal output, and the resolution of output waveform frequency and phase value is up to 0.02 Hz and 0.05° respectively, and it can adjust and set the phase difference between any two channels. The phase shifter has simple structure, stable and reliable performance, and can meet the phase control requirements of the RF power supply in the multicavity RF acceleration system of the high energy ion implanter.

Keywords: STM32Micro controller; DDS chip AD9959; ion implantation; RF acceleration; phase shifter

0 引言

兆电子伏特 (MeV) 以上高能离子注入是微电子工艺中的一种重要的掺杂技术, 在大规模集成电路制造中有着广泛应用, 射频 (radio frequency) 加速是实现离子束高能量的关键技术^[1-2]。兆伏级高能离子注入一般采用线性双腔结构的射频谐振加速, 对离子束加速是用一系列双腔结构的射频谐振腔进行加速, 每个加速腔室均采用独立的射频功率电源系统, 每个双腔加速腔独立控制, 通过多级串联加速, 将离子束的能量提高至兆电子伏特以上。本文利用直接数字合成技术, 设计了一种高精度和稳定可靠的数字移相器, 保证射频功率电源时间相位正好与进入腔体的离子束同步, 满足 MeV 能量的离子注入机控制要求。

1 系统总体设计

本设计以 STM32 单片机作为微处理器, 由主控计算机, 通信接口电路, 石英晶体振荡器, 时钟分配芯片 AD9510, 直接数字式频率合成器 DDS (direct digital synthesizer) 芯片 AD9959, 16 路滤波放大电路和 16 路输出通道组成, 系统电路组成方框如图 1 所示。

STM32 处理器向 DDS 芯片的每一个输出通道写入输出正弦信号频率控制字、相位控制字和幅度控制字, 各输出通道写入的相位控制字不同, 输出的正弦波形就会产生相位差, 从而保证每个输出通道正弦信号频率和幅度一致且同步, 而相位差精确可调。

时钟分配芯片 AD9510 主要解决时钟信号送到每一个 DDS 芯片上的时间同步问题, 在多通道数字移相器印制电路板上, 每个 DDS 芯片距离时钟分配芯片 AD9510 的时钟线长短不同, 系统时钟频率是 500 MHz, 单个时钟周期为 2 ns。必须要考虑时钟线长短不同而导致的相移, STM32 处理器根据输出时钟到达各 DDS 芯片的不同时钟线长度, 向时钟分配芯片 AD9510 每路输出的寄存器写入不同的值,

收稿日期: 2020-04-11; 修回日期: 2020-04-28。

基金项目: 湖南省教育厅科学研究重点资助项目 (18A377)。

作者简介: 刘 辉 (1968-), 男, 湖南双峰人, 硕士, 教授, 主要从事智能控制技术应用方面的研究。

产生多组不同延时的时钟信号输出, 确保到达各 DDS 芯片输入引脚的高频工作时钟边沿对齐。

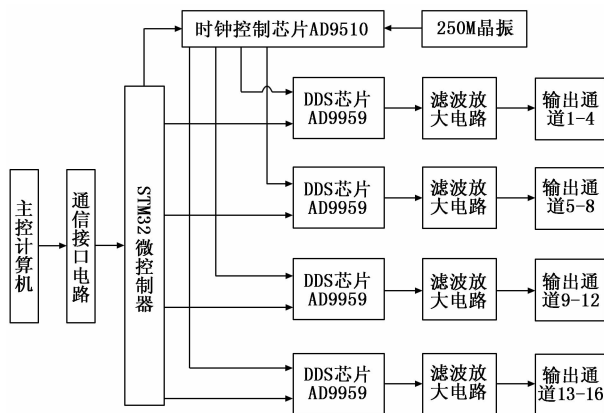


图1 系统电路方框图

如图2所示, 每个双腔加速腔中, 两边为电地极, 中间电极为加速电极。离子源发出的连续正离子束, 由射频加速腔进行调制、压缩, 形成间断的正离子束, 从电地极和中间电极的孔隙中穿过, 当正离子束通过前腔时, 如果中间电极上的电压正好为负半周, 进入的离子束被内部电场加速。加速后的离子束经过中间电极后, 进入后腔, 如果此时中间电极上电压正好变为正半周, 离子束就仍然被加速。由于离子束的能量不断增加, 速度越来越快, 之后的加速腔中间电极的波形就要根据不同能量的离子束进行同步调整, 使离子束进入该加速腔时正好是处于加速状态。通过多级串联, 将离子能量加速至 MeV 以上。

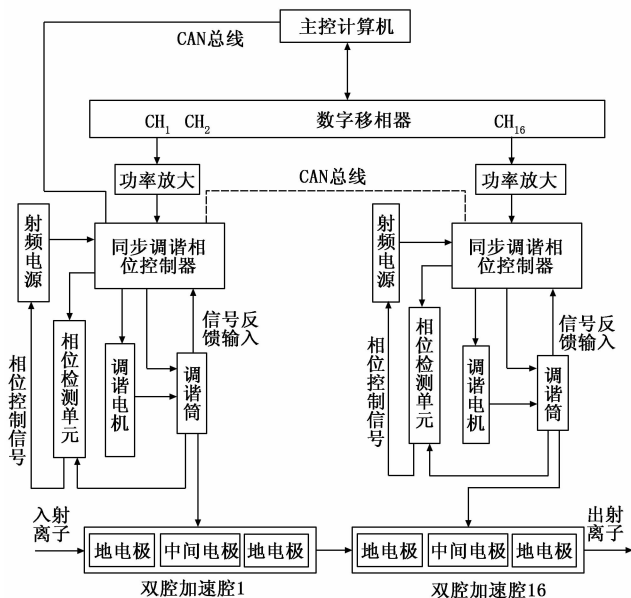


图2 相位控制原理框图

中间电极通过同步调谐相位控制器与射频电源连接, 数字移相器的各输出通道连接各同步调谐相位控制器。同步调谐相位控制器通过电压探头采集调谐筒内电极上电压信号送到相位检测单元输入端, 并将由数字移相器

某通道的输出信号经过功率放大电路放大后送到相位检测单元参考端作为基准同步信号, 相位检测单元根据基准同步信号及调谐筒内负载信号相位实时检测值的差值产生一个直流信号, 经过一个放大器放大去调控一个压控振荡器, 压控振荡器的输出经过二分频后去控制射频电源的同步端, 最终使得射频输入与基准同步信号一致并将输出相位锁定。

2 系统硬件设计

2.1 主控单元

主控单元选用 STM32F405RGT6 微处理器, 是带有 FPU 的 ARM Cortex-M4 内核的 32 位高性能 CPU, 自适应加速器, 允许 0 等待状态执行。处理器频率高达 168 MHz, 速度为 210 DMIPS。高达 192 + 4 Kbytes 的 SRAM 和 1 MB 的 Flash, 且配有 15 个通信接口、136 个快速 I/O 接口, 具有处理速度快、功耗低和较强的控制能力。STM32F405RGT6 微处理器负责移相器的控制, 通过串行通信接口接收上位主控计算机发送的控制命令和参数设置; 对 AD9510 芯片进行操控, 控制 AD9510 芯片输出四路不同延时的带有驱动输出的时钟信号; 对 AD9959 芯片进行操控, 控制 4 个 AD9959 芯片输出 16 通道不同相位、满足多腔同步射频加速的正弦信号。

2.2 AD9959 芯片接口电路设计

AD9959 芯片是美国 ADI 公司生产的一款高集成度高频率合成器, 能产生 500 MHz 的正弦波信号。该芯片内部含有四路直接数字频率合成 (DDS) 通道, 每个通道有一个专门的 32 位频率控制字, 14 位相位偏移控制字和一个 10 位输出振幅控制字, 各通道输出信号频率、相位、振幅都可以独立编程。所有通道共用一个系统时钟, 可以执行 16 级的频率、相位和幅度调制^[3]。

AD9959 使用节省空间的 56 脚 LFCSP 封装, 接口电路如图 3 所示, 本设计中使用的主要引脚功能如下:

MASTER_RESET: 高电平有效复位输入引脚, 将使 AD9959 内部寄存器复位到缺省状态;

PWR_DWN_CTL: 外部电源掉电控制引脚;

DAC_RSET: 输入引脚, DAC 设置参考电流, 通过一个 1.91 kΩ 电阻接地;

I/O_UPDATE: 输入引脚, 该脚的上升沿使 I/O 口缓冲中的数据送至激活的寄存器中, I/O_UPDATE 信号应与 SYNC_CLK 信号保持同步, 并须满足建立时间与保持时间的要求, 以保证到 DAC 输出的数据有固定的延迟管道;

SCLK: I/O 操作的串行数据时钟, 数据位在 SCLK 的上升沿写入数据, 下降沿读出;

SDIO_0: 串行数据输入和输出引脚;

SDIO_1、SDIO_2: 用于串行数据引脚或启动输出幅度的斜坡上升或下降;

SDIO_3: 用于串行操作数据输入输出, 也可用于控制 DAC 输出幅度的斜率; 在单位或者 2 位模式, 此引脚用于 SYNC_I/O。

CH0_IOUT ~ CH3_IOUT: 输出通道, 4 个通道各有一个互补输出端;

CS:片选串口使能信号端,低电平有效;
 SYNC_IN:输入引脚,可同步多片 AD9959;
 REF_CLK:参考时钟或振荡输入端。

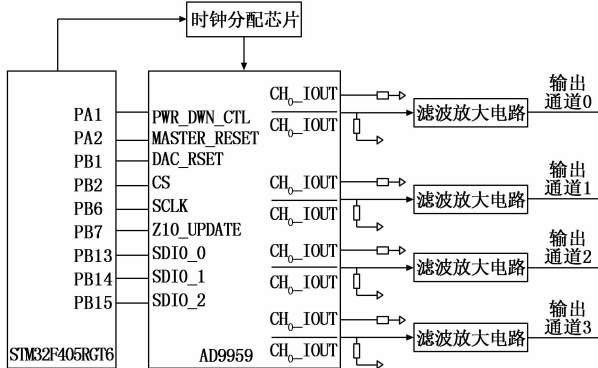


图 3 AD9959 芯片接口电路图

AD9959 具有 SPI 串行通信接口,通过 SDIO_0 ~ SDIO_2、CS 和 SCLK 等引脚实现与微处理器的通信。

2.3 AD9510 芯片接口电路设计

高精度低抖动的时钟源是整个系统得以实现的最基本保证。AD9510 是美国模拟半导体公司推出的一款精确时钟分配芯片,该款芯片通过 SPI 串行编程来控制输出时钟间的相位延迟,它提供多路输出时钟分配功能,低抖动、低相位噪声时钟分配,能够极大地提升 DDS 芯片的时钟性能^[4-5]。

AD9510 芯片接口电路如图 4 所示。14、15 脚 CLK1 和 CLK2B 接用户输入参考时钟频率,16 脚 FUNCTION 接 1 k Ω 电阻接地,可以通过编程实现复位、同步和下拉。OUT0、OUT0B、OUT1、OUT1B、OUT2、OUT2B 和 OUT3、OUT3B 输出 4 路独立时钟,为高速 4 片 DDS 芯片提供时钟信号,SCLK、SDIO、SDO 和 CSB 作为与 STM32 处理器的串行通信接口。STM32 微控制器通过 SPI 接口(serial peripheral interface)对 AD9510 芯片所有内部寄存器状态进行读写,设置 AD9510 芯片满足系统时钟需求。

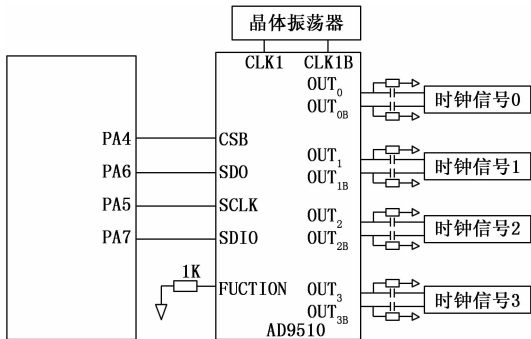


图 4 AD9510 芯片接口电路图

2.4 滤波放大电路设计

图 5 是滤波放大电路原理图,AD9959 芯片的 DDS 通道由数模转换器输出模拟信号,滤波器电路将其平滑为连续的正弦波形,经过射频耦合变压器输出给 U20 运算放大器电路进行放大,通过输出通道输出所需要峰-峰值 10 V

的正弦信号。

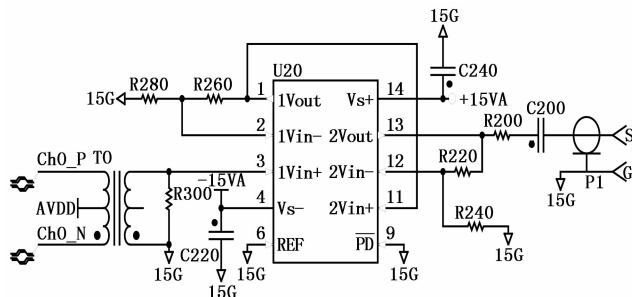


图 5 滤波放大电路图

3 系统软件设计

3.1 主程序设计

软件设计主要包括 STM32 微处理器程序设计以及主控计算机程序设计。主控计算机采用 VB 语言编写人机交互界面。STM32 微处理器程序采用 C 语言编写,其程序流程如图 6 所示。首先对 STM32 微处理器的时钟和 I/O 口配置,然后对 AD9510 芯片相关寄存器进行配置和参数设置,再对 AD9959 芯片进行初始化。

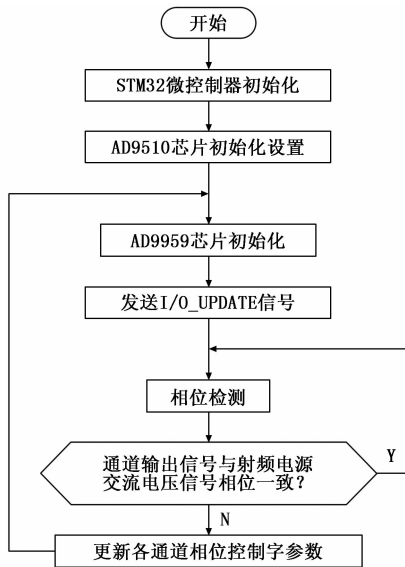


图 6 主程序流程图

当向 AD9959 不同的通道写入相同的频率字、不同的相位字时,AD9959 输出相同频率、具有一定相位差的正弦信号。主程序运行过程中循环检测各调谐负载信号的相位值,计算与数字移相器通道各输出的基准同步信号之间的相位差,自动调节射频电源的同步端,控制射频电源的输出相位与基准同步信号相位完全一致。

3.2 AD9959 初始设置程序

通过 STM32 微处理器的 SPI 接口来对 AD9959 芯片进行初始设置,先初始化各个寄存器、数据寄存器,再进行串口传输模式、初始频率输出设置、工作模式等,然后选择 DDS 通道,分别向其中写入频率控制字、相位控制字和

幅值控制字, 再后发送 I/O_UPDATE 信号, 所有通道输出所设置频率及相位的正弦信号^[6-7]。流程图如图 7 所示。

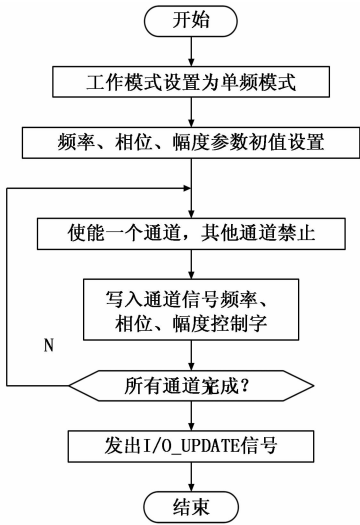


图 7 AD9959 初始化流程图

本移相器要求输出的正弦波为 13.56 MHz 固定频率的连续信号, 所以设置 AD9959 为单频模式。单频模式下, 只需将频率控制字 FTW, 相位偏移字 POW 以及幅度控制字 ASF 分别写入 AD9959 各通道的寄存器 CFTW0、CPOW0 和 ACR 中。每个 DDS 通道输出的信号频率是频率调谐字 FTW 和系统时钟频率 f_s 的函数, 计算公式是: $f_{out} = (FTW \times f_s) / 2^{32}$, 设 AD9959 芯片的主频 f_s 为 500 MHz, 可以计算出频率控制字 $FTW = 6F15619H$, 使用串行 I/O 口, 发送各通道所需要的频率控制字到 I/O Buffer。在所有通道设置完毕后, 发送 IO_UPDATE 信号, 将 I/O Buffer 中的数据传送到内部寄存器即可输出多路同步信号。

3.3 AD9510 初始设置程序

A9510 芯片的时钟分配模块提供八路相互独立的输出, 四路 LVPECL (low voltage positive emitter coupled logic) 电平输出和四路 LVDS (low voltage differential signaling) 或 CMOS (complementary metal oxide semiconductor) 输出, 分配由 8 个可编程的分频器对应控制, 可对每路输出频率取 1~32 整数倍分频, 还可以通过各分频器改变每路输出脉冲频率占空比和相位偏移。相位偏移功能用于实现时序粗调。某些输出还提供可编程延迟特性, 通过一个 5 位字进行编程, 提供 32 个可用的延迟时间, 最长延迟时间 10 ns。本设计中使用 AD9510 产生四路 100 MHz 的 LVPECL 电平时钟给四路 DDS 芯片作为输入时钟。

4 测试结果与分析

在确定了数字移相器硬件结构后, 搭建了硬件实验电路, 并通过软件编程、系统调试后, 使用示波器、频谱分析仪等设备分别对数字移相器输出的单通道正弦信号的频率精度、两通道正弦信号相位差精度进行了测量, 测试结果如表 1、表 2 所示。

表 1 单通道正弦信号测试结果

预置频率/MHz	实测频率/MHz	相对误差/Hz
1.0	1.000 000 20	0.020
5.0	5.000 000 95	0.095
10.0	9.999 991 40	0.140
50.0	50.000 003 82	0.382
100.0	100.000 000 764	0.764

表 2 两通道正弦信号相位差测试结果

预置相位值	预置频率/MHz				
	1.0	5.0	10.0	50.0	100.0
45°	45.025°	44.980°	45.122°	45.229°	44.619°
90°	90.057°	90.074°	90.224°	90.590°	89.387°
180°	180.068°	180.124°	180.257°	180.529°	180.746°
270°	270.076°	270.157°	270.278°	270.501°	270.832°

由表 1 可知该数字移相器产生频率范围 0~100 MHz 的单通道正弦信号, 分辨率能够达到 0.02 Hz; 由表 2 可知, 该移相器能够完成任意两路之间的相位差调节和设置, 输出信号相位值精度高, 分辨率达到 0.025°。

5 结束语

本文针对高能离子注入机多腔射频加速同步加速控制这一问题, 设计了一种基于 STM32F405RGT6 微处理器和 AD9959DDS 芯片的多通道数字移相器, 介绍了系统组成、工作原理及硬、软件开发设计。测试结果表明: 该数字移相器结构简单, 输出信号频率范围广、稳定度高、频率和相位分辨率高, 各通道正弦信号的频率、幅度和相位等指标都可以独立调整。作为同步参考信号发生器用于控制多级串联双腔射频加速高能离子注入机的同步加速, 能够满足射频电源的时间相位控制要求, 可以实现离子能量连续加速至兆电子伏特 (MeV) 级以上, 在实际工程应用中具有很好的前景, 将对射频加速高能离子注入机的国产化产生重大助推作用。

参考文献:

[1] 张 丛, 卓祖亮, 武文杰. 高能离子注入机离子能量计算方法研究 [J]. 电子技术工艺, 2018, 39 (2): 160-162.

[2] 宋 锋. 先进离子注入机的应用及研究 [D]. 上海: 复旦大学, 2013: 1-20.

[3] 任季中, 冯小平. 高性能 DDS 芯片 AD9959 及其应用 [J]. 电子元器件应用, 2007, 9 (6): 4-6, 10.

[4] 王帮耀. 时域超宽窄带脉冲的产生及回波采样系统的设计与实现 [D]. 成都: 电子科技大学, 2008: 26-35.

[5] 方 勇, 郭文成. 时钟分配芯片在高速并行数据采集中的应用 [J]. 单片机与嵌入式系统应用, 2009 (11): 42-43.

[6] 彭 波, 吴学杰. 基于 AD9959 的多通道信号源设计 [J]. 工业控制计算机, 2012, 25 (8): 20-21.

[7] 张颖立, 唐小明, 何文龙, 等. 基于 DDS 的多通道信号源设计 [J]. 现代电子术, 2011, 34 (24): 177-180.