

多通道混合数据采集系统设计与实现

严 博

(西安工业大学 光电工程学院, 西安 710021)

摘要: 静爆试验中需要对各测控点上多个前级差分式梳状激光光幕探测器输出的多路模拟数据进行采集, 针对前级设备通道数多, 时间精度高且数据量大, 后期难处理的问题; 设计了一种具有自治能力的混合数据采集系统, 该系统能自动剔除无效数据, 将破片过幕时所产生的弹形信号及该弹形信号对应的 UTC 时刻值组成的混合信号缓冲并传输至上位机; 该系统采用 FPGA + ARM 的架构完成采集缓冲任务, 根据上位机配置 T_s 和 V_m 阈值自动剔除无效数据, 结合 GPS 驯服温补晶振的手段使本地时钟与 UTC 时钟保持 μs 级同步, 并对采集弹形模拟数据进行 UTC 时钟打标形成混合数据包, 通过 USB2.0 总线高速模式传至上位机; 经实际测试该设计满足静爆试验中对前级探测器输出信号的采集需求, 数据量大大减少, UTC 时标精度满足后续处理要求并且成本低廉, 稳定性高。

关键词: FPGA+ARM; GPS 驯服温补晶振; 数据采集

Design and Implementation of Multi-channel Hybrid Data Acquisition System

Yan Bo

(Xian Technological University, Xian 710021 China)

Abstract: The static explosion test needs to collect multiple analog data output from multiple front-stage differential comb-shaped laser light curtain detectors at each measurement and control point. For the front-stage equipment, there are many channels, high time accuracy, and large data volume. A hybrid data acquisition system with autonomous capability was designed. This system can automatically remove invalid data and buffer the mixed signal composed of the bullet-shaped signal generated when the fragment passes through the curtain and the UTC time value corresponding to the bullet-shaped signal. And transmitted to the host computer. The system uses the FPGA + ARM architecture to complete the acquisition buffer task, automatically remove invalid data according to the configuration of the host computer and the threshold value, combined with GPS to tame the temperature-compensated crystal oscillator to synchronize the local clock with the UTC clock, and perform UTC on the collected bullet-shaped analog data. The clock is marked to form a mixed data packet, which is transmitted to the upper computer through the USB2.0 bus high-speed mode. After actual testing, the design meets the requirements for the output signal of the front-stage detector in the static explosion test, the data volume is greatly reduced, the UTC time stamp accuracy meets the subsequent processing requirements, and the cost is low and the stability is high.

Keywords: FPGA+ARM; GPS tamed temperature compensated crystal; data acquisition

0 引言

为了能够考核战斗部的威力与作战效能, 静爆试验一直是兵器装备试验行业广泛采用的方式方法。而评估破片的速度、大小与散布特征又是战斗部静爆实验的核心测试内容。国内外通常采用静爆试验的方法测量战斗部爆炸产生的破片的威力。其中, 破片速度测量是试验测试的核心内容之一。传统破片速度测量方法分为三种: 网靶法、光电靶法和高速摄影法^[1-3]。

文献 [3-4] 分别设计了二维光幕测试破片速度并对破片的大小体积进行估算的测试原理。钱礼华^[5]介绍了梳状靶在破片测速中的应用问题, 指出破片测速中现场数据采

集困难并研制了一种破片测速用的数据存储装置。刘秀及刘吉^[6]针对破片参数测试中需要多点分布测试的问题, 提出一种以爆炸火光作为触发信号源的多通道同步分布式数据采集系统, 将火光作为触发信号启动采集系统^[7]。

差分式梳状激光光幕探测器是为静爆试验中速度测试而产生的一种较新的技术。它是一种基于激光扫描阵列技术的差分式光幕, 差分式光幕在其光阑狭缝下有两排光电二极管, 它应用光学对称的两个探测视场形成差分探测结构。通过探测对称光幕光通量的相对变化感知运动目标达到预定空间位置的精确时刻。当有目标垂直穿过幕面时, 引起的光通量变化会导致接收的光电管产生一个脉冲信号, 产生被测目标的过幕信号^[8-9]。

通过信号处理与分析, 可以通过过幕信号的时域特征来表示目标穿过光幕的特征时刻^[10-11]。当一定数量的差分式光幕通过排列组合形成类似于“梳齿”的形状后, 这样的探测器便具备一定的辨识同时过幕的多个破片的能力,

收稿日期: 2019-11-29; 修回日期: 2019-12-18。

作者简介: 严博(1991-), 男, 陕西西安人, 硕士, 主要从事靶场兵器测试技术方向的研究。

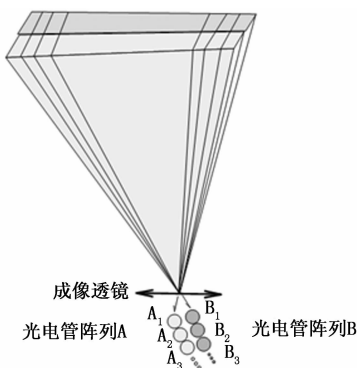


图 1 差分式梳状激光光幕

能够对破片穿过幕面时相对探测器的大致方向进行粗略的估计，必要时，这个估计值可以对破片速度的测试结果进行一定的修正，用来提高测试精度^[12-13]。

实际测试过程中，根据被测物的特点，同时在不同位置布置多个探测器，而单个探测器各个差分梳齿的输出是独立的，如果要对破片的过幕信号进行记录采集，就必须满足每个通道占用不同的数据采集通道。并且对于高速破片来说，提高采集信号的时间分辨率是保证速度测量精度的必要措施。

为解决上述问题，本文设计一种具有自治能力的多通道混合数据采集系统，以满足对差分式梳状激光幕探测器的数据采集需求。

1 系统总体结构

静爆试验测试系统整体由 4 部分组成，如图 2 所示。其中前级差分式梳状激光光幕探测器完成对飞行破片的探测及感知任务、输出相应的模拟信号，多通道混合数据采集系统完成对前级数据采集剔除、有效数据片段 UTC 打标及传输任务，数据处理软件完成对采集数据的二次分析、处理及人机交互任务，温度自适应控制系统完成对探测设备机箱内部温度的管控，使整体设备处于恒温状态。

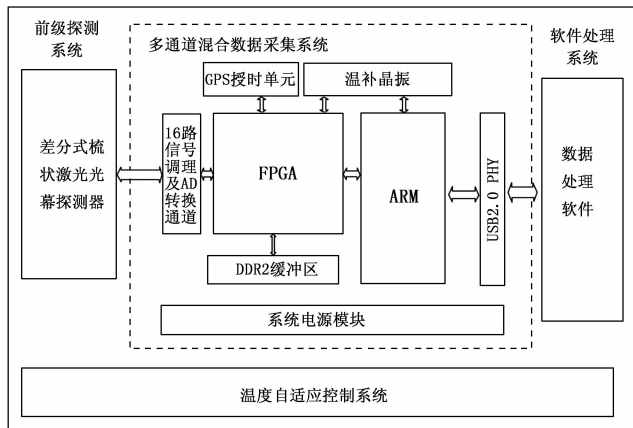


图 2 静爆试验测试系统整体架构图

针对前级探测系统输出特性，本设计完成整体系统中多通道混合数据采集系统的硬件电路及控制软件设计及功

能测试。实现主要技术指标见表 1。

表 1 主要技术指标

类别	指标
输入模拟信号	幅值范围 0~5V; 信号带宽 100kHz;
模数转换器	物理通道数 16,通道同步且独立 单通道采样频率 1MS/s 单通道转换精度 8bits
板级时钟	主时钟中心频率 50MHz 主时钟准确度 ±1PPM@25°C
板级缓冲区	总缓冲深度 256MByte 缓冲区读写速率 ≥ 20MByte/s 确保设备持续工作 8 小时,并缓冲期间有效数据信息
电源	工作电压范围 DC 7-15V 工作电流 <1A
通讯接口	通信接口 USB 2.0 标准接口 高速(HS)模式 通信速率 480Mbits/s 可热插拔,即插即用
输出数据格式	有效模拟波形片段+当前片段对应 UTC 时间标签 UTC 时钟精度 us 级
工作环境温度	-20~+80°C

如图 1 中虚线框中所示，本设计采用以 FPGA+ARM 为核心的方案。为满足采集系统对高精度时间频率的要求，首先通过 GPS 的 PPS 信号对压控温补晶振进行驯服，使得本地时钟系统与当前 UTC 时间保持 μs 级别的同步。然后 FPGA 控制数据的采集并完成剔除及有效数据片段的缓冲及打标 UTC 时间片段。最后 ARM 根据上位机要求，读取缓冲有效数据，通过 USB 总线传输至上位机，其中有效数据片段的组成由前级探测器输出的模拟信号片段及当前片段对应的 UTC 时间组成，如图 3 所示，其中波形为采集前级探测器输出的弹形信息，起点数字标注本弹形产生的 UTC 时刻，如 084522-121-256 表示本波形 UTC 时间为 08 点 45 分 22 秒 121 毫秒 256 微秒。

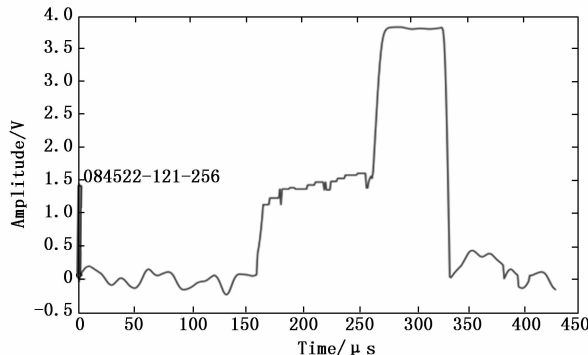


图 3 混合信号

2 系统硬件设计

2.1 板级时钟

晶振时钟短期稳定性好，随机误差较小，而 GPS 的 PPS 秒脉冲没有累计误差的特点，使用 GPS 对晶振时钟进行驯服，以消除晶振时钟的累计误差及产生本地 UTC 时间并细分到 μs 级。

时钟驯服的基本原理是利用卫星授时接收机提供的固定频率信号，与本地振荡器产生的振荡信号进行对比，获得频率差；再通过对本地振荡器的调节，使振荡频率与卫星的振荡频率一致，从而完成对高稳晶振的驯服校频过程。

GPS 芯片选取双模的 BD126，其接收频率 GPS L1 与 BeiDou B1，冷启动 31 s，热启动 1 s。输出电平 TTL，波特率 9600 bps，PPS 输出频率 1 Hz，脉冲宽度 100 ms。

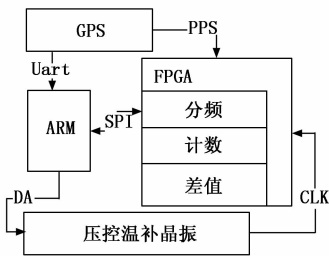


图 4 GPS 驯服压控温补晶振流程图

驯服过程：ARM 解析 GPS 产生的秒级 UTC 时间，并通过 SPI 总线传至 FPGA。PPS 秒脉冲及晶振时钟进入 FPGA，FPGA 对 CLK 进行分频至 10 MHz 并记录相邻两个 PPS 脉冲上升沿之间的个数。并将误差值传递至 ARM。ARM 结合当前频率误差值来调整晶振压控端电压值，进而调整晶振的震荡时钟周期，使用晶振趋向于一个标准值，并于当前 UTC 时钟保持同步。

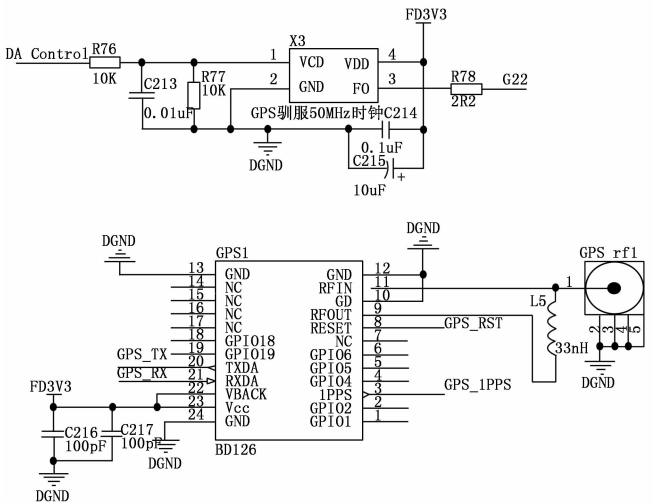


图 5 GPS 及温补晶振电路图

2.2 模拟信号调理及采集电路

前端信号调理电路为一个二阶的巴特沃斯滤波器、电压跟随及低通滤波器，主要完成对输入信号的钳位保护、

滤波带宽限制及输出满足 AD 芯片输入驱动能力要求。采用 TI 公司的 ADS7888 芯片，ADS7888 是一个 8bit，1MSPS 的模数转换器，该逐次比较型模数转换芯片内部包含一个基于电容的采集保持器。16 路通道每一通道使用一片 ADS7888 芯片，各通道之间相互独立工作。ADS788 数字控制端为 LVTTTL 电平、三线串行接口，依此为 CS、SCLK、SDO。其与 FPGA 通用 IO 连接，由 FPGA 控制 AD 的采集时序。

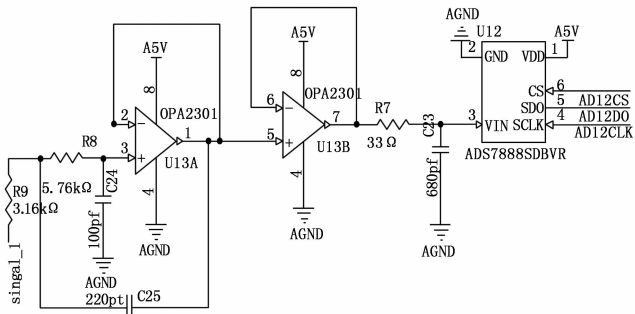


图 6 模拟信号采集及调理电路

2.3 ARM 及 USB 驱动电路

ARM 芯片选用意法半导体公司的 STM32F429，其内核 Cortex-M4 主频可达 180 MHz，32 位。主要使用该片内资源有 3 个 DMA，1 个 UART，1 个 USB HS 控制器，FMC 控制器等。选择该芯片的主要原因是其内部提供专用的 USB 协议层及数据调度总线资源，在 USB 高速运行过程中，并不占用 CPU 资源，且外部仅需要 USB2.0PHY 芯片支持即可工作。

USB PHY 层选用芯片 USB3300，该芯片遵守 USB2.0 Transceiver Macrocell Interface 协议，8bit 的数据位宽，主时钟 24 MHz，支持 USB2.0 高速模式。

2.4 FPGA 及 DDR 存储电路

使用型号为 MT47H64M16HR 的两片 DDR2 作为数据缓冲芯片，其单片容量 1 Gbit，两片组合总容量为 $2 \times 1 \text{ Gbit} = 2 \text{ Gbit}$ 即为 256 MByte。单片 DDR2 存储器为 16 bit，两片存储器共用控制线和地址线，数据线并列，即组成了 32 位的 2 Gb 的存储器组，其带宽可达： $166.7 \text{ M} \times 2 \times 32$ 约为 10 Gbit。可满足数据缓冲速率及容量的需求。

FPGA 采用 Alter Cyclone IV 系列得 EP4CE30F23C6，其内部含有 15408 的可编程逻辑单元，片上有 516Kbit RAM，4 个 PLL，343 个 IO 口及丰富的布线资源。板载晶振选用频率 50 MHz，频率稳定性小于 1 ppm 的温补晶振。50 MHz 经过 FPGA 内部锁相环配置至 100 MHz 作为全局时钟。Alter 提供该型号的 DDR-IP 核，能简化 DDR 复杂时序的读写要求。

2.5 电源电路

电源主要分模拟区域跟数字区域，外部提供 +12 V 的输入电压，经过设计的电源转换电路，转换为系统正常工作时的电压。其中模拟区域供电为 +5 V，数字区域供电有

+5 V, +3.3 V, +2.5 V, +1.8 V。主选芯片 MP2359 是单片降压开关模式转换器，带有一个内置的功率 MOS-FET，开关导通电阻 0.3 Ω。其输入范围 4.5~24 V，可调节输出范围从 0.8~15 V。MP2359 可实现电流的峰值输出电流在很宽的输入电源范围内出色的负载及电压调节。故障条件下的保护动作包括逐周期电流限制和热关机，通过改变 FB 端口的反馈电阻易得到所需电压且封装 TSOT23-6 小巧，便于 PCB 设计实现。

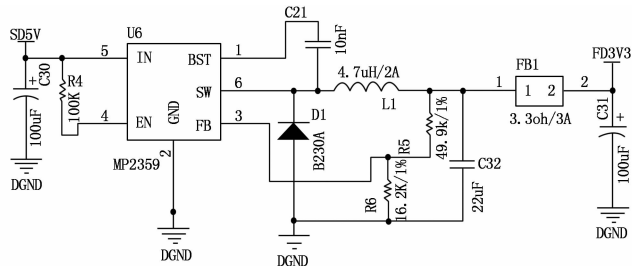


图 7 MP2359 部分电源结构图

3 系统软件设计

整个系统软件有 FPGA 内部逻辑、ARM 控制程序组成。对于实时性要求高的部分由 FPGA 处理，对如复杂繁琐的控制信息由 ARM 处理。

FPGA 作为整个系统的关键之一，其内部时序设计至关重要，结构如图 8 所示。其中 FPGA 完成的工作按功能划分主要分为三大类：1) 对模拟数据的采集、剔除、打标及缓冲；2) 协助 ARM 完成 GPS 对本地时钟的驯服；3) 接收 ARM 的控制指令完成相应的任务。

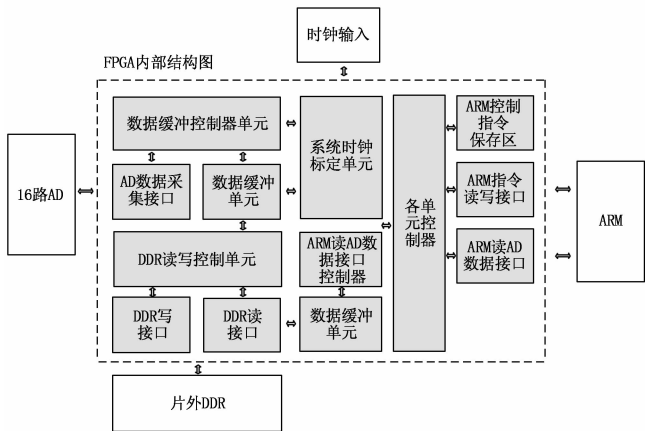


图 8 FPGA 内部逻辑图

ARM 主要负责工作：1) 接收上位机控制指令并完成对应操作；2) 结合 FPGA 完成对本地时钟的驯服；3) 读取 FPGA 缓冲的数据并通过 USB 总线向上位机发送。

系统整体上电后进入初始化状态首先完成本地时钟与 UTC 时钟同步，由 ARM、DA、FPGA、GPS 及压控温补晶振共同完成，其过程分为三个阶段。

第一阶段在上电后的二十分钟内使机箱内部温度及 GPS 信号区域稳定，GPS 正常接收卫星信号并通过串口输

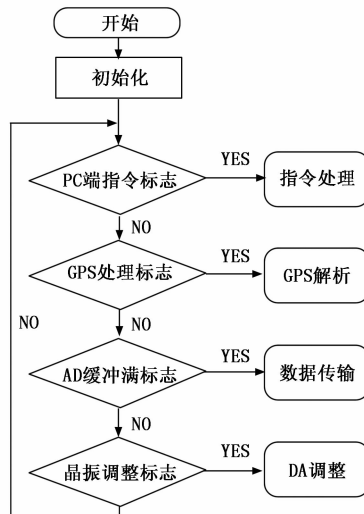


图 9 ARM 主程序流程图

出当前对应的 UTC 时间码文及 TTL 电平的 PPS 秒脉冲信号。ARM 解析串口信息得到当前的 UTC 时间并通过 SPI 总线传输至 FPGA，形成秒级系统时钟。第二阶段晶振输入时钟进入 FPGA 并进行 5 分频至 10 MHz，通过计数器连续测量相邻 PPS 秒脉冲上升沿之间 10 MHz 时钟上升沿的个数，并计算其与标准值的偏差 ΔT 并将该值传递至 ARM。第三阶段于 GPS 信号在传输过程中有一定程度的干扰，使得 PPS 信号存在抖动。ARM 接收一段时间内的偏差 $\Delta T_1, \Delta T_2, \Delta T_3, \dots, \Delta T_n, \Delta T_{n+1}, \dots$ ，以 n 作为窗口长度对其中的 n 个测量值取平均值。通过移动窗口得到误差值 $\Delta e_1, \Delta e_2, \Delta e_3, \dots, \Delta e_n, \Delta e_{n+1}, \dots$ 。如式 (1) 所示：

$$\Delta e_j = \frac{1}{n} \sum_{i=j}^{n+j-1} \Delta T_i \quad (1)$$

通过 PID 算法计算当前需要输出的控制电压值 U_n 。ARM 通过控制 DA 调整晶振压控端电压值调整其频率。

$$U_n = K_P \Delta e_n + K_I \int_0^n \Delta e_n dn + K_D \frac{d\Delta e_n}{dn} \quad (2)$$

经过系统初始化状态的调整，压控温补晶振输出时钟趋向一个标准值并且与当前 UTC 时间同步，形成板上微妙级系统时钟。

当系统完成初始化工作后，进入主循环进行任务处理，此时系统的工作状态均由上位机控制指令管理。

由于系统整体工作时长往往达数小时，且实时采集模拟数据量达到每秒 16 兆字节，庞大的数据量给存储及传输通道带来严重的压力，且不利于后续软件处理。上位机软件算法根据系统整体要求配置合适的 T_s 和 V_m 阈值作为数据筛选依据并传递至本系统，其中 T_s 表示时域上采集信号脉冲宽度， V_m 表示脉冲信号幅值阈值。FPGA 根据其配置的阈值在数据采集阶段，对每个通道设置一定深度的乒乓缓冲区，当其中一个缓冲区满时，数据缓冲至另一通道。在此期间检测其中数据点是否满足阈值要求，若满足则向 DDR 中继续缓冲该数据并根据上位机的控制指令进行传输，

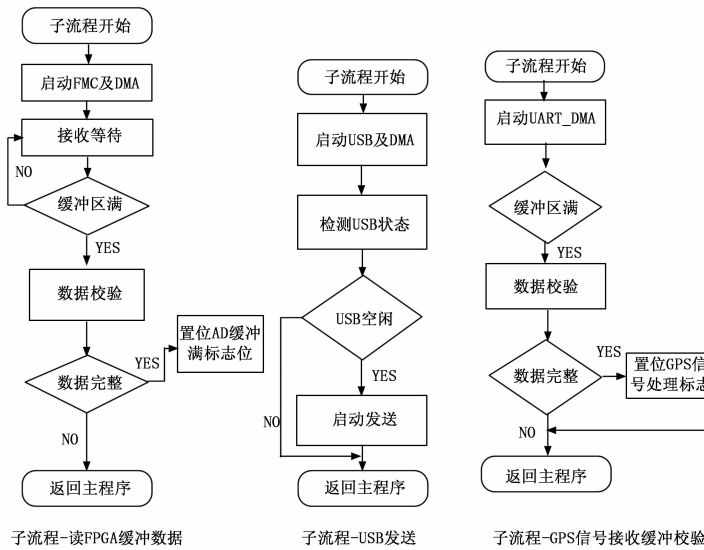


图 10 ARM 子程序流程图

主要包括 GPS 驯服温补晶振单元、有效数据 UTC 时间打标及缓冲单元单元及 ARM 上位机通信单元，其中数据采集及打标为该系统核心。采用 FPGA 作为处理器确保数据采集及 UTC 时间的实时性及准确性，ARM 确保设备控制及系统与上位机交互的便利性。试验结果表明，应用本设计进行混合信号采集可为后续处理软件提供破片过幕的弹波信息及特征时刻进行有效、精确的提取。

参考文献:

[1] 倪晋平, 田会, 杨雷. 战斗部破片速度光幕测量方法研究 [J]. 光学技术, 2008, 34 (1): 152-155.

[2] GJB3196, 枪弹试验方法第 18 部分: 枪口初速测试 [S]. 1998.

[3] 马光勇, 罗兴柏, 张玉令. 国内破片速度测试技术研究近况及发展趋势 [J]. 四川兵工学报, 2009, 30 (9): 125-127.

[4] 张虎威, 李锦明, 高文刚, 等. 二维光幕破片动能测试系统设计 [J]. 中国测试, 2016, 42 (8): 93-97.

[5] 钱礼华, 陈亚奇, 申晓敏, 等. 存储式弹丸破片速度测试装置设计及应用 [J]. 兵器装备工程学报, 2016, 37 (4): 114-117.

[6] 刘秀, 刘吉, 颜兵, 等. 通道同步数据采集的大当量爆炸场参数光电测试系统 [J]. 兵器装备工程学报, 2017, 38 (1): 130-133.

[7] 申伟杰. 基于嵌入式的电能质量数据采集系统的研究与设计 [D]. 长沙: 湖南大学, 2006 (5).

[8] 周勇, 李晓波, 秦国领. 靶场某测试设备数据采集单元可靠性设计 [J]. 国外电子测量技术, 2014, 33 (10): 33-37.

[9] 高政民. 混合总线测试技术靶场应用 [J]. 航天控制, 2012, 30 (1): 71-75.

[10] 雷利, 马昌. 基于 PXI 的航空发动机数据采集及处理系统 [J]. 工程与试验, 2015, 55 (2): 91-94.

[11] 赵圣飞. 基于 STM32 的数据采集存储系统的设计与实现 [D]. 太原: 中北大学, 2014.

[12] 王梓旭, 苏圣超, 彭乐乐, 等. 多传感轨道扣件检测的数据同步采集系统设计 [J]. 计算机测量与控制, 2019, 27 (2): 160-164.

[13] 张文广, 肖支才, 秦亮. 基于嵌入式技术的测试设备远程监控数据采集设备 [J]. 计算机测量与控制, 2019, 27 (2): 38-42.

若不满足阈值条件则清除该缓冲区域数据，不做保留。

为保证数据的不丢失，FPGA 内部设三级缓冲区并配合片外 DDR 缓冲区域，共可缓冲 2556 MByte。FPGA 与 STM32F429 通过并行 FMC 总线相连接，并且 ARM 内部三个 DMA 均被使用各个独立工作服务于相应的单元，完成数据的搬运工作，并产生相应的标志位。上位机通过 Libusb 库实时轮询 ARM 端口，将采集数据通过 USB2.0 高速模式传递至上位机。

4 实验结果与分析

多通道混合数据采集系统完成与前后级系统的联调试验，并且经过高低温工作及贮存、功能振动及电磁兼容性试验，产品满足技术指标。并采用型号为 XGK01 型校验仪产生时序可控的模拟光信号入射至前级探测器，通过本采集系统对前级探测器输出信号进行采集，并校验仪进行对比，其中无漏采集信号现象发生、且产生的信号 UTC 时标值与校验仪达到一致。

5 结束语

本文针对静爆试验中差分式梳状激光光幕探测器的输出特性设计一款多通道混合数据采集系统。详细介绍了该的硬件及软件设计，其中以为 FPGA+ARM 为核心架构，

(上接第 223 页)

[4] 甘志英. 基于 Kalman 滤波算法的运动目标跟踪系统建模与仿真 [J]. 唐山学院学报, 2018, 31 (6): 45-47.

[5] 黄小平, 王岩, 缪鹏程. 目标定位跟踪原理及应用—MATLAB 仿真 [M]. 北京: 电子工业出版社, 2018.

[6] 秦永元, 张洪钺, 汪叔华. 卡尔曼滤波与组合导航原理 [M]. 西安: 西北工业大学出版社, 2015.

[7] 黄小平, 王岩. 卡尔曼滤波原理及应用—Matlab 仿真 [M]. 北京: 电子工业出版社, 2015.

[8] Saunier N, Sayed T. A feature-based tracking algorithm for

vehicles in intersection [A]. The 3rd Canadian Conference on Computer and Robot Version [C]. 2006: 59-69.

[9] Lee B H, Chio I, Jeon G J. Motion base moving object tracking using an active contour [A]. IEEE International Conference on Acoustics, Speech and Signal Processing [C]. 2006: 649-652.

[10] Park W J, Kim B S, Seo D E, et al. Parking space detection ultrasonic sensor in parking assistance system [A]. IEEE Intelligent Vehicles Symposium [C]. 2008: 1039-1044.