

# 基于三模冗余架构的航天器 FPGA 可靠性设计

杨亮<sup>1</sup>, 李祁<sup>2</sup>

(1. 山东航天电子技术研究所, 山东 烟台 264000; 2. 海军航空大学, 山东 烟台 264000)

**摘要:** 为提高航天器 FPGA 设备的可靠性, 提出基于三模冗余架构的航天器 FPGA 可靠性设计; 根据 FPGA 架构的基础连接原理, 设计处理单元、配置单元、射频单元与双闭环电路组织, 完成航天器 FPGA 的拓扑结构研究; 在此基础上, 连接总线通信串口, 按照数据缓存的队列请求, 控制总线状态机的既定化状态, 完成航天器 FPGA 结构的传输转换; 分别调试关键器件 FPGA、复位航天芯片、整星联合三项, 实现三模冗余架构的特性分析, 完成基于三模冗余架构的航天器 FPGA 设计; 实验检测结果表明, 随着设备航行时间的增加, MPPT、SPPT 指标的最大数值均占比 70% 以上, 航天器 FPGA 的高可靠属性得以有效保持。

**关键词:** 三模冗余架构; 航天器 FPGA; 拓扑结构; 通信串口; 缓存队列

## Spacecraft FPGA Reliability Design Based on Three-Mode Redundant Architecture

Yang Liang<sup>1</sup>, Li Qi<sup>2</sup>

(1. Shandong Institute of Space Electronic Technology, Yantai 264000, China;

2. Naval Aviation University, Yantai 264000, China)

**Abstract:** In order to improve the reliability of spacecraft FPGA equipment, the reliability design of spacecraft FPGA based on three-mode redundant architecture is proposed. According to the basic connection principle of FPGA architecture, the processing unit, configuration unit, RF unit and double closed-loop circuit organization are designed to complete the research on the topology of spacecraft FPGA. On this basis, the bus communication serial port is connected, and according to the queue request of the data buffer, the established state of the bus state machine is controlled, and the transmission conversion of the spacecraft FPGA structure is completed. The key device FPGA, the reset space chip, and the whole star combination are debugged separately to realize the characteristic analysis of the three-mode redundant architecture, and the spacecraft FPGA design based on the three-mode redundant architecture is completed. The experimental results show that with the increase of equipment navigation time, the maximum values of MPPT and SPPT indicators account for more than 70%, and the high reliability of spacecraft FPGAs can be effectively maintained.

**Keywords:** three-mode redundant architecture; spacecraft FPGA; topology; communication serial port; cache queue

## 0 引言

FPGA 是 PAL、GAL 等一系列可编程器件结构的升级发展产物, 作为集成电路中重要的半定制电路实体, 不仅弥补了定制电路存在的固化传输误差, 也解决了可编程器件门电路受限的物理问题。与传统航天器芯片结构相比, FPGA 组织不局限于单纯的定点式连接, 而是可以根据相关硬件结构的运转方式, 调节核心主机的响应连接状态。从器件处理的角度来看, FPGA 结构不仅包含独立的半定制航天器集成电路, 也可按照相关内嵌单元及输出组织的连接需求, 布置航天器所需的节点应用条件<sup>[1]</sup>。而从全局性的角度来看, 航天器 FPGA 内部包含大量的优化连接芯片, 可在调节整体组织结构接入状态的同时, 屏蔽由不相关器件传输而来的电量信号, 进而简化芯片构造的稳定性指标。

随着航天器每日航程的增加, MPPT、SPPT 等航天器稳定性指标均出现明显的下降趋势, 且在航道线路不断改变的情况下, 航天器设备的运行可靠性也始终不能达到预期水平标准。为解决上述问题, 引入三模冗余架构体系, 通过设置处理单元、射频单元、双闭环电路等组织的方式, 完成航天器 FPGA 的拓扑结构设计。按照总线通信串口的连接标准, 设计 FPGA 结构连接所需的数据队列形式, 再根据航天器总线状态机的控制指令需求, 转换 FPGA 结构传输过程中的数据信息, 完成基于三模冗余架构航天器 FPGA 可靠性设计。再借助定向化模拟检测平台, 验证该理论结构的实际应用价值。

## 1 航天器 FPGA 拓扑结构研究

航天器 FPGA 拓扑结构由 FPGA 架构、处理单元、配置单元、射频单元、双闭环电路五部分组成, 具体搭建方法可按如下步骤实施。

### 1.1 FPGA 架构搭建

FPGA 架构是航天器组织设备的搭建依靠主体, 可通过内、外同时调制的方式, 确定各级组织模块在航天器 FP-

收稿日期: 2019-10-14; 修回日期: 2019-10-28。

作者简介: 杨亮(1985-), 男, 安徽亳州人, 大学本科, 中级工程师, 主要从事遥测与控制方向的研究。

GA 结构中的所处位置。整个 FPGA 架构的最外层模块为航天堡垒组织, 且这些模块结构始终保持规范排列的连接形式, 相邻模块主体间的物理距离处处相等, 为保证航天器执行数据的传输稳定性, 横向、纵向模块结构的数值水平始终相等, 但连接转角处不设置模块结构, 故航天数据可长时间保持相对宽泛的传输行为。冗余结构节点包裹在航天堡垒组织内部, 呈现跨级分布的排列形式, 横向、纵向航天冗余节点间的物理距离处处相等, 故而整个结构节点主体的表现形式类似于一个“正方形”, 为保证航天器数据信息的稳定传输, 冗余结构节点的间距数值应稍大于传输通道的物理宽度。开放性数据传输通道处于冗余结构节点之间, 负责传输航天器 FPGA 设备所需的信息参量, 是一种具有连接性的架构<sup>[2]</sup>。

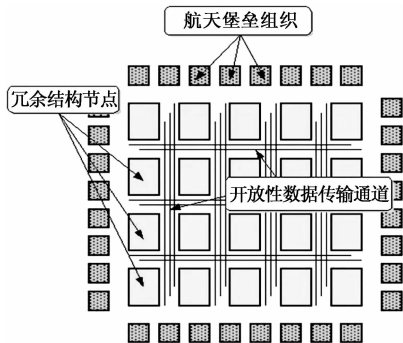


图 1 航天器 FPGA 架构

## 1.2 处理单元设计

处理单元是航天器 FPGA 设备核心结构, 兼备数据采集发送、数据处理、节点管理等多项物理功能, 与 DMA 芯片作为主要连接装置。DMA 芯片中融合了监督管理、数据并行、信息监视三类执行功能, 且每一类物理功能的实现都需要一个模块收发器的配合。在芯片左侧有一个完整的冗余架构分配处理器, 其中包含多个 DART 接口组织, 可在接收航天数据信息的同时, 过滤不满足 FPGA 传输需求的参量指标, 并将剩余数据信息整合成包装体结构, 传输至其它航天器 FPGA 单元之中。信息监视收发器下端为一个小型数据存储结构, 可暂时记录航天器 FPGA 设备所需的执行数据信息, 在感知到核心主机传输而来的连接指令后, 选择性执行对于已存储数据信息的释放操作。DMA 芯片右下方为一个卡槽, 可作为其它硬件单元结构的连通接入节点。

## 1.3 配置单元设计

航天器 FPGA 设备的配置单元以 CPLD+存储器作为核心搭建装置, 对于待传输航天组织数据采取兼容性连接处置的态度。CPLD+存储器表面罩有一个完整的实体架构, 由平滑的绝缘性材料构成, 可屏蔽所有不必要的航天器组织连接请求, 进而阻隔由不相关电子信号引起的电量变化行为, 实体架构后部有用作物理连接的套用接口, 可借助输出线路与 DMA 芯片的既定物理结构相连。CPLD+存储器正面结构包含一个三模调控装置、大量冗余数据开关和

一定数量的节点配置注脚<sup>[3]</sup>。航天器行驶数据大量涌进 FPGA 配置单元时, 三模调控装置会根据数据信息的具体数值条件, 自发转动至合理连接阻值, 再使一定数量的冗余数据开关由闭合转换为连通状态, 进而扩张节点配置注脚, 建立航天器 FPGA 设备处理单元与射频单元的物理连接。



图 2 航天器 FPGA 配置单元的 CPLD+存储器

## 1.4 射频单元设计

射频单元是航天器 FPGA 架构中的重要执行模块, 以型号为 R-2000B 的变频顶射装置作为核心搭建设备。R-2000B 变频顶射装置左侧包含三个射频输入接口, 但常规情况下, 这些接口不同被同时占用, 同一时间节点内, 可用于传输航天器执行数据的接口数量只能为一个或两个, 数量定义方法参考 FPGA 架构中的具体航天器执行数据总量, 数据总量超过  $9.0 \times 10^{13}$  T 时, 射频输入接口数量为“一”; 数据总量小于或等于  $9.0 \times 10^{13}$  T 时, 射频输入接口数量为“二”。物理探针作为 R-2000B 变频顶射装置的前测结构, 可通过节点植入的方式, 确定其它航天器 FPGA 架构组织中的待传输数据总量。调节旋钮位于 R-2000B 变频顶射装置的右下角, 可按照航天器结构的射频连接需求, 自发改变接入单元结构中的阻值数量级结果。航天器 FPGA 射频单元的表面结构中还包括大量显示屏装置, 可用于指示相关元件组织内航天器执行数据的具体数量结果。

## 1.5 双闭环电路设计

航天器 FPGA 结构的双闭环电路由输入端、输出端两个连接组织构成 (如图 3 所示), 其中输入端与射频单元相连, 可接收整个航天器设备中的所有传输电流, 而经过一系列的转变与流通处理后, 这些电流可借助输出端进入其它各级航天器硬件设备中。两个航天器 FPGA 端口组织中间为应用定值电阻和相关闭环设备, 其中 R 代表主体闭环电阻、S 代表分级闭环电阻, 为促使“双闭环”结构趋于完整, 这些电阻设备的数量始终保持为“2”的倍数。闭环触发器负责整合与航天器设备相关的散点电量差, 并将满足连接要求的电流束传输至各级电阻结构中<sup>[4]</sup>。闭环传感器是整个双闭环电路的核心连接设备, 负责疏导输入、输出端的电压差量, 进而使两端组织的电流值始终保持一致。

## 2 航天器 FPGA 结构的传输转换

在航天器 FPGA 拓扑结构的支持下, 按照总线通信串口连接、数据缓存队列设计、总线状态机控制的应用流程, 完成航天器执行数据的传输转换处理。

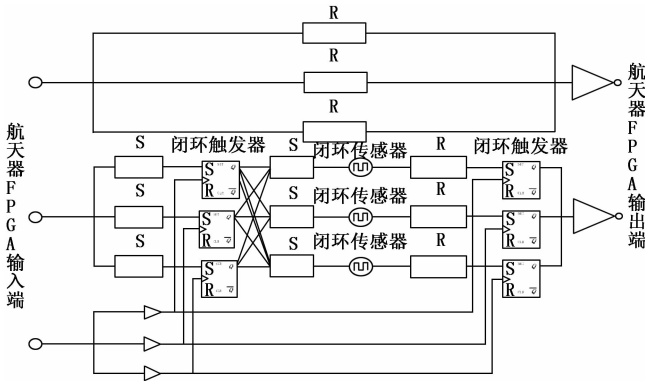


图 3 航天器 FPGA 的双闭环电路图

### 2.1 总线通信串口连接

总线通信串口连接是航天器 FPGA 设备必备的物理传输功能，可提高射频单元的整体通信可靠性，进而使双闭环电路中的流通电子量达到预期最大值水平。航天器 FPGA 总线通信串口通过处理单元与配置单元转换暂存于射频单元中的传输电子量，并遵照压缩原理，将其整合成具有高可靠性的通信传输载体量，再借助架构体系中的物理数据库，将这些载体量扩展成比特双绞信号，以供其它航天器设备结构的调取与利用。常规情况下的总线通信串口连接标准满足如下两项原则：

- 1) 航天器 FPGA 总线中的通信数据报文必须保持独立的传输格式；
- 2) 标准的串口报文格式与通信数据扩展格式不得随总线连接的变化而发生变化。

航天器 FPGA 总线通信数据报文的传输格式以 CAN2.0A 作为接入节点，在只发送一条执行数据信息的情况下，通信串口中始终预留一定数量的连接相位，且要求所有传输的航天器执行数据均为显性表现形式；而对于接收的执行数据信息，航天器 FPGA 总线通信串口则允许隐性、显性表现形式的数据类型交替出现。在发送执行数据信息总量较大的情况下，航天器 FPGA 总线通信串口允许通过的字节则保持在 512~1024 Mbit 之间<sup>[5]</sup>。

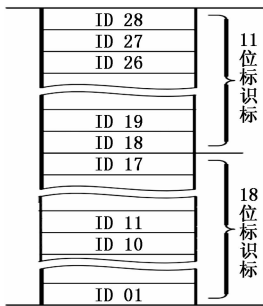


图 4 总线通信串口连接原理

航天器 FPGA 设备标准帧仲裁区是总线通信串口的必要连接条件，由 11 位标识符、18 位标识符两种形式共同组成。其中，11 位标识符包含 28、27、26、19、18 五种 ID 分布状态，可分级连接航天器 FPGA 设备的通信串口数据；

18 位标识符包含 17、11、10、01 四种 ID 分布状态，可转承航天器 FPGA 设备总线中的串口连接信息。

### 2.2 数据缓存队列设计

航天器 FPGA 数据缓存机构是队列结构的唯一处理容器，可优先处置由编写计数器生成的航天器行驶数据，并按照队列参数的编写要求，将这些信息结构体传输至数据计算器中。编写计数器、数据计算器分置于航天器 FPGA 数据缓存机构的输入与输出侧，可在同一传输情况下，保持相互独立的促导连接状态<sup>[6]</sup>。为使数据缓存队列结构保持相对稳定性，编写计数器与数据计算器不可直接相连，以航天器 FPGA 数据信息逻辑作为过渡装置，且该结构两端也分别对应数据输入与输出端，一方面能够加快航天器信息在 FPGA 结构中的传输速率，另一方面也可缓解航天器 FPGA 结构中的数据堆叠压力。

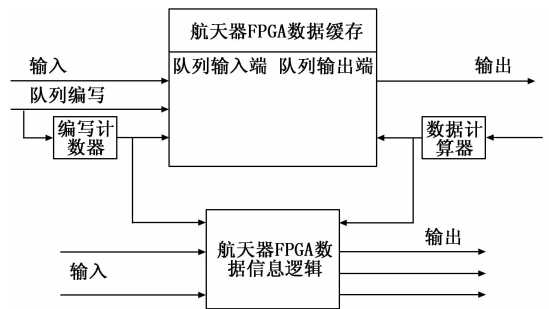


图 5 航天器 FPGA 数据缓存队列结构

### 2.3 总线状态机控制

总线与控制机是航天器 FPGA 设备中的两个重要执行节点，在数据缓存队列的影响下，整个控制体系呈现圆形发散状分布状态，其中航天器 FPGA 总线作为圆心节点，航天器 FPGA 控制机分布在与总线保持等距状态的圆形轨道上。航天器执行数据信息进入 FPGA 总线后，各级状态机节点同时建立与圆心节点的物理连接，并通过数据传输的方式，控制执行信息参量在航天器 FPGA 设备中的连接响应速率<sup>[7-8]</sup>。相邻航天器状态机节点间则存在明显的数据传导行为，且这种执行指令总是与数据传输处理伴随出现，但与之不同的是，数据传导方式只能影响航天器 FPGA 设备中的信息处置速率。

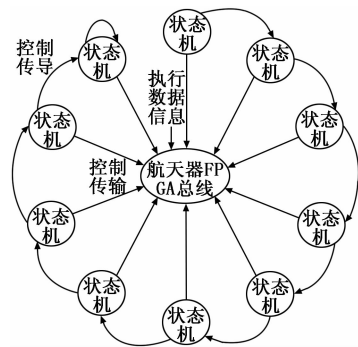


图 6 航天器 FPGA 总线状态机控制原理

### 3 三模冗余架构的特性分析

按照 FPGA 结构的传输转换原理, 调试复位芯片、整星组织等关键器件, 实现三模冗余架构的特性分析, 完成新型航天器的 FPGA 设计。

#### 3.1 关键器件的 FPGA 调试

关键器件的 FPGA 调试由 DSP 处理、SPI 加载两部分组成。其中, DSP 组织可借助输入信道, 获取各级航天器 FPGA 设备中的执行数据, 再根据总线及状态机节点的现有接入状态, 判断这些流通数据是否可满足航天器结构的执行需求。在整个处理操作过程中, DSP 组织相当于关键航天器 FPGA 设备的测试结构, 向上可填补双闭环电路在电子供应方面的空缺, 向下则联合所有总线通信串口, 缓解由标识符过量供应而造成的航天器结构执行可靠性下降的问题<sup>[9]</sup>。SPI 加载则是对航天器关键 FPGA 器件的妥善安排, 可按照三模冗余架构驱散各级器件结构趋近相对合理的连接位置, 再通过确定配置单元、射频单元间冗余节点数量级水平的方式, 调节航天器结构的具体执行状态, 进而使所有的 FPGA 器件均处于理想化应用水平中。

#### 3.2 复位航天芯片调试

复位航天芯片是最重要的 FPGA 设备元件, 具有由低电平—高电平、由高电平—低电平两种连接调试途径。在低电平情况下, 各级航天器 FPGA 设备所具有的数据传输水平相对较低, 双闭环电路只能维持最基本的电子供应状态, 故射频单元的总执行效率也只能维持低等水平; 在高电平情况下, 各级航天器 FPGA 设备所具有的数据传输水平相对较高, 双闭环电路也可长时间维持高等级的电子供应状态, 故射频单元的总执行效率也能够维持高等水平<sup>[10]</sup>。在复位航天芯片的支持下, 由低电平—高电平的调试处理驱散聚集在双闭环电路中的电子参量, 进而改变低等级的数据传输水平, 稳定提升航天器射频单元模块的平均执行效率; 由高电平—低电平的调试处理分散过量密集于双闭环电路中的电子参量, 适当降低高等级的数据传输水平, 解决由航天器射频单元模块执行效率过高而引起的三模冗余架构形式动荡的问题。

#### 3.3 整星联合调试

整星联合调试是三模冗余架构建立的末尾环节, 可遵照航天器 FPGA 设备的应用需求, 布置处理单元、配置单元、射频单元等执行结构在硬件组织中的排列位置, 进而形成星状体结构的设备组织集群。从三模冗余架构执行需求的角度来看, 航天器 FPGA 整星联合调试首先更改双闭环电路的输出状态, 在确保连续最大值输出的情况下, 驱动射频单元的现有连接位置, 使其处于处理单元与配置单元之间, 再构建满足应用需求的星状组织, 以确保航天器 FPGA 设备能够适应三模冗余架构的调配处置需求。

### 4 可靠性检验

利用虚拟机设备模拟航天器 FPGA 设备在空间环境中

的执行状态, 将设备绕预留线路行驶一周的时间作为一个记录点时长, 分别记录在多个记录时长内, 各项参量指标的变化情况 (航天器 FPGA 设备的行驶行为只遵照三模冗余架构)。已知预留线路与航天器 FPGA 设备在空间环境中, 执行飞行指令时经过的路线一致。

#### 4.1 实验检验环境

虚拟机安排的预留线路与航天器 FPGA 设备在空间环境中真实经过的路线相同, 在一个航行周内 (记录点时长), 航天器 FPGA 设备需先后经过太阳、地球、火星三大星球组织, 且整个航行轨道与火星轨道和地球轨道均不重合, 而是始终保持一定幅度的物理夹角, 但一个完整的航行轨道并不属于正圆形结构, 而是以地球初位为起点、火星末位为终点的椭圆形轨道结构, 如图 7 所示。

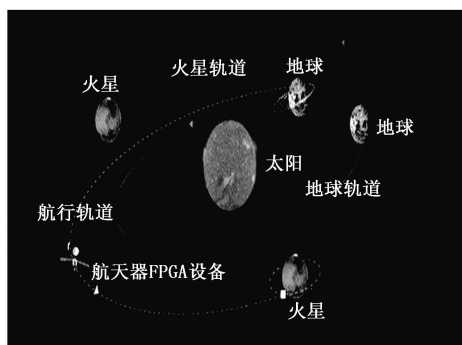


图 7 航天器 FPGA 设备航行轨道

虚拟监测主机可根据软件中, 航天器 FPGA 设备航行状态的改变, 记录每个记录点处 MPPT 指标与 SPPT 指标的变化情况, 并根据指标数值水平, 分析基于三维冗余架构航天器 FPGA 的应用可靠性。

#### 4.2 MPPT 指标

MPPT 指标与航天器 FPGA 设备的应用可靠性保持正比影响关系, 即随着 MPPT 指标水平的提升, 航天器 FPGA 设备的应用可靠性也随之提升, 反之则降低。在三模冗余架构体系不发生改变的情况下, 多次记录虚拟监测主机中航天器 FPGA 设备的运行变化情况, 并针对 MPPT 指标, 绘制如图 8 所示的曲线图。

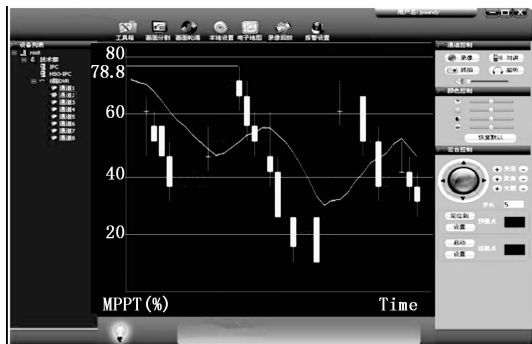


图 8 MPPT 指标变化影响

图 8 中的柱形线条和阶段性曲线分别代表两次实际记

录结果,取两次处理的极大值可知,随着监测时间的增加,MPPT 指标出现下降、上升交替存在的变化趋势,整个过程中的最大值水平达到 78.8%。故可认为在上述情况下,基于三模冗余架构的航天器 FPGA 设备具备较强应用可靠性。

#### 4.3 SPPT 指标

SPPT 指标与航天器 FPGA 设备的应用可靠性保持正比影响关系,即随着 SPPT 指标水平的提升,航天器 FPGA 设备的应用可靠性也随之提升,反之则降低。在三模冗余架构体系不发生变化的情况下,多次记录虚拟监测主机中航天器 FPGA 设备的运行变化情况,并针对 SPPT 指标,绘制如图 9 所示的曲线图。

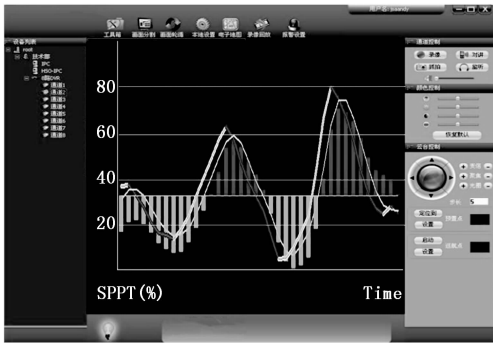


图 9 指标变化影响

图 9 中的两条曲线分别代表两次实际记录结果,柱状曲线则反应 SPPT 指标在对应情况下的变化趋势。分析图 9 可知,随监测时间的增加,SPPT 指标的上升区间与下级区间呈交替出现状,两次记录的最大值结果达到 80%,对航天器 FPGA 设备的应用可靠性起到极强促进作用。

## 5 结束语

在三模冗余架构的支持下,航天器 FPGA 设备联合射频单元、双闭环电路等硬件组织结构,为航行数据的传输与转换提供稳定的框架支持。随着各项调试结果逐渐趋于应

用化,总线通信接口、数据缓存队列也得到妥善的安排与处理。从实验性角度来看,MPPT 指标、SPPT 指标最大值均出现明显的提升状态,航天器 FPGA 设备的高可靠应用属性得到满足,不仅为航天事业的发展做出有力贡献,也踏出了相关元件研究在航天领域的关键一步。

#### 参考文献:

- [1] 卢冶,陈瑶. 面向边缘计算的嵌入式 FPGA 卷积神经网络构建方法 [J]. 计算机研究与发展, 2018, 55 (3): 551-562.
- [2] 刘珂,蔡晓军,张志勇,等. 基于高性能 SOC FPGA 阵列的 NVM 验证架构设计与验证 [J]. 计算机研究与发展, 2018, 55 (2): 265-272.
- [3] 李华,周亮,李庆民,等. 有限维修能力下作战单元装备可用度评估及备件配置优化 [J]. 海军工程大学学报, 2017, 29 (1): 69-73.
- [4] 王东杰,李阳,熊连松,等. 基于改进型双闭环控制的并网逆变器惯性模拟方法及其物理机制研究 [J]. 电测与仪表, 2018, 55 (3): 48-54.
- [5] 汤佳明,安伟. 基于 LABVIEW 的上位机串口通信程序设计 [J]. 电子设计工程, 2018, 26 (11): 86-90.
- [6] 张义,赵旭,涂华,等. 无线局域网中增强 3D 视频传输的队列管理机制 [J]. 中国电子科学研究院学报, 2017, 12 (3): 246-250.
- [7] 方峰,张睿,杨丽君,等. 航天器 1553B 总线控制器 RAM 故障自主诊断与处理方法 [J]. 航天器工程, 2017, 26 (4): 74-79.
- [8] 马华杰,袁永军,胡钢墩. 基于 CC-Link 总线方式的机械加工自动线控制系统设计 [J]. 机床与液压, 2017 (23): 8-11.
- [9] 宋晓峰,管海兵. BUCK 电路设计的系统级仿真调试方法 [J]. 电子器件, 2018, 41 (4): 965-969.
- [10] 董振辉,穆强,毛亮. 硬 X 射线调制望远镜卫星 1553B 总线芯片 RAM 故障容错设计 [J]. 航天器工程, 2018, 27 (5): 125-131.
- [11] 董振辉,穆强,毛亮. 硬 X 射线调制望远镜卫星 1553B 总线芯片 RAM 故障容错设计 [J]. 计算机测量与控制, 2019, 27 (3): 131-136.
- [12] 孟令月. 基于 ZigBee 的农业数字大棚系统设计与实现 [D]. 大连:大连理工大学, 2016.
- [13] 朱玲,李艳东,徐凤霞,等. 基于 Android 手机的家居安防系统的设计与实现 [J]. 计算机测量与控制, 2019, 27 (5): 150-154.
- [14] 王念桥. 应用 MVP 模式改进软件架构 [J]. 计算机时代, 2012 (4): 37-38, 40.
- [15] 窦银亮. 基于 HTML5 的实时流播放技术在视频监控系统中的应用 [D]. 杭州:浙江工业大学, 2016.
- [16] W3C. TheWebSocketAPI [EB/OL]. (2009. 5. 2) [213. 10] <http://www.w3.org/TR/2009/WD-sockets-20090423/>
- [17] 涂光权. 基于 Node.js 的 WebSocket 服务器研究 [D]. 武汉:武汉理工大学, 2016.
- [18] 韩志斌. 我国农业物联网产业化现状及完善措施 [J]. 江西农业, 2019 (16): 52.
- [19] Sun E J, Zhang X K, Li Z X. The internet of things (IOT) and cloud computing (CC) based tailings dam monitoring and pre-alarm system in mines [J]. Safety Science, 2012, 50 (4).
- [20] 谢杨. 基于云计算的现代农业物联网监控系统 [D]. 西南交通大学, 2015.
- [21] 魏永畅,王绪泉,魏杨,等. 基于 Android 系统的光谱传感

(上接第 243 页)

人员可以使用设备控制模块调整农业大棚的环境以满足作物生长。经测试,智能农业移动终端系统运行稳定。通过对环境数据的长时间收集,可以实现对各项设备的自动控制,软件具有较强的可扩展性。

#### 参考文献: