

# 基于 VPX 总线的无线电指令收发测试系统设计

高媛<sup>1</sup>, 贾凡<sup>2</sup>, 唐学术<sup>2</sup>

(1. 军委装备发展部, 北京 100032; 2. 北京航天测控技术有限公司, 北京 100041)

**摘要:** 无线电指令收发单元作为导弹的重要弹上仪器, 用于导弹制导控制, 其内部组成与功能复杂, 指标要求高, 有必要研制无线电指令收发单元自动测试系统; 基于 VPX 总线构建的自动测试系统, 具有高带宽、高硬件密度以及高可靠性等特点, 尤其适用于无线电通信设备的自动化测试; 采用 FPGA 和 ARM 为核心设计 VPX 总线无线电测试模块, 实现了无线电测试高实时性的设计要求, 同时具有良好的通用性和扩展性, 该设计能够推广到其他具有实时性测试和大量数据处理要求的应用场合。

**关键词:** 指令收发单元; 自动测试系统; VPX 总线

## Design of An Automatic Missile Command Transceiver Test System Based on VPX Bus

Gao Yuan<sup>1</sup>, Jia Fan<sup>2</sup>, Tang Xueshu<sup>2</sup>

(1. A Center, Equipment Development Department of PRC Central Military Commission, Beijing 100032, China;  
2. Beijing Aerospace Measurement & Control Technology CO., LTD, Beijing 100041, China)

**Abstract:** A Command Transceiver on missile is an important equipment for missile guiding and controlling. Because of complication and precision of the Transceiver, it is necessary to develop an automatic Missile Command Transceiver test system. The automatic test system based on VPX bus has the advantage of high bandwidth, increased hardware density and high reliability, which is especially suitable for the automatic test of Radio communication equipment. This project designs the VPX Radio-test-module with FPGA and ARM core, which satisfies the real-time requirement of Missile Command Transceiver test, and meanwhile has a good versatility and expansibility. This design can be extended to other applications with real-time testing and Massive Data Processing requirements.

**Keywords:** missile command transceiver; ATS; VPX bus

## 0 引言

无线电指令收发单元是导弹制导回路中的重要弹上仪器, 是无线电跟踪设备的控制通道, 与制导雷达进行通信, 实现导弹制导和控制信号的传输。无线电指令收发单元是导弹制导控制的关键部件, 内部组成与功能复杂, 指标要求高, 其维修检测也需要依赖复杂的仪器, 因此有必要研制无线电指令收发单元自动测试设备, 有效提升导弹维修和保障能力。

VPX 总线采用高速串行总线替代并行总线, 在 VME 系统基础上增加了对 RapidIO、PCI Express、1/10GEthernet 高速串行总线的支持, 适合大数据量交换的仪器应用<sup>[1]</sup>; VPX 总线的机械结构具有加固, 抗震、支持风冷液冷等技术优势, 更加适合恶劣环境要求<sup>[2]</sup>; 其高密度的结构符合 IEEE1101 的 3U 和 6U 标准, 保证了系统良好的兼容性, 满足了军事、航空航天领域越来越高的性能要求与高可靠性的指标, 成为现有模块化总线电子设备的理想替代者, 并作为下一代军用通讯计算平台的标准<sup>[3,4]</sup>。

结合无线电指令收发测试的需求, 采用 VPX 总线模块化设备构建自动测试系统。

## 1 无线电指令收发单元测试需求及总体设计方案

无线电指令收发单元安装于导弹内部, 功能主要是接收和处理地面制导雷达发送给导弹的遥控指令, 向地面回传导弹的遥测数据等信息, 从而构成导弹的制导控制回路。

无线电指令收发单元测试主要检测其接收无线遥控指令的功能、指令译码功能、遥测信息回传功能、接收发送性能等指标。

测试系统采用基于 VPX 总线的模块化测试架构, 测试系统的核心是 VPX 总线主控制器模块, 系统采用 VPX 总线控制各类测试仪器模块, 运行自动化测试软件, 通过图形界面与操作人员交互。这种结构具有构建灵活、集成化程度高、易于扩展、标准化程度高等特点<sup>[5]</sup>。系统架构图如图 1 所示。

主控制器上运行自动测试软件, 通过 VPX 总线仪器驱动控制各 VPX 总线测试模块, 将激励信号通过信号调理/测试转接组合分配到被测对象, 同时将测试响应信号转接到测试模块。

测试执行时, 由自动测试程序调取测试流程 (TP) 控制各个测试模块, 发出测试激励、采集测试信号, 最后将

收稿日期:2019-06-26; 修回日期:2019-07-08。

作者简介:高媛(1979-),女,山东东营人,博士,工程师,主要从事测试技术研究方向的研究。

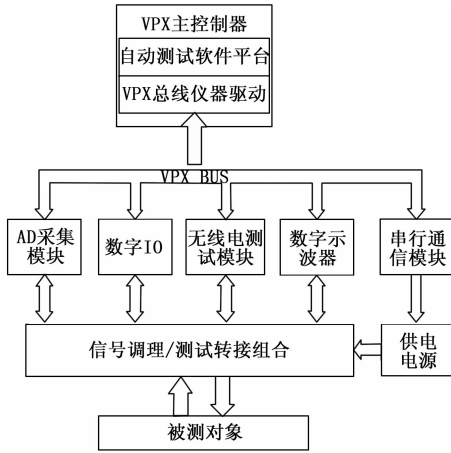


图 1 系统架构图

信号分析结果保存和显示，根据测试结果实施被测对象的故障诊断和性能评估。

## 2 基于 VPX 总线的测试设备硬件设计

由于 VPX 总线与传统总线相比，不仅在带宽上突破千兆，而且非常好地解决了加固、高速互联、系统管理等各个方面的问题，可广泛应用于航空、航天、通信等领域<sup>[6]</sup>，因此特别适用于构建无线电微波设备的自动测试系统<sup>[7]</sup>。

整个测试系统硬件由 VPX 测试组合、信号调理转接组合和程控电源三部分组成，如图 2 所示。

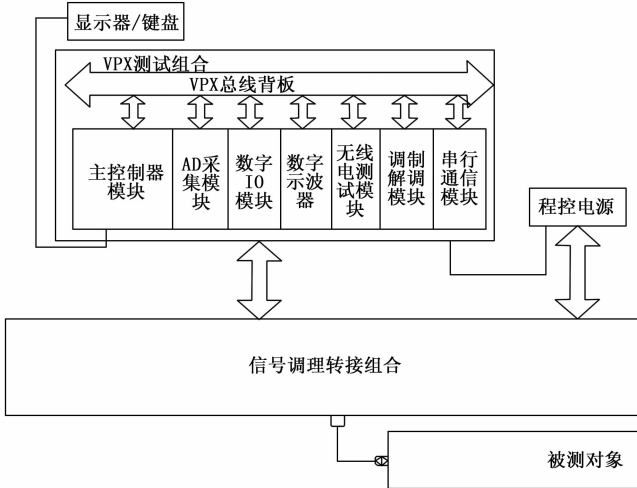


图 2 测试系统硬件组成图

测试系统硬件组成及功能设计如下：

1) VPX 测试组合由 VPX 机箱、VPX 主控制器以及 VPX 功能模块组成。

VPX 机箱包含箱体结构、VPX 总线背板、VPX 供电电源，用于安装各类 VPX 模块，构成模块化测试仪器系统。本方案机箱采用采用导冷设计、全封闭 EMC 屏蔽设计，满足高可靠应用要求。

VPX 功能模块包括 AD 采集、数字 IO、无线电测试、数字示波器以及串行通信模块。

2) 信号调理转接组合提供被测对象到 VPX 测试组合之间的信号转接和调理功能

3) 程控电源通过串行通信模块控制，用于对被测对象提供电源。

### 2.1 VPX 硬件选型设计

针对无线电指令收发单元测试需求，选取了 VPX 总线机箱及功能模块。

1) VPX 机箱采用一个 8 槽背板即可满足要求，为了保留扩展能力，选用 14 槽 VPX 背板，支持 VITA62 和 Open-VPX 标准，背板采用高速 Multi-Gig RT-2 连接器，总线支持 SRIO、PCIe 和 GbE 等高速总线

2) VPX 主控制器提供标准 VPX 总线主板功能，板载 CPU、内存、固态硬盘，提供提供 1 路前面板 VGA 接口，1 路前面板以太网接口，2 路前面板 USB2.0 接口，控制器上运行自动测试软件，并通过外接显示器和键盘/鼠标提供用户交互功能。

3) AD 采集模块集成了 16 路 AD 采集，用于对测试对象的电压、电流等参数进行测试，同时可用于系统自检。

4) 数字 IO 模块用于对被测对象的数字量输出信号进行采集，对被测对象输出开关量控制信号，用于通道选通等控制。

5) 数字示波器主要用于对被测对象的数字脉冲及译码时序信号进行采集处理。

6) 串行通信模块主要用于控制程控电源，并预留串行通信测试功能。

7) 调制解调模块用于将被测对象来的射频信号解调为基带信号，或将基带信号调制出射频信号，同时通过程控实现射频信号功率控制，以满足被测对象的适配需要。

8) 无线电测试模块用于产生与被测对象通信的基带信号，接收并处理被测对象回传的信息，该模块是本系统中的核心测试设备，基于 VPX 功能模块构建，如图 3 所示。

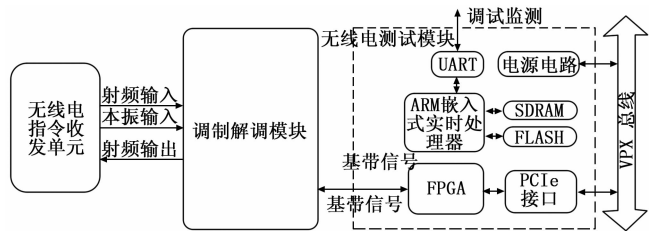


图 3 无线电测试模块组成图

无线电测试模块以 ARM 处理器和 FPGA 为核心，由 FPGA 负责基带信号解析和处理，ARM 处理器用于实现部分实时测试功能。由于指令收发测试对实时性要求较高，系统需要在较短时间内完成信号调制解调、基带编解码、信息处理等流程，ARM 处理器即用于实现实时性高的测试。

VPX 总线可以提供 64 对差分信号，可以传输 PCIe、RapidIO、快速以太网等信号，本设计选择 PCIe 信号。

PCIe 总线是一种高速串行传输协议, 由串行时钟和 PCIe 通道组成, PCIe 通道分为发送通道和接收通道, 每通道由两对差分信号线 (发送和接收各一对) 组成, 实现高速全双工串行通信。PCIe 能够实现两台设备间点对点互联, 两台 PCIe 设备间的通道数量有 1、2、4、8、16、32 等多种组合, 对应 PCIe 速度等级的  $\times 1$ 、 $\times 2$ 、 $\times 4$ 、 $\times 8$ 、 $\times 16$ 、 $\times 32$ , 每对差分信号线的最大传输速度为 2.5Gbps, 物理层信号采用 8b/10b 编码, 因此 PCIe $\times 1$  的传输带宽即可达到 4Gbps, 适合高速数据处理和实时采集控制的高带宽应用。

PCIe 总线规范定义了三层的设备结构, 分别是处理层、数据链路层和物理层, 各层都具备相应的发送和接收模块。处理层是整个体系结构的最高层, 其数据包包含数据头、校验与有效数据; 数据链路层负责数据交换、错误检测与判断、电源管理与初始化等功能, 在数据传输时链路层具有数据比特错误检测和重传的功能, 通过 CRC 校验判断数据包是否有错, 错误出现时对链路对端请求重新传输, 确保 PCIe 总线传输可靠。物理层用于确定链路电气特性、速度、极性配置, 同时管理电源<sup>[8]</sup>。

PCIe 接口部分采用专用 PCIe 桥芯片实现, 这类芯片性能稳定, 功能完善, 设计资源丰富, 在产品开发中设计人员可以不用太多关注总线协议的实现<sup>[9]</sup>。

本设计选用博通公司 (原 PLX) 的 PEX8311 协议芯片实现 VPX 总线模块接口设计。PEX8311 是单通道 PCIe 总线桥芯片, 可以作为总线根设备也可作为终端设备<sup>[10]</sup>。PEX8311 芯片技术特点如下:

- 1) PCI Express 与本地总线桥接芯片, 符合 PCIe r1.0a 规范;
- 2) 本地总线: 32 位地址和 32 位数据独立模式, 或 32 位数据/地址复用模式;
- 3) 本地总线时钟达 66MHz;
- 4) 单通道 PCI Express 端口 (PCIe $\times 1$ ), 全双工, 2.5Gbps 每方向;
- 5) 自动极性翻转匹配;
- 6) 2 个独立 DMA 通道;
- 7) 功率: 1W, 链路和设备功耗管理功能;
- 8) 内置的链路 CRC 校验。

图 4 是无线电测试模块内部框图。

其中 PEX8311 工作于终端 (外设) 模式, PEX8311 通过背板连接器与机箱 VPX 背板连接, 主控制器通过 PCIe 总线配置无线电测试模块的 PEX8311, 当需要与主控制器进行高速数据传输时, 可采用 DMA 通道以高优先级并发直接访问的方式传输。

FPGA 负责处理中频信号编、解码, ARM 处理器负责处理与主控制器的数据交互。当运行实时测试程序时, 测试流程文件 (ATML) 通过 PCIe 总线传到 ARM 处理器, 并保存到 SDRAM 用于执行。由 ARM 处理器解析 ATML 后, 按流程执行实时测试, 包括输出基带信号通过 FPGA

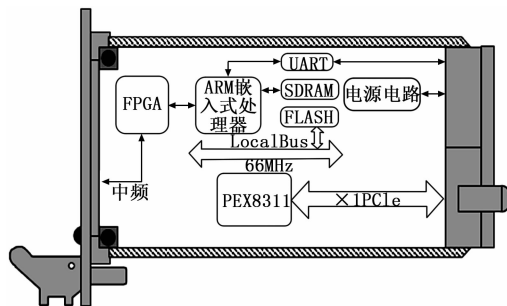


图 4 无线电测试模块框图

编码输出, 采集 FPGA 解码的信号并实时计算处理等。

无线电测试模块具有三种工作模式:

1) 由主控制器独立运行测试任务。该模式适用于应用程序复杂、数据处理量大, 且对实时性要求不高的场合, 此时 ARM 处理器不需解析运行实时测试流程, 仅用于接收主控制的指令收发命令, 并控制 FPGA 完成指令发送、数据接收解码工作。

2) 测试模块独立运行测试任务。该模式适用于应用程序简单、数据量小, 且对信号的实时性要求较高的场合。在此工作模式下, 测试任务完全由测试模块中的 ARM 处理器运行, 主控制器可进行参数回读、执行数据状态读取、控制停止测试模块任务并下装新的测试任务等操作。此时实时测试程序需要先传输到 ARM 处理器并保存在 SDRAM 中, 然后由主控制器下发启动实时测试指令, ARM 处理器开始解析实时测试流程并执行, 再将过程数据和测试结果返回主控制器。通常会在实时测试流程中设置实时测试中止条件, 包括接收数据达到门限、循环运行一定次数、接收到特定信号, 也可由主控制器下发指令停止实时测试。

3) 测试模块辅助主控制器运行测试任务。该模式适用于应用程序复杂、数据量大, 且对部分信号的实时性有一定要求的场合。在此工作模式下, 实时测试任务由上位机下装并运行, 测试模块的 ARM 处理器辅助运行一部分对实时性要求较高的子测试任务。

由于 VPX 总线及其结构形式特别针对高带宽和高速处理应用进行了优化, 使得单模块散热性能大幅提升, 因此能够支持复杂的实时测试任务下放到模块级处理器 (ARM) 运行, 模块中的处理器与系统主控制器质检通过 VPX 实现高带宽连接, 允许实时传输复杂数据, 并且仅需被动散热即可满足环境要求, 适用于军用高可靠测试应用场景。

## 2.2 信号调理转接组合

信号调理转接组合是测试仪器与被测对象间的桥梁, 主要完成测试信号转接, 浮地信号的隔离调理、开关量信号调理以及各类负载适配。

信号调理转接组合采用标准机箱和欧卡式机笼结构, 内部调理电路采用欧卡式模块构成, 调理模块包括模块信号隔离放大、隔离滤波、开关量输出、数字信号隔离等, 通过调理背板将各类信号转接到外部接口。

信号调理转接组合中配置调理专用隔离电源,用于对各个调理模块提供隔离电源,实现隔离模块前后端电源和信号的隔离。

### 2.3 程控电源

选用成熟货架产品,用于被测对象供电,通过串行通信接口进行程控输出,可提供多路直流、交流电压、电流源输出。

## 3 软件设计

结合具体测试项目需求,测试软件选用成熟的分层通用化体系结构。同时综合考虑人工智能,专家系统,数据库管理等技术,建立友好的人机交互环境,为维修人员提供适时、适度、高效的过程指导和技术信息支持,达到缩短测试时间,提高诊断效能,降低技术资料管理费用之目的。

### 3.1 软件平台设计

根据测试需求和上述原则,测试软件选用 VITE 平台开发。VITE 是基于用户界面的虚拟仪器集成开发环境,为测试系统、控制系统及信号分析处理等提供了简单易用的编程环境。VITE 在构建大型分布式测试系统时具有开发迅速、支持全寿命周期维护、易于升级等优势。测试软件整体架构如图 5 所示。其中嵌入式实时测试程序位于无线电测试模块上的 ARM 程序存储器中,由 ARM 处理器运行,配合主控制器 VITE 测试软件完成实时测试。

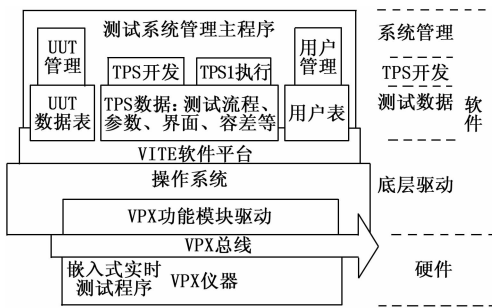


图 5 测试软件平台架构

平台软件在功能上主要包括 TPS 开发功能、测试执行功能和数据分析管理功能。

1) TPS 开发:该模块是软件进行测试任务的总入口,用户必须通过测试对象的需求分析,生成测试项目与系统测试资源的映射关系。在软件平台中进行 TPS 流程开发,生成直接面向底层 VPX 仪器驱动的测试流程序列,通过与硬件和系统的联调,完善软件 TPS。

TPS 流程开发使用图形化顺序编写方式,以测试项目和测试点为基本组成部分,兼顾了图形化开发的方便易用和代码编写方式的结构化顺序执行形式。

2) TPS 执行:测试流程执行是整个软件的核心部分,软件系统根据用户选择的 TPS 测试流程自动执行相应的测试操作。测试执行过程从流程的第一个测试动作开始执行,直到最后一个测试动作执行完毕。在 TPS 流程执行过程中,系统根据流程中的配置信息,自动选择相应的仪器进行激励和测量操作,完成测试数据的处理、显示和存储工作。执行部分提供给用户启动运行、暂停运行、停止运行、继续运行等操作来控制整个测试动作的执行过程。

3) 测试报表与数据分析:数据分析管理功能主要完成历史测试数据信息的查询工作、报表生成、打印、统计分析等功能。查询工作提供给用户对历史测试数据的查询,通过输入测试时间、测试人员、测试内容等一系列查询条件,界面列举出所有满足条件的测试结果信息,包括测试结果值、测试范围、合格条件、判定结果等;报表生成提供给用户针对结果的 Word 和 Excel 文件格式的标准化输出模式,可以直接将列表结果生成友好的报表内容;打印功能提供用户对结果内容的打印输出;统计分析功能通过调用系统内的调度算法和 Matlab 的数据分析组件,可以对用户关心的数据进行统计,可以依靠专家知识生成工具和综合数据分析工具实现用户对故障分析、处理和统计归类的需求。

### 3.2 测试程序设计

无线电指令收发功能测试主要分为射频测试、指令译码测试、回传测试,性能测试主要是接收灵敏度测试和发射功率测试。

TPS 主要在主控制器测试软件 VITE 中运行,设计采用树形列表的方式,如图 7 所示。

测试流程中的射频测试、信息回传测试都需要较高的系统响应实时性,因此采用测试软件 VITE+无线电测试模块实时测试的方式:测试初始化时将需要无线电测试模块实时执行的编码、发送、接收、解码等测试流程下装到无线电测试模块的 ARM 处理器内存中,等待主控制器测试软件调用;当执行到实时测试步骤时由主控制器测试软件根据 TPS 流程,调用无线电测试模块 ARM 处理器执行实时测试并返回结果,其余测试流程由主控制器测试软件执行。既保证了测试实时性,又兼顾了通用测试系统架构,使系统具有通用性、扩展性。

图 6 为 VITE 集成开发环境界面。

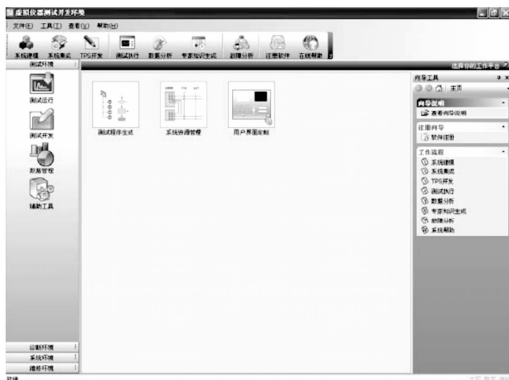


图 6 VITE3.0 集成开发环境

