

基于 VNX 总线的航天飞行器综合控制系统设计

苏晓东¹, 苏峰¹, 宋蔚阳¹, 张强¹, 陶然²

(1. 北京航天长征飞行器研究所, 北京 10076; 2. 北京航天自动控制研究所, 北京 100854)

摘要: 针对小型化航天飞行器对综合控制系统的需求, 结合目前国内外先进飞行器综合航电应用的经验, 设计了一种以 VITA74 总线为基本架构的综合控制系统, 使其在性能、功耗、体积等方面产生了大幅提升; 利用 SiP 芯片内部的双核 SoC 芯片来运行主控程序及导航控制算法等功能, 通过芯片集成的接口资源和可编程逻辑资源实现丰富的外围接口; 给出了综合控制系统的硬件系统设计、软件系统设计及结构设计方案, 并详细介绍了各个功能模块的设计思想; 通过相应的性能测试试验, 表明该系统工作正常, 各项性能指标满足任务需求, 可用于未来航天飞行器的使用。

关键词: VITA74; 综合电子; SiP; 模块化; 小型化

Design of Spacecraft Integrated Electronic System Based on VNX

Su Xiaodong¹, Su Feng¹, Song Weiyang¹, Zhang Qiang¹, Tao Ran²

(1. Beijing Institute of Space Long March Vehicle, Beijing 100076, China;

2. Beijing Aerospace Automatic Control Research Institute, Beijing 1000854, China)

Abstract: For miniaturized spacecraft's demand of the integrated control system, combining the advanced aircraft integrated avionics application experience, a VITA74 bus based architecture space integrated control system was designed, which made a big increase in performance, power consumption, volume. The dual-core SoC chip inside the SiP chip was used to run the main control program and navigation control algorithm, and rich peripheral interfaces were realized through the interface resources integrated by the chip and the programmable logic resources. The hardware system design, software system design and structure design scheme of integrated control system were presented. The corresponding performance test showed that the system worked normally and all performance indicators met the mission requirements, which could be used for the future use of space vehicles.

Keywords: VITA74; integrated electronic; SiP; modularization; miniaturization

0 引言

随着航天工业及武器系统的发展, 对小型化、集成化、模块化航天飞行器综合控制设备的需求越来越紧迫。

目前国内外先进飞行器综合航电应用经验表明, 设备的一体化融合设计不仅可以大幅减少弹上设备软硬件规模, 提升系统的可靠性、维修性, 还可以从本质上提升型号以及设备的系列化、模块化、通用化水平^[1-3]。

文献 [4] 提出的综合控制计算机将传统的多模块分舱段计算机进行集成综合, 并配以实时操作系统, 提升了设备性能和一体化程度, 但缺乏通用总线的应用, 不利于后续系列化、通用化产品的开发。文献 [5] 和文献 [6] 分别提出基于 VPX 总线的无人机系统应用和综合测试系统应用。但由于文献中的 VPX 总线标准结构较大, 无法适应航天飞行器对小体积的要求。

因此, 本文即按照新一代系统级总线标准 VITA74 总线 (即 VNX 总线), 设计了一套模块化集成化高性能的航天飞行器综合控制系统, 能够很好的适应目前小型化航天

飞行器的需求。采用 VNX 标准能很好地满足高速数字信号传输和大功率配电的技术需求, 而且还可以满足航天器对冲击、振动、电磁辐射及干扰等的可靠性要求。在功能划分上, 将原来的独立单机产品集成设计为各个满足 VNX 标准的子卡模块。通过模块化的设计使其具有易拆解, 易维护, 环境适应性强的特点。各个板卡之间的信号连接通过背板实现, 对外接口由侧 I/O 板实现, 侧 I/O 板上直接焊接具有高可靠性性能的航插接插件。

1 VNX 总线概述

高性能的嵌入式计算应用一直在推动计算机行业向更小、更坚固的系统方向发展。VITA 74, 通常被称为“VNX”, 就是一种专门为恶劣使用环境所设计的小型嵌入式计算平台架构。

VNX 总线标准定义了机械和电气标准来实现小型模块化系统。该标准解决了在各种应用场景下使用小型模块化系统的需求。

该标准能够促进设计单位实现不同功能模块, 包括子模块、底板、外壳和完整的系统解决方案。该标准能够保证各个单位设计的组件具有一定的移植性, 并可以在子模块的具体实现上保证一定的灵活性。

VNX 的标准在制定的过程中, 参照了很多 VPX 的成

收稿日期: 2018-12-25; 修回日期: 2019-01-22。

作者简介: 苏晓东(1987-), 男, 吉林延吉人, 硕士研究生, 工程师, 主要从事系统设计技术方向的研究。

功经验^[7]。该标准制定了许多约定,并将信号定义分配到各个子模块中。该标准中各个模块的信号连接通过一种新型高速低成本连接器来实现,支持以太网和 PCI Express 总线。为了使系统尽可能简单地实现,该标准中指定了一个 CPU 根节点,也可以设置多个 CPU 节点。该标准定义了两种结构的子卡类型,分别为 19 mm 和 12.5 mm 标准,并且规定了连接器的位置、装配孔的位置和组件的外形。对于 19 mm 的模块,可以实现两个板叠的设计,实现一种功能更丰富的模块板卡。用户可以根据自己的需求定义背板和侧 I/O 板。

VNX 总线的目的是提供巨大的重量和电能节省,而其成本仅为更大的遗留 3U 和 6U 系统的一小部分,同时实现了类似的性能。VNX 总线提供了在模块级(电气、机械和热)定义和固定的所有接口,使热和机械接口简单而统一。基于该标准设计的产品可以广泛的应用于航天、无人飞行器、机器人、可穿戴系统和能源探索。

2 系统架构设计

根据航天飞行器综合控制系统高可靠性、高集成度、模块化的需求特点,本系统采用国际最先进的军用 VNX 总线标准作为系统设计核心架构。该系统内部集成 4 个核心组件,采用无风扇导冷设计,对结构尺寸进行进一步压缩,同时保证了散热效果。4 个核心组件分别为飞控组件,接口组件,配电组件,供电组件,与外界设备的连接通过测 I/O 组件的板载航插实现。各个组件间的信号互联通过背板实现,该背板可实现差分信号及单端信号的互联,并且具有良好的电磁兼容性,能够实现 1Gbit/s 以上速率的信号传输。具体系统框图如图 1 所示。

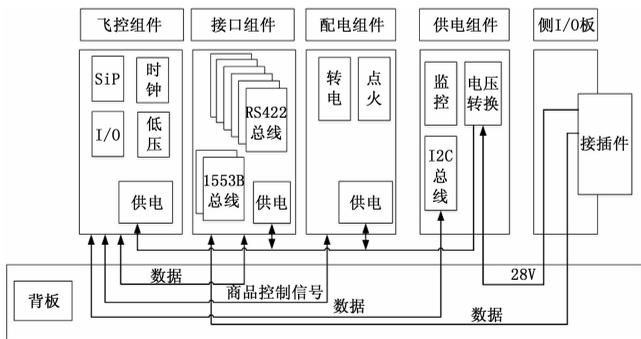


图 1 系统框图

航天飞行器综合控制系统对外接口主要包括 6 路对外隔离的 RS422 总线接口^[8], 2 路 1553B 总线接口^[9], 4 路隔离 I/O 输入接口, 16 路对外隔离 I/O 输出接口, 大数据存储功能以及多路供配电输出功能。同时,系统内集成了高性能的多核异构 SiP 芯片,能够实现高速实时运算。

3 硬件系统设计

3.1 飞控组件设计

飞控组件主要用于实现核心算法和时序控制。在飞控

组件板卡设计上,采用了 19 mm 厚板卡结构,并在内部采用两块印制板堆叠的方式最大化利用了板卡内的空间。在核心芯片选择上,为了满足系统对小型化,高性能等方面的要求,选择了一款高性能 SiP 芯片,该芯片为基于双 C6713 内核 SoC 的通用化、标准化、高集成度 SiP 产品,内部集成 2 片高性能 SoC 芯片、大容量 SDRAM、大容量 FLASH、国产化 FPGA 等。该模块可应用于战术武器控制系统、信息处理系统、控制与信息处理一体化系统,具有体积小、功耗低、接口丰富等特点。在进行资源配置过程中,根据不同性能特点进行资源划分。其中,双 C6713 内核 SoC 主要完成组合导航算法、飞控算法、时序逻辑的实现。为了提高对外接口的实时性要求,利用 SiP 芯片国产化 FPGA 的并行性特点实现对外接口功能。

在电路设计上,采用两块印制板通过子板母板的方式实现了高度集成化的设计。在子板上除了 SiP 芯片外还有保证其正常工作所必须的复位电路、JTAG 电路、时钟晶振电路和低压供电电路。选用 LTM4644 作为低压供电电路的核心芯片,该芯片能够实现 4 路电压输出,每路输出电压可调,输出电流 4A,并且可通过使能端控制保证上电顺序,分别为 SiP 芯片提供 3.3 V、1.5 V 和 1.2 V 电压。

子板和母板通过高度集成化的表贴型接插件实现信号互联。在母板上,设计了飞控组件对外连接的接口,主要包括 4 路隔离光耦输入接口以及 16 路对外隔离的 I/O 输出接口。在光耦电路设计上,通过外部接口电阻匹配,保证了输入信号具有 14 V 的抗干扰能力,同时,具有防反设计。在对外输出 I/O 电路上,通过磁耦芯片的应用,将所有的输出信号进行了隔离并将 3.3 V 电平转换为了 5 V 电平,隔离后通过达林顿管 ULN2803 实现了信号的功率放大。

3.2 接口组件设计

在接口组件板上,设计了综合电子系统对外通讯的主要接口,主要包括 4 路独立磁隔离的 RS422/485 总线接口, 1 路磁隔离的 CAN 总线接口,以及 2 路 1553B 总线接口。

隔离 RS422/485 总线接口和 CAN 总线接口电路采用 ADI 公司的基于磁隔离技术的总线接口芯片设计。该系列芯片内部集成了隔离电源,可以将逻辑端的电源转换为总线端电压,并且使逻辑端与总线端地环路隔离,提高了通信接口的电磁兼容性。除此以外,在总线接口上设计了上下拉电阻来保证总线始终工作在确定的状态,并通过瞬态抑制二极管提高总线接口的抗静电和浪涌能力。

由于飞控组件所选用的 SiP 芯片内部集成了 2 个 1553B 总线 IP 核,因此在外接口电路设计上只需要通过电平转换芯片及隔离变压器将总线信号进行转换即可。

3.3 配电组件设计

配电组件主要功能是通过飞控组件的控制实现对外部设备的供配电控制以及对火工品电路的功率输出。本组件中通过固态继电器的串并联搭建供配电电路,共可以实现

对 4 路设备的供电控制。

3.4 供电组件设计

供电组件是航天综合电子系统正常工作的能量源头, 如果供电组件电路设计存在隐患, 则综合电子系统无法长时间稳定正常工作, 因此供电组件电路设计十分关键。本设计在功耗和可靠性为出发点, 为综合电子系统设计了一种隔离式的多电压输出的电源系统。

综合电子系统的输入电压为 28 V, 经过 EMI 滤波电路和多路隔离式 DC/DC 模块输出多路电压, 各路之间互相隔离, 保证了 CPU 电路与外部各个接口电路的物理隔绝, 提高产品固有可靠性。电源电路原理框图如下图 2 所示。电源组件输出 4 路电压, 其中, +12 V 电压额定电流为 2.5 A, +5 V 电压额定电流为 10 A, +3.3 V 电压额定电流为 3 A, -12 V 电压额定电流为 1 A, 所有的输出电压纹波均不超过 50 mV。同时, 电源组件内部有监控单元, 实时对输出电压和工作温度进行检测, 并将信息通过 I²C 总线^[10]传递给飞控组件。

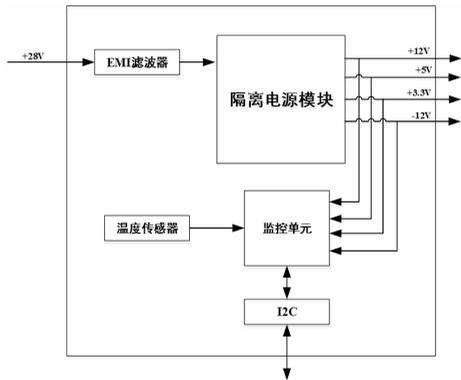


图 2 供电组件框架设计

4 结构设计

由于产品各个功能模块集成化程度较高, 因此各个模块热源集中, 对散热的要求较高; 按照 VITA74 热设计标准, 通过机壳导热设计实现对产品的散热, 使整机在不额外增加体积的情况下实现了散热加固设计, 满足了小型化的要求。整体框架上提供 5 个槽位, 采用高效导热设计和全封闭 EMC 屏蔽设计, 具有高可靠、高性能、轻小型特点。其外形图如图 3 所示。

该产品由 5 槽导冷机箱、主控板模块、背板模块、配电板模块、电源板模块和 IO 板模块组成, 可扩展其他功能板卡, 其外形尺寸为 117 mm×115.5 mm×154.5 mm。

其中 5 槽导冷机箱由主体框架和六个面板组成, 均采用铝合金材质。主体框架为全楼空型, 结构轻, 结构强度大, 配有 5 个插槽, 如图 4 所示; 前后面板用于安装电连接器; 各面板采用散热片形式, 两侧面板内侧有导热橡胶, 使得整机具有良好的散热效果; 此外各面板内侧边缘均设有导电橡胶垫, 为全封闭 EMC 屏蔽设计。

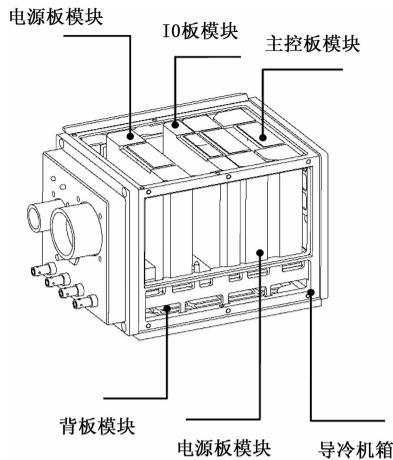


图 3 VNX 计算机外形示意

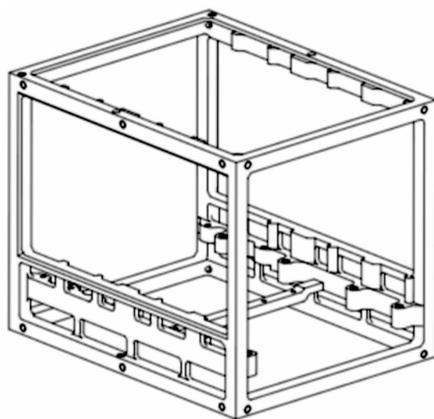


图 4 主体框架

VNX 各主要模块外壳均采用铝合金材质, 外形尺寸成系列化。为保证安装的精确性、方便性, 各模块均设计有定位销以及定位孔, 如图 5 所示, 并配备钢质可折叠拉手。



图 5 定位销和定位孔图示

最终产品实物效果如图 6 所示。

5 软件系统设计

该综合电子系统的核心组件为飞控组件, 而软件作为飞控组件的灵魂模块, 是综合电子系统实现其功能的关键。该软件由于 SiP 芯片内部构成的异构多核处理器而需要采用全新的模块化设计思想来开展设计。为了减少算法对硬件资源的消耗, 需要将飞控软件与导航软件分别配置在两个不同的 C6713 内核中, 两个 DSP 内核通过 FPGA 配置的双口 RAM 实现数据的实时传递。同时, 对于接口功能的逻辑, 如 RS422/485 总线通讯, I/O 输出控制, I/O 输入识别等功能, 全部由性能灵活的 FPGA 芯片实现。

DSP 芯片的软件包括底层驱动层和应用层, 底层驱动

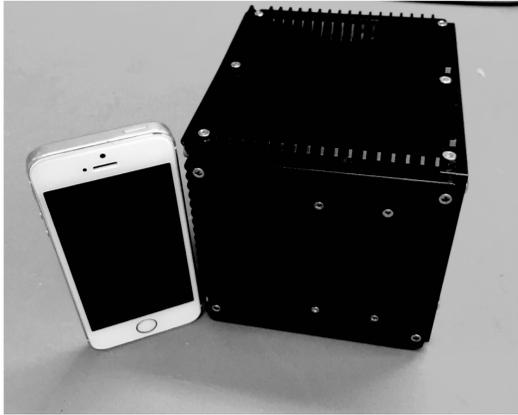


图 6 航天综合电子系统实物设计

层软件包括系统初始化, 双核交互机制, 定时器配置, 中断模块配置等, 应用层软件包括对外部设备传来的数据流的控制、自检、装订、制导姿控算法解算, 控制信号输出, 遥测信号输出等功能。软件系统框图如 7 所示。

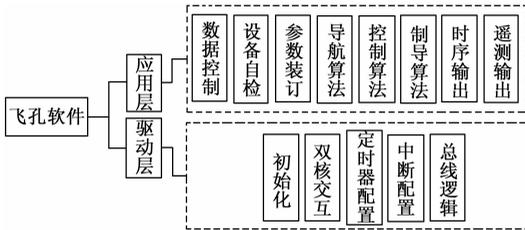


图 7 软件系统框图

6 性能验证与分析

对飞行器综合控制系统的功能性能评估主要从两方面展开, 一方面是其电路各个功能接口的正确协调性, 一方面是主控 CPU 的运算处理能力。本文利用接口丰富的工业测试仪对系统的硬件接口进行了功能验证, 验证的接口主要包括输入 I/O 接口、输出 I/O 接口、RS422/485 总线接口、CAN 总线接口、1553B 总线接口。通过验证测试, 各个接口功能正常, 能够实现 I/O 的输入输出和数据的收发。

本文选取了 2 款成熟产品的主控 CPU (CPU 型号分别为 TMS320F2812 和 TMS320C6713B) 进行了运算性能的对比较, 运行软件采用相同的飞行控制算法和卡尔曼滤波组合导航算法^[11]。通过三款 CPU 完成一次运算的时间作为性能比较基准, 由表 1 可以看出, 本文所设计的 SiP 芯片具有更加优秀的运算性能。

表 1 CPU 性能对比

CPU 型号	飞控算法	导航算法
TMS320F2812	3.8ms	7.5ms
TMS320C6713B	2.1ms	3.6ms
SiP	0.9ms	1.7ms

7 结论

本文提出了一种利用 VNX 总线架构 (即 VITA-74 总线) 实现的航天飞行器综合控制系统设计, 使其满足了未来航天工业及小型化航天飞行器对电子设备小型化、集成化、模块化的需求。本文介绍了 VNX 总线标准及该方案的总体设计思路, 并针对综合控制系统的硬件系统设计、结构设计和软件系统设计进行了详细描述。硬件上, 采用功能丰富、性能强大、功耗低的 SiP 芯片实现了核心组件的设计, 同时, 通过设计丰富高可靠的通讯接口、通用 I/O 输入输出接口、配电接口实现航天综合电子系统的各项功能指标; 软件设计上, 采用软硬件协同设计方法, 将底层硬件开发结合上层应用软件开发, 通过可编程逻辑模块的设计, 减轻了 CPU 的资源负担, 可以保证 CPU 更高效可靠地实现相应算法。VNX 总线的模块化设计思想极大的降低了未来新产品的研发成本和研发周期。目前, 该航天飞行器综合控制系统已经完成了样机设计, 并进行了相应的性能测试试验, 试验结果表明该系统工作正常, 各项性能指标满足任务需求, 可用于未来航天飞行器的使用。

参考文献:

- [1] 王 权, 向晏冰, 刘 雷, 等. 导弹武器电子系统一体化综合集成设计及关键技术 [J]. 战术导弹技术, 2014 (1): 99-103.
- [2] 郑东卫, 陈 矛, 罗丁利. VPX 总线技术规范及应用 [J]. 火控雷达技术, 2009, 38 (4): 73-77.
- [3] 洪 艳, 沈利华. 基于 VPX 高速综合信息处理平台设计 [J]. 导弹与航天运载技术, 2011 (3): 58-61.
- [4] 刘 硕, 吕 浩, 高 浩. 一种新型弹载综合控制计算机的设计 [J]. 电子技术应用, 2018, 44 (6): 113-115.
- [5] 吉玉洁, 张小林. VPX 总线标准研究及其在无人机中的应用展望 [J]. 计算机测量与控制, 2012, 20 (4): 1112-1115.
- [6] 马瑞萍, 刘丙杰, 杨继锋. 基于 VPX 总线的潜射导弹综合电气系统集成化设计 [J]. 计算机测量与控制, 2017, 25 (7): 132-135.
- [7] 王 巍, 何 军. 基于 OpenVPX 的全交换式信号处理平台设计 [J]. 通信技术, 2017, 50 (6): 1314-1318.
- [8] 周前柏. 一种提高 RS422 通信 BIT 可靠性的设计方法 [J]. 计算机测量与控制, 2015, 23 (11): 3769-3772.
- [9] 黄晓明, 陈加林, 杨文俊. 基于 4M 1553B 总线的导弹控制系统设计 [J]. 导弹与航天运载技术, 2016 (6): 23-26.
- [10] 薛志雄, 黄文政. 一种隔离式 I2C 总线的采集系统设计 [J]. 机电工程技术, 2018 (S1): 306-308.
- [11] 卢 航, 郝顺义, 沈 飞, 等. 基于简化联邦 CKF 的 INS/GNSS 组合导航算法 [J]. 航天控制, 2018, 36 (3): 21-26.