

# 基于 FPGA 的色选机下料振动器振动状态检测系统设计

刘群<sup>1,2</sup>, 洪占勇<sup>1,2</sup>, 崔堃<sup>1,2</sup>, 贾星明<sup>3</sup>

(1. 合肥工业大学 工业与装备技术研究院, 合肥 230009;

2. 航空结构件成型制造与装备实验室, 合肥 230009;

3. 安徽中科光电色选机械有限公司, 合肥 230012)

**摘要:** 为了快速采集色选机下料振动器的振动参数, 简单直观地获取振动器的振动状态, 有效地改善振动器的工作性能, 设计了一种基于 FPGA 的色选机下料振动器振动状态检测系统; 系统主要由振动加速度传感器、FPGA 处理板和上位机显示器件组成, 通过传感器的振动数据采集、FPGA 处理板卡的数据处理与通信以及上位机的数据接收, 该系统能够在线显示振动器工作时的振动波形, 并给出相关参考信息; 经采样与通信过程中的时序仿真以及振动检测平台的实验测试, 该系统能够在线得出振动器工作时的振动加速度波形, 并给出最大振动加速度, 通过相应的转化可作为振动器改进的参考依据, 因此具有较高的应用价值。

**关键词:** 下料振动器; 振动加速度采集; AD 转换; FPGA; UART 通信

## Design of Vibration State Detection System for Vibrating Feeder Based on FPGA

Liu Qun<sup>1,2</sup>, Hong Zhanyong<sup>1,2</sup>, Cui Kun<sup>1,2</sup>, Jia Xingming<sup>3</sup>

(1. Institute of Industry and Equipment Technology, Hefei University of Technology, Hefei 230009, China; 2. Provincial

Key Laboratory of Infectious Manufacturing and Equipment for Aviation Structural Parts, Hefei 230009, China;

3. Anhui Zhongke Optic-electronic Color Sorter Machinery Co., Ltd, Hefei 230012, China)

**Abstract:** In order to quickly collect the vibration parameter of the material vibrator in the color sorter, obtain the vibration state of the vibrator simply and intuitively and improve the performance of the vibrator effectively, an FPGA-based vibration detection system for the vibrator of the color sorter was designed. The system was mainly composed of vibration acceleration sensor, FPGA processing board and host computer display device. The system could display the vibration waveform of the vibrator during operation and provide relevant reference information through the vibration data acquisition of the sensor, the data processing and communication of the FPGA processing board, and the data receiving of the host computer. The system could obtain the vibration acceleration waveform of the vibrator during operation and gave the maximum vibration acceleration through the timing simulation during sampling and communication and experimental testing of vibration detection platform. Corresponding conversion could be used as a reference for vibrator improvement. Therefore, the system has high application value.

**Keywords:** vibrating feeder; vibration acceleration acquisition; AD conversion; FPGA; UART communication

## 0 引言

下料振动器是色选机的重要的组成部件之一。由于电网电压的波动和色选下料过程中物料重量的突然变化等多种外界因素的存在, 下料振动器的振幅会发生较大的变化, 使得物料下落速率不稳定且下料量不均匀, 从而导致色选精度和产量受到严重的影响<sup>[1]</sup>。对此, 有必要对下料振动器的振动状态进行检测, 及时发现振动器存在的问题及原

因, 以便有针对性地对振动器进行改进, 从而减小或消除由于振动器的工作异常带来的色选效果差的影响。

相比于单片机和多数其他器件, FPGA 具有高性能、低成本、高速率和高稳定性的特点<sup>[2]</sup>, 本课题正是利用 FPGA 的这种优良的特点, 以 FPGA 为核心实现振动信号的采集、处理、传输与通信, 将工作状态下振动器的振幅变化情况实时地传输到上位机显示界面中, 通过观测振幅波形曲线的变化, 了解振动器的工作情况, 从而对振动器的调整与改进提供相应的参考。总体来说, 本系统具有速率快、精度高和实时性强的优势, 从而保证整个系统具有较好的工作性能。

## 1 检测系统整体框架及其工作原理

如图 1 所示是色选机下料振动器振动状态检测系统的

收稿日期: 2018-12-09; 修回日期: 2019-01-01。

基金项目: 安徽省科技厅秋实计划项目(2013AKKG0392)。

作者简介: 刘群(1994-), 男, 安徽省广德县人, 硕士研究生, 主要从事光电检测技术方向的研究。

通讯作者: 洪占勇(1970-), 男, 安徽省五河县人, 副教授, 硕士研究生导师, 主要从事网络化测控技术方向的研究。

系统结构原理框图,其中下料振动器是由底盘、隔振弹簧、电磁线圈、衔铁、弹片和物料斗组成,实际上可以将它等效成为双质点双自由度的强迫振动系统模型<sup>[3]</sup>。当振动器通电后,电流流过电磁线圈使其产生一定的电磁吸引力,衔铁受力后会使得弹片产生一定的形变,从而使物料斗朝着送料方向运动,通过控制电源信号的幅值和频率就可以让物料斗产生一定幅度和频率的来回运动,实现下料功能<sup>[4]</sup>。

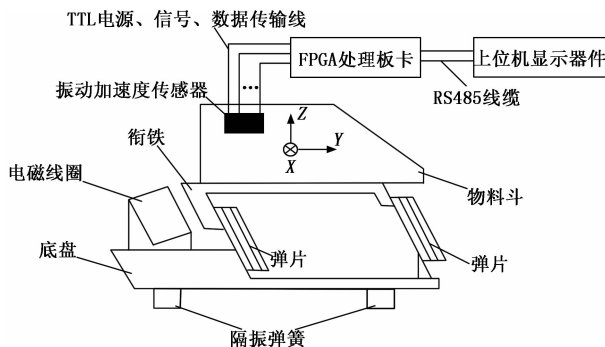


图1 色选机下料振动器振动状态检测系统框图

为了准确地得到振动器的工作状态,需要对可能存在的振动方向做全面的检测,在此本文定义了振动器的振动方向,如图1所示。其中,X方向为送料方向的水平垂直方向,这个方向上若存在较大的振动就会使得滑槽各个通道物料下落量不均匀;Z方向为竖直方向,如果这个方向存在较大的振动,会使得物料跳动;而Y方向为送料方向,这个方向的振动量必须合适,振动过大会使得下料过快,影响色选精度;振动过小会严重影响色选产量,因此Y方向需要有合适的振动量。

振动状态检测系统主要由振动加速度传感器、FPGA处理板卡和上位机显示器件组成。如图1所示,振动加速度传感器安装在物料斗上,用于采集物料斗工作状态下的加速度信号,然后通过相应的预处理,包括信号的滤波、放大、AD转换和隔离等,由TTL传输线将采集到的数据发送给FPGA处理板卡;FPGA板卡用于配置采集数据时的时钟和控制信号,以及与上位机进行数据通信;上位机显示器件主要用于显示振动数据波形和最大振幅等参数。

## 2 检测系统硬件设计和关键器件选择

检测系统硬件包括振动加速度传感器和FPGA处理板卡,前者主要负责振动信号的采集和预处理,后者用于数据采集过程中的信号控制以及与上位机通信。

### 2.1 振动加速度传感器

振动加速度传感器是整个检测系统的第一级,如图2所示是振动加速度传感器的硬件电路各个部分示意图,图中箭头的方向就是振动数据的数据流传输方向。该模块的目的是采集下料振动器工作时的振动数据,并将其转换为数字量提供给FPGA进行后续处理和通信。

采集模块选择了亚德诺半导体公司(Analog Devices)

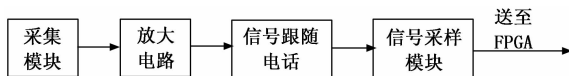


图2 振动加速度传感器内部原理框图

的振动加速度传感器芯片ADXL326为核心器件,可采集X、Y和Z三个方向的振动加速度,采集范围为 $\pm 16g$ ( $g$ 为重力加速度且 $g=9.81\text{ m/s}^2$ ),可将加速度信号转化为电压信号,在供电电压 $V_s=3.3\text{ V}$ 时的转换系数为 $60\text{ mV/g}$ ,具有十分良好的采集特性。三个方向的振动加速度被采集到后,经过信号放大电路和跟随电路,同时经电容滤波和去耦等预处理作用,进入信号采样模块。

信号采样模块是将采集和预处理的振动模拟信号转换为数字信号。本模块采用了TI公司的ADC124S101器件,该器件模拟输入通道数为4,精度为12位,转换速率为 $500\text{ ksp/s}\sim 1\text{ Msps}$ ,功耗低,采样频率范围宽,器件基于逐次逼近采样法<sup>[5]</sup>,其内部采用采样-保持电路、DAC和比较器,通过配置采样时钟信号、片选信号和通道控制信号实现振动信号的高精度采样,最后将振动数据输出到FPGA中进行下一步操作。

振动加速度传感器采用小型LDO器件将 $5\text{ V}$ 输入电压转换为 $3.3\text{ V}$ 电压,作为传感器各个电路和模块的工作电压。此外,在选择器件时,主要以性能和尺寸作为依据,这是为了提高传感器工作时的稳定性、减小传感器对振动器工作的影响以及便于集成和封装。

### 2.2 FPGA处理板卡

如图3所示,围绕着FPGA搭建了电源模块、数据采集的控制接口模块和通信模块。

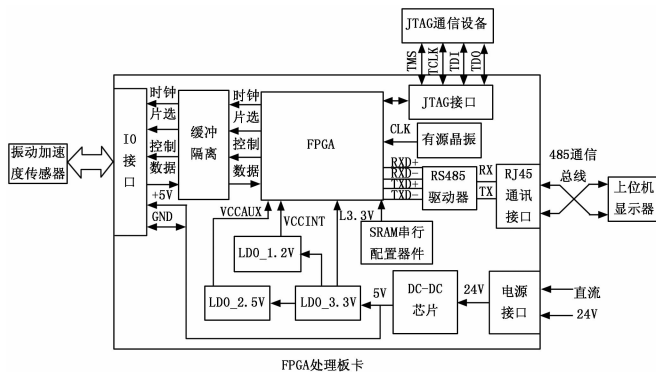


图3 FPGA处理板卡内部结构及通信原理图

电源模块根据FPGA内部工作的电源要求,首先将输入的 $24\text{ V}$ 直流电源用DC-DC芯片转换成 $5\text{ V}$ 的初始电压,这个初始电压通过IO口输入到振动加速度传感器中做电压源,从而节省传感器的空间;同时 $5\text{ V}$ 的初始电压通过相应的LDO转换成FPGA和外接芯片的适配电压;其中 $3.3\text{ V}$ 电压为FPGA的IO管脚及所有外接芯片供电;VC-CINT即 $1.2\text{ V}$ 电压作为FPGA内部核心逻辑电源电压;VCCAUX即 $2.5\text{ V}$ 电压作为FPGA内部辅助电源电压。

数据采集的控制接口模块是将 FPGA 产生控制传感器内部 ADC 的时钟信号、片选信号和通道控制信号通过缓冲隔离并以集成的方式传输给传感器, 为了信号的一致性, 将传感器和 FPGA 处理板卡的地端通过接口模块相连设置成“公共地”。此接口可采用多种方式传输, 本设计采用了 TTL 传输的方式。

通信模块包括 FPGA 内部测试的 JTAG 通信以及板卡与 FPGA 之间的通信。JTAG 作为一种通信协议, 在 FPGA 器件内部定义一个 TAP 即测试访问端口, 并以在线编程的方式将测试时钟 TCK、测试模式 TMS 和测试数据输入 TDI 写入 FPGA, 通过返回数据即测试输出数据 TDO 的结果得出 FPGA 内部各个逻辑节点和模块的状态<sup>[6]</sup>。这种测试的方法可以帮助设计者完善逻辑设计, 节省设计时间, 也可以准确找出设计中的不足, 从而得到及时更正。板卡与上位机之间通过 RS-485 总线通信, 它是一种全双工的通信方式, 发送距离远、传输速率快、成本和功耗低<sup>[7]</sup>。通过 RS-485 驱动芯片将处理后的振动数据配置成相应的数据格式, 最终采用 UART 通信协议将振动数据信息从 RJ45 端口输出上传至上位机。

### 3 FPGA 逻辑算法设计与分析

#### 3.1 基于 FPGA 的振动数据 AD 采样逻辑设计

本文采用了一种基于 FPGA 的 AD 采样设计, 通过 FPGA 对振动传感器 AD 采样模块配置相应的时钟和控制信号, 从而将模拟振动信号转换为数字振动信号, 便于 FPGA 处理和通信<sup>[8]</sup>。

如图 4 所示 ADC 器件进行采样工作的时序图。采样工作时, 将片选信号  $\overline{CS}$  置 0; 为了匹配数据上传时的通信速率, 采样时钟 SCLK 同步于系统时钟, 系统时钟设置为 2.304 MHz; ADC 通道选择控制信号 DIN 和振动数据输出信号 DOUT 采用边沿触发的方式, 即在 SCLK 的第 1 至 8 个上升沿输入通道选择控制字, 在 SCLK 的第 5 至第 16 个下降沿输出振动数据信息。每 16 个 SCLK 输出一组 12 位的数据, 并可根据数据量的需求进行数组扩展。

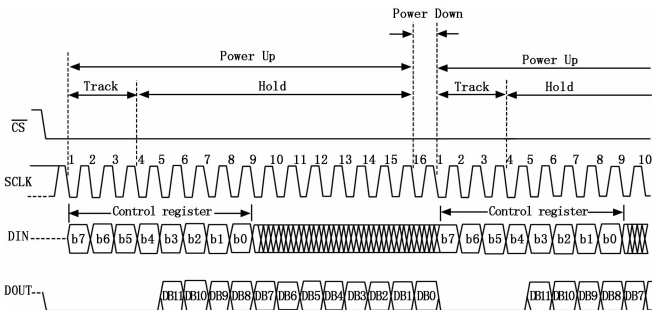


图 4 ADC 采样时序图

采样通道选择信号 DIN 为 8 位的输入控制字。高位在前, 低位在后, 格式为 b7-b0, 且通道选择由 b4 和 b3 共同决定, 它们与采样通道之间的控制关系如表 1 所示。采样通道为 4 位, 本设计选择 IN1、IN2 和 IN3 通道分别作为

X、Y 和 Z 方向的输入通道, IN4 不使用, 可悬空或通过下拉电阻接地。

表 1 ADC 采样控制字与采样通道对应关系

b4	b3	采样通道
0	0	IN1(默认情况)
0	1	IN2
1	0	IN3
1	1	IN4

#### 3.2 基于 FPGA 的 UART 振动数据传输通信设计

振动数据经过 FPGA 后, 需要匹配数据上传到上位机的时的通信速率。一般地, 相比较数据通信速率而言, 采样速率要比其大很多, 并且振动数据量较大, 为了减少数据通信过程中数据丢失量, 保持较高的通信效率, 尽可能将采集到的振动数据发送给上位机器件, 需要采用 FIFO 进行缓存<sup>[9]</sup>。

数据上传通信时, 采用 UART 通信方式<sup>[10]</sup>, 波特率为 115200 bps, 格式为“1 位起始位+8 位数据位+1 位停止位”, 不采用校验。采用异步 FIFO 缓存数据时, FIFO 的深度  $FIFO\_depth$  应满足下面的条件:

$$\frac{FIFO\_depth}{v_{wr} - v_{rd}} = T_1 > T_2 = \frac{W}{v_{rd}} \quad (1)$$

其中:  $v_{wr}$  为数据写入 FIFO 的速率,  $v_{rd}$  为数据读出速率,  $T_1$  为 FIFO 被填满的时间,  $T_2$  为数据包包传递时间,  $W$  为写入的数据量。根据采样时钟、波特率和数据上传格式确定的数据量, 采用位宽为 12 位、深度为 1K 的 FIFO, 实际使用软件内部自带的 IP 核功能实现<sup>[11]</sup>。

FPGA 与上位机通信协议格式如表 2 所示, 发送数据位为 8 位, 采用异或校验方式, 所有 1 字节数据按照表格顺序发送, 所有 2 字节及以上长度数据按照小段模式发送 (即低字节在前、高字节在后的发送模式), 有效数据的基本单位为 16 bit。

表 2 FPGA 与上位机通信协议格式

数据包名称	数据格式	字节数	备注
包头	FF	1	数据包开始标志
方向码	XX	1	01: 上位机询问; 02: 板卡应答
数据长度	XXXX	2	主设备号到数据之间的数据长度
主设备号	XXXX	2	
子设备号	XXXX	2	用于编码和加密
串码	XXXX	2	
命令字	XXXX	2	命令
数据	.....	N	待发送数据
异或校验码	XXXX	2	用于异或校验
包尾	5A03	2	数据包收尾标志

按照数据流的方向, 通信数据流分为上位机到 FPGA 处理板卡的命令数据流和板卡数据返回流, 其中上位机命令字分别为串口测试、开始检测、停止检测和请求接收数

据流,板卡收到命令后,返回相应的数据信息,如若信息错误则可判断串口或者命令出现了问题,否则将 FIFO 中的振动数据上传给上位机,振动数据是字节长度为 600 的数据定长包,其格式如表 3 所示。

表 3 振动数据发送定长包格式

字节号	表示意义
0	X 轴方向加速度,低字节
1	无意义
2	Y 轴方向加速度,低字节
3	无意义
4	Z 轴方向加速度,低字节
5	无意义
...	循环发送共计 100 组
598	Z 轴方向加速度,低字节
599	无意义

若串口连接正常,开始和停止命令正确无误,即可进行振动数据的上传。FPGA 板卡与上位机进行数据通信时的程序框图如图 5 所示,一般先由上位机询问板卡是否需要上传,如若需要上传,则按照通信协议的格式检查数据包是否正确,最终完成数据上传。

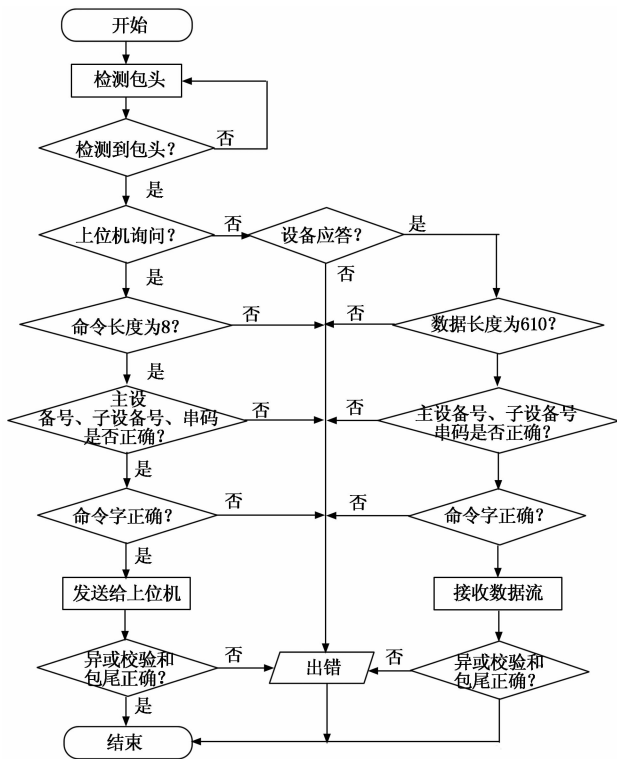


图 5 FPGA 与上位机数据通信框图

## 4 仿真与实验结果分析

### 4.1 振动数据采集和通信仿真

本系统采用了 Altera Cyclone IV E 系列的 FPGA。为了更好地观察和验证振动数据采集和通信过程中的时序问题,本设计使用 Quartus II 15.1 软件内部的 Signal Tap II 进行

命令信号和数据信号的时序检查,分别对数据采集、串口测试、开始检测、停止检测和请求数据流 5 个功能进行时序仿真,得到如图 6 所示的时序逻辑图。

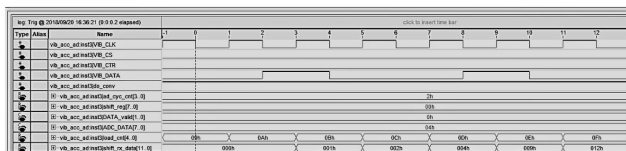


图 6 振动数据采集时序波形仿真

通过时序仿真图可以得到,基于 FPGA 的 AD 采样设计基本满足前文所提到的时序关系,但由于时钟周期是无理数,若仿真时间过长,可能会由于积累效应而产生微小的时间差;通信方面,4 种命令情况下的输入输出满足通信协议规定的要求,因此具有较好的通信效果。

### 4.2 振动检测系统实验结果与分析

图 7 所示为振动状态检测实验平台,将振动加速度传感器安装在色选机下料振动器上,传感器与 FPGA 处理板卡通过 TTL 线连接,通过振动器控制面板控制振动量大小,上位机显示器用于发送命令和接收数据产生波形,计算机用于观测采样过程中的时钟、控制和数据信号的波形图。

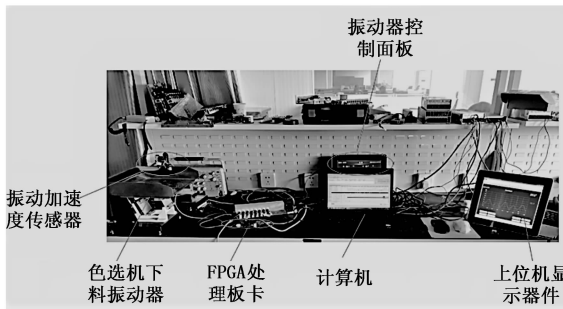


图 7 振动检测实验平台

打开振动器,通过振动器控制面板调节振动器振动大小,同时点击显示器上的“开始检测”按钮,获取不同振动量下的波形图。由于振动器工作时,X 方向和 Z 方向的振动波形微乎其微,因此只采集 Y 方向的振动波形作为检测振动器的指标参数。本实验对振动量为 90、70 和 50 时进行了振动波形检测,得到如图 8 所示的实验结果。

图中,波形右侧为当前振动量下振动器的最大振动加速度,根据振动加速度与振幅和频率之间的关系可以将振动加速度转化为振幅进行衡量<sup>[12]</sup>:

$$A_{\max} = \frac{a_{\max}}{0.004f^2} \quad (2)$$

式中,  $A_{\max}$  为振动的最大振幅,单位是 mm,  $a_{\max}$  为最大振动加速度,单位为重力加速度  $g$ ,  $f$  为振动频率,单位为 Hz。由于本实验使用的是 220 V 的交流电,因此  $f=50$  Hz。

将振动量为 90、70 和 50 时的振动加速度最大值带入式 (2),可得出相应的最大振幅分别为 0.78 mm、0.37 mm

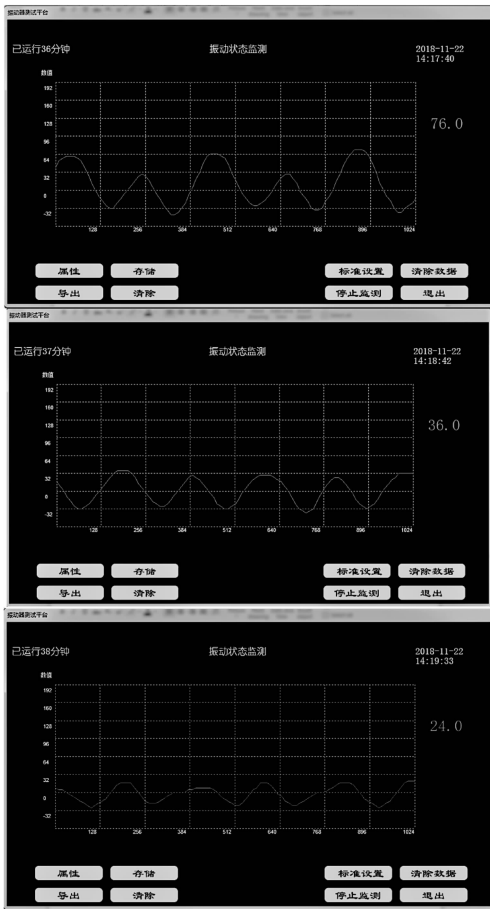


图 8 不同振动量下的振动波形检测结果

和 0.25 mm, 由此可以看出该振动器振幅随着振动量呈非线性增长, 因此定性地可以得出该振动器的振动量不是线性变化的。

实验发现, 当调节振动量的大小为 0 时, 发现仍有上位机显示器仍存有微小的波形变化, 这可能是电路设计和通信过程中存在的干扰问题; 此外, 本文对振动信号的处理方式较为简单, 对信号的挖掘程度较低, 后期可采用谱分析、小波分析和统计变换进行深度解析<sup>[13]</sup>, 从而不断地提高精度, 完善系统设计。

### 5 结束语

为了获得色选机下料振动器的工作状态, 及时有效地

调整振动器的参数和性能, 设计了一种基于 FPGA 的振动检测系统。相比较单片机等器件而言, 本系统具有数据传输快、成本低和精度高, 可实现振动器状态的在线检测, 从而大大增加检测过程的工作效率, 具有十分明显的优越性。

经仿真和实验验证, 本系统能够及时有效地获得振动器工作时的振动参数信息, 为振动器的评估和改进提供了一定地参考, 能够有效发现振动器出现的一般性问题, 具有一定的实际工程意义。

### 参考文献:

[1] 付理祥, 郑力新, 樊 辉. 色选机下料器振幅和产量控制的研究 [J]. 微型机与应用, 2012, 31 (24): 80-83.

[2] 谢 帅, 李秀强, 李 茜, 等. FPGA 芯片设计及其应用分析 [J]. 数字技术与应用, 2018, 36 (8): 150-151.

[3] Shen Y H, Su J, Liu Y, et al. Design of a new piezoelectric vibrating Feeder [J]. Applied Mechanics and Materials, 2013, 457-458: 1605-1610.

[4] 付理祥. 色选机下料振动器幅频调节控制的研究 [D]. 华侨大学, 2013.

[5] 孙 彤. 低功耗逐次逼近模数转换器的研究与设计 [D]. 北京: 清华大学, 2007.

[6] Zhang H, Tang Y, Yu Z. An FPGA configuration circuit based on JTAG [A]. IEEE Conference on Industrial Electronics & Applications [C]. IEEE, 2009.

[7] 郭文会. 基于单片机与 RS485 通信芯片的智能家居控制系统设计 [J]. 自动化与仪器仪表, 2016 (9): 244-246.

[8] 许孟杰, 刘文臣, 刘 云. 基于 FPGA 的 AD 采样设计 [J]. 舰船电子工程, 2015 (1): 114-118.

[9] 刘亚兵, 马瑞卿, 张庆超, 等. 基于 FIFO 的串口通信模式研究 [J]. 计算机测量与控制, 2014, 22 (7): 2301-2303.

[10] 李 蒙. 基于 FPGA 的 UART 接口设计与实现 [D]. 合肥: 安徽大学, 2015.

[11] 刘东华. Altera 系列 FPGA 芯片 IP 核详解 [M]. 北京: 电子工业出版社, 2014.

[12] 苏晓辉. 机械振动试验台加速度幅值、位移幅值与频率之间的制约关系 [J]. 机械研究与应用, 2005, 18 (5): 49-50.

[13] 李舜酩, 郭海东, 李殿荣. 振动信号处理方法综述 [J]. 仪器仪表学报, 2013, 34 (8): 1907-1915.

[10] 周国祥, 郑兆全, 石 雷. 基于 Win95/98 实时控制系统快速响应中断的方法 [J]. 合肥工业大学学报 (自然科学版), 2001, 24 (5): 1006-1009.

[11] 张 蓉. 民用飞机系统故障诊断测试性分析与评估技术研究 [D]. 南京: 南京航空航天大学, 2012.

[12] 高亚奎, 支超有. 多线程虚拟仪器测试软件的开发 [J]. 计算机测量与控制, 2003, 11 (12): 986-987.

[13] 周军涛. 基于虚拟仪器的无人机自动综合测试系统设计与实现 [D]. 西安: 西北工业大学, 2007.

(上接第 35 页)

[6] 汪 洋, 徐建芬, 王海平. 基于 XML 的自动测试信息交换标准研究综述 [J]. 电子测量与仪器学报, 2008, 22 (5): 1-7.

[7] 李宝安, 李行善. 基于组件的自动测试系统 (ATS) 软件体系结构 [J]. 电子测量与仪器学报, 2002, 16 (4): 74-78.

[8] IEEE trial—Use standard for automatic test markup language (ATML) for exchanging automatic test equipment and test information via XML [S]. IEEE Std 1671, 2006.

[9] Jeffay K, Lamastra G. A comparative study of the realization of rate-based computing services in general purpose operating