

# 空空扩频通信 FPGA 全数字仿真设计方法

祝周荣, 刘国斌, 张健, 洪亮, 陈恩耀

(上海航天电子技术研究所, 上海 201109)

**摘要:** 空空通信机是飞船和目标飞行器交会对接过程中的关键通信链路; 空空通信 FPGA 作为空空通信机的核心部分, 由接收信道和发射信道组成, 分别完成数据的接收和发射功能<sup>[1]</sup>; 为保证空空扩频通信 FPGA 的正确性、健壮性, 提高测试的覆盖性和完整性, 提出了一种适用于空空扩频通信 FPGA 的全数字仿真验证方法, 给出了中频信号生成模型和解扩接收模型的实现方案, 并给出最终仿真结果; 仿真结果表明, 该仿真验证方法通过对 FPGA 的闭环性测试, 自动完成激励和信号的采集、记录、比对, 能有效提高仿真覆盖率, 更真实地反映 FPGA 的工作细节, 帮助设计师尽早发现 FPGA 设计问题, 有效提高验证的质量。

**关键词:** FPGA; 扩频通信; 系统级仿真; 覆盖率; DDS; BPSK

## Air-to-air Spread Spectrum Communication FPGA Full Digital Simulation Design Method

Zhu Zhouong, Liu Guobin, Zhang Jian, Hong Liang, Chen Enyao

(Shanghai Aerospace Electronic Technology Institute, Shanghai 201109, China)

**Abstract:** The air-to-air communication machine is the key communication link in the rendezvous and docking of spacecraft and target aircraft. As the core of the air-to-air communication machine, the FPGA is composed of receiving channel and transmitting channel<sup>[1]</sup>. In order to ensure the correctness of the spread spectrum communication FPGA, robustness, and improve test coverage and integrity, this paper puts forward an applicable to empty the spread spectrum communication FPGA digital simulation method, gives the intermediate frequency signal generated model implementation scheme of settlement expansion receiving model, and finally the simulation results is given. Simulation results show that the simulation method based on FPGA in the closed loop test, completion incentives and signal acquisition, recording, comparison, simulation can effectively increase the coverage, more truly reflect the FPGA work details, help the designer found the FPGA design problem as soon as possible, improve the quality of the verification.

**Keywords:** field programmable gate array; spread spectrum communication; system level simulation; coverage; digital dynamics simulator; binary phase-shift keying

## 0 引言

空空扩频 FPGA 的信号输入虽然是数字信号, 但是这些数字信号都是经过发射机调制产生的模拟信号, 经过 AD 芯片转换成数字信号, 这些数字信号实际上是模拟信号的采样值。信号调制模拟信号的过程通常是由数据信号经过纠错编码, 差分解码, 伪码调制, 并采用高频率载波经过各种二进制调制方式, 采样点多, 数据量大, 激励数据的生成正确性难以保证。文献 [1] 采用传统方法数学模型仿真软件 Matlab<sup>[2]</sup> 根据算法模型产生数据激励包, 然后通过时钟采样该数据包作为 FPGA 的输入激励。由于激励数据的固定性, 这种仿真验证方法只能验证 FPGA 的静态频率捕获, 无法完整验证整个 FPGA 的功能正确性, 无法模拟工作过程中动态频率偏移及数据变化对 FPGA 跟踪同步过程的影响, 难以保证验证的有效性和充分性<sup>[3]</sup>。文献 [4] 提出一种半实物仿真方法, 在特制的硬件仿真平台上产生常规通信信号、直序扩频/跳频扩频信号, 每路

信号的调制样式、频偏、幅度增益实时可控, 该种方式有测试效率高, 测试较为全面的优点, 但是由于需要搭建特定平台, 测试成本大幅度提高, 此外, 故障定位过程繁琐。针对上述问题, 提出一种在仿真器中设计调制样式、频偏、幅度增益实时可控的常规通信信号从而完成系统级的仿真验证方法。仿真结果表明, 所提方法可以高效率地保证验证的充分性, 具有较强的可行性<sup>[5]</sup>。

## 1 空空扩频通信 FPGA 简介

空空扩频通信 FPGA 功能框图如图 1 所示, 分为 2 部分。

第一部分为扩频通信接收模块, AD 采样值分别同数字频率合成器 (NCO) 输出的相位相差 90° 的正弦信号和余弦信号相乘, 再通过 FIR 滤波器滤除高频分量, 即可得到两路正交的基带信号。I/Q 两路 FIR 滤波器的参数完全相同, 进行低通滤波的同时完成数据的抽取。I/Q 两路数据与本地扩频码 PN 序列进行相关和运算, 每个伪码周期进行一次相关运算, 考虑资源使用情况和捕获时间要求, I/Q 路并行相关运算快速捕获, 当相关峰值大于自适应门限时, 调整本地 NCO 频率和本地扩频码相位, 随即进入载波跟踪和伪码跟踪阶段, 同时 FPGA 不断捕获帧头, 当帧头被捕获后, 就可以提取基带数据解

收稿日期: 2018-02-26; 修回日期: 2018-03-16。

作者简介: 祝周荣 (1977-), 女, 上海, 大学本科, 高级工程师, 主任专业师, 主要从事 FPGA 第三方验证方向的研究。

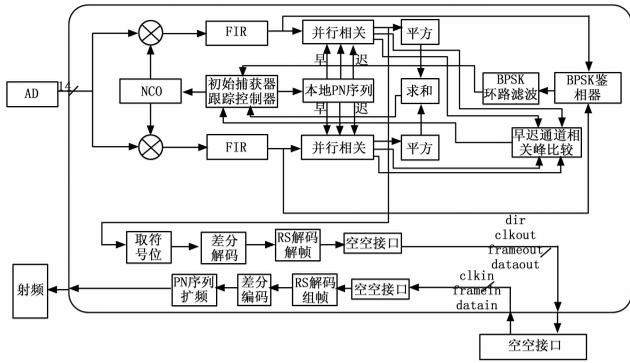


图 1 空空扩频通信 FPGA 功能框图

码解帧并发送至空空接口。

第二部分为扩频通信发送模块, FPGA 接收来自空空通信接口的数据, 将其组成传输帧, 进行 RS 编码后, 与本地 GOLD 序列异或进行直接序列扩频, 将扩频后的信号送往发射机, 调制后送飞船或目标飞行器上设备<sup>[3]</sup>。

## 2 仿真系统搭建

### 2.1 仿真系统结构

根据图 1 可知 FPGA 设计算法较为复杂, 仿真激励需要完成扩频通信接收和扩频通信发送 2 个部分的闭环测试模型的构建。在仿真器中通过 SystemVerilog 语言建立仿真模型, 如图 2 所示。仿真模型情况如表 1 所示, 核心仿真模型是中频信号生成模型和解扩接收模型。前者将数据源扩频调制生成中频信号, 经过 FPGA 解扩解调后, 通过空空通信接收模型接收成空空接收数据应与中频信号数据源一致。后者用于对发送给射频的信号进行解扩接收, 接收的数据应与空空接口发送的数据一致。

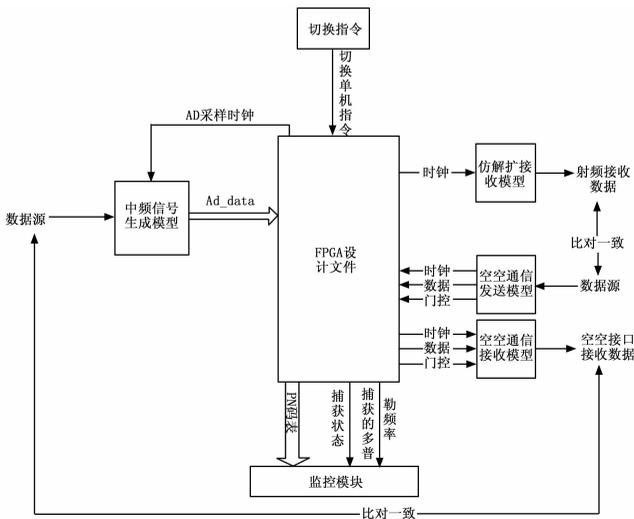


图 2 仿真系统结构

仿真模型详情如表 1 所示, 后续对中频信号生成模型和解扩接收模型做详细阐述。

### 2.2 中频信号生成模型

中频信号生成模型如图 3 所示, 由 2 部分信号主要包括 7 部分内容。

1) 根据中频频率和系统采样频率计算出载波频率字, 利用 DDS 原理产生地址, 根据 SIN 或者 COS 查找表生成载波正弦波或者余弦波, 作为载波调制信号。频率字计算公式如下所示:

表 1 仿真模型表

序号	名称	功能
1	中频信号生成模型	采用 dds 原理产生正弦余弦信号, 将经过 RS 编码, 加入同步头, 进行差分编码, 加入 PN 序列后生成的信号, 根据电压幅度来设定幅值, 并将生成的幅值信号与余弦信号相乘, 得到输入给 FPGA 的中频信号
2	空空通信接收模型	按照空空通信接口三线制模式接收数据帧, 并产生空空接口数据, 将空空接口数据与中频信号源数据比对应一致
3	空空通信发送模型	按照空空通信接口三线制模式将数据源发送给 FPGA
4	解扩接收模型	将 FPGA 扩频后的信号进行 PN 序列解扩、差分解码、帧同步和 RS 解码, 将接收到的射频数据与空空发送的数据源比对应一致

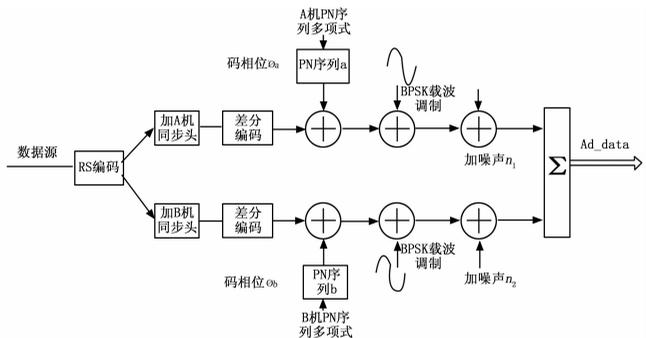


图 3 中频信号生成模型结构图

$$f_{word} \begin{cases} (f_{频率} - f_s) \times 2^n / f_s & (f_{频率} > f_s) \\ f_{频率} \times 2^n / f_s & (f_{频率} < f_s) \end{cases}$$

其中:  $f_{word}$  为频率字, 16 进制;  $n$  表示二进制位宽,  $f_s$  是系统采样频率,  $f_{频率}$  是输入的频率。

2) 根据伪码公式生成的伪码查找表<sup>[6]</sup>, 同理根据伪码速率和采样频率计算出伪码频率字简称码字, 利用 DDS 原理产生 PN 码时钟, 读取伪码查找表, 产生扩频码。当载波频率偏移, 会导致伪码频率也相对有所偏移, 必须清楚码偏和中频频偏相关的计算关系, 有 2 种方式:

a) 根据公式  $f_d = (V/C) \times f_L$ , 其中  $C = 299792458$ , 假设  $-1454 < V < 1454$ , 射频频载波频率  $f_L = 1268.52 \text{ Mhz}$ , 因此计算得到载波频率频偏范围为  $-6.152 \text{ kHz} < f_d < 6.152 \text{ kHz}$  以内; 射频频伪码频率  $f_x = 5.3 \text{ Mhz}$ , 因此计算得到伪码频率频偏范围为  $-24.8 \text{ hz} < f_c < 24.8 \text{ hz}$ 。

b) 在载波频偏范围动态调整频率偏移, 根据公式  $\frac{f_d}{f_L} =$

$\frac{f_x}{f_c}$ , 可以计算出中频频偏对应的码偏。

3) 对数据源数据进行 RS 编码加同步头构成同步帧后, 进行差分编码, 对差分编码后数据源每比特数据对信号进行扩

频码调制，保证 1 比特数据与 1 个完整的扩频码序列对齐；

4) 对载波正弦波或者余弦波进行调幅，幅值根据 AD 芯片设置，以 AD9285 为例，0.55 V 为满值，来进行分配。

5) 对扩频信号进行 BPSK 载波调制，正取原值，负取补码。

6) 对载波调制后信号加入相应信噪比的高斯白噪声。

7) 根据采样时钟频率输出最后的 AD 信号。

### 2.3 解扩接收模型

将 FPGA 设计中的生成 PN 序列扩频调制的时钟信号拉出来，用作解扩接收模型的位同步判定信号，在激励中用 PN 序列生成公司生成 PN 序列，使得 FPGA 设计中调制的 PN 序列和激励中用于解扩的 PN 序列完全对齐，利用该 PN 序列对扩频调制后信号进行扩频解调。在差分解调、帧同步、RS 解码后，将得到的数据与空空接口发送的数据进行一致性比对。解扩接收模型结构图如图 4 所示。

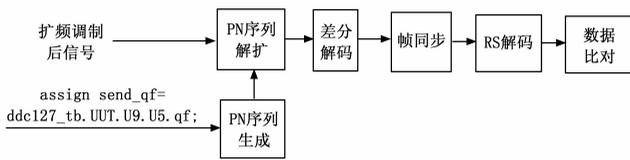


图 4 解扩接收模型结构图

### 3 仿真结果与分析

考虑在空空通信过程中存在相对静止和相对运动 2 种状态，分别在这 2 种状态下加入单载波同频干扰和多址干扰模式，对空空扩频通信算法验证的核心就是数字下变频和低通滤波功能、载波跟踪功能和并行相关运算功能进行验证，分析的结果如下：

1) 对 AD 信号、数字下变频和低通滤波后信号进行频谱分析如图 5 所示，可知信号输入原始频谱的 db 峰值对应的频率为 -18.1 Mhz 和 18.1 Mhz；经过数字下变频后的 I 路 db 峰值对应的中心频率为 0；经过数字下变频后的 Q 路 db 峰值对应的中心频率为 0，说明数字下变频功能正确。滤波后只有扩频带宽内的信号被保留下来，高频信号均被滤除，说明低通滤波功能正确。

2) 载波跟踪功能分为粗捕和细捕，在粗捕频率范围内，寻找能够过门限的频率点，在每一个频率点上，需要对一个完整伪码周期的所有相位进行做相关，找到过门限的频率点。然后进行唐氏检测，唐氏检测的实质是比较过门限和未过门限的次数，如果过门限的次数大于一定值，就认为已经找到了过门限的频率点，进入频率细捕跟踪，如果门限的次数过小，就认为没有找到过门限的频率点，重新粗捕，唐氏检测可以提高正确捕获的概率。在细捕频率范围内，寻找过门限且相关值最大的频率点，这个过程是寻找一个最大的相关值过程，相关值的初始值就是粗捕中第一次过门限的相关值，直至在细捕频率范围内取出相关最大值和对应的频率点<sup>[7]</sup>。载波跟踪功能仿真验证如图 6 所示，捕获带宽从下限频偏进行扫描，步进按 0.3 kHz 进行步进，当找最大相关峰，将相关峰对应的频率字存储到 max\_freq 寄存器中，当带宽扫描到超过上限频偏时，把本地的 NCO 频率调整至最大相关峰对应的频率。左边图是 0 频

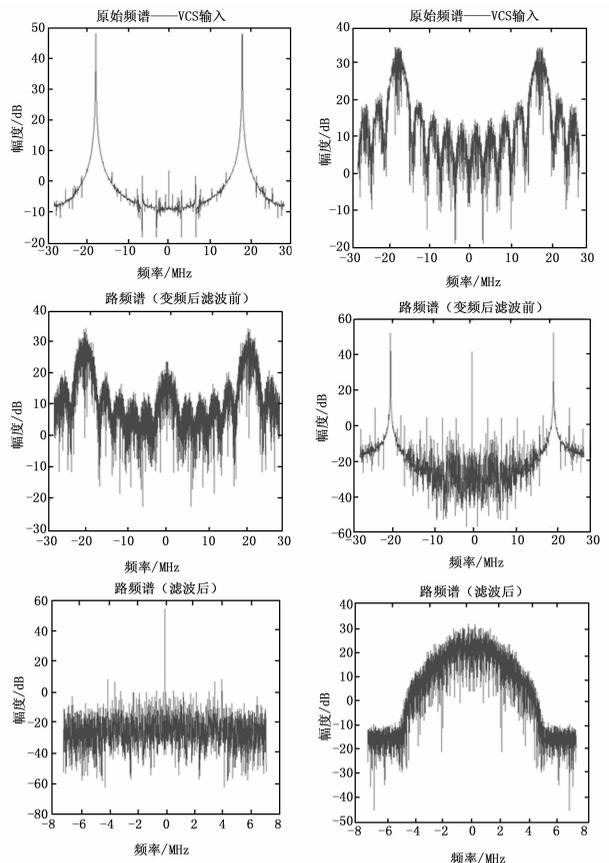


图 5 数字下变频和低通滤波验证频谱图

偏的载波跟踪功能测试，右边图是最大频偏的载波跟踪功能测试，验证相关功能均正确。

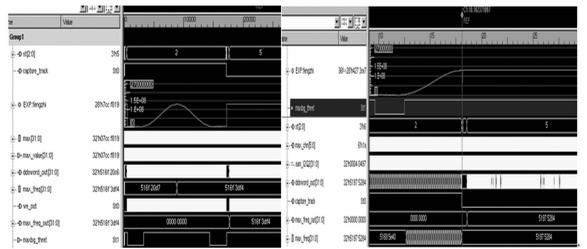


图 6 载波跟踪仿真验证波形图

3) 并行相关是对 I 路和伪随机序列做相关累加运算，同时对 Q 路和伪随机序列做相关累加运算，把两路的累加结果进行平方和，得出的结果就是并行相关值，找到并行相关值的最大相关峰，记录下当前最大相关峰对应的并行通道和最大相关值。通过比较最大相关值与门限值 (I 路和 Q 路先做平方和，再对平方和进行累加) 的大小，来判断本地伪码是否与接收伪码相位基本对齐。并行相关功能仿真验证如图 7 所示，最大相关值外其他通道相关运算结果比该峰值小很多，大部分趋向于 0，最大相关值通道是第 13 通道，并行相关功能正常。

4) 为了验证空空扩频通信 FPGA 闭环型验证方法的有效性，需要进行一次实验。3 组人分别使用文献 [1]、文献 [4] 和本文所提方法针对空空扩频通信 FPGA 进行验证，表 2 是

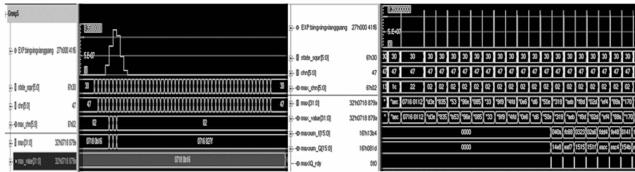


图 7 并行相关仿真验证波形图

是, 测试时进入帧同步状态后的时刻如图 8 中红色线标识所示, 发现 3 帧同步头的时间较少, 只需要 2 帧多点的时间判定同步, 因此没有发现该问题。

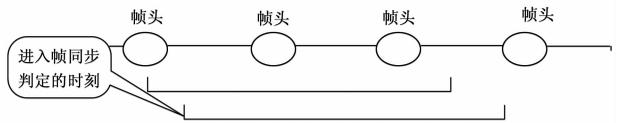


图 8 帧同步问题示意图

利用不同方法验证情况对比结果。

表 2 不同方法验证情况对比表

内容	文献[1]方法	文献[4]方法	本文方法
物理成本	0	25 万元	0
搭建仿真模型时间	30 分钟	2 天	30 分钟
单个用例执行时间	1 小时	1 分钟	1 小时
用例个数	2	32	58
测试的动态问题数	0	2	5

通过对比表可知, 文献 [1] 方法由于都是仿真验证, 因此单个用例执行时间和本文方法一样, 都是用软件控制成本, 因此基本无物理硬件成本问题。但是由于其生成模式单一, 因此测试用例类型较少, 基本上发现不了 FPGA 的隐患问题, 该方法用于 FPGA 的算法原型验证较好。文献 [4] 方法由于使用的是半实物仿真方式, 信号源主要生成功能和 FPGA 都是在硬件上运行, 因此单个用例执行时间明显几何数量级下降, 整个测试执行时间大大缩短。但是由于在硬件上运行 FPGA, 需要连接在线调试工具 ChipScope Pro<sup>[8]</sup>来探测 FPGA 内部信号, 需要重新配置 Core 中的触发参数, 并重新编译综合布线下载, 操作及其繁琐, 一旦有问题, 故障定位跟踪困难。此外, 文献 [5] 方法因为硬件设计的原因, 故障注入模式有限, 测试用例也较难齐全, 增加如窄带干扰、宽带干扰和扫频式干扰<sup>[9]</sup>等一些特定干扰模式也较为困难。本文所提方法虽然测试执行时间较长, 但只要清楚干扰模式生成原理, 就很容易进行故障注入, 此外由于是全数字仿真模式, 仿真器都有故障追溯功能, 故障定位方便, 容易发现隐患问题。比如在全数字仿真中发现帧同步错误, 故障定位后发现在帧同步时, 当情况如图 8 中蓝线标识, 在一个帧头后进入了帧同步判定, 则完成帧同步需要的时间超过了设计中设置的 3 帧数据帧时间, 使得 FPGA 认为数据接收错误, 没有完成同步就退出了状态机重新进入粗捕状态, 从而使得完成同步功能的时间大大加长甚至是无法完成同步。在半实物仿真测试中没有发现该问题的原因

### 4 结论

本文提出了一种全数字化仿真验证方法, 能够有效地对空空扩频通信 FPGA 进行仿真验证, 发现内部隐患问题。与现有的测试方法相比, 本文的方法更能从功能全面性得到更优的显著性测试效果, 特别适合 FPGA 的第三方验证。全数字化闭环性仿真的另一个优势在于它的灵活性, 易于进行扩展和故障注入, 在频率跟踪误捕和旁瓣注入干扰测试尤为明显。为适应当前航天产品型谱化工作, 作者已经应用该仿真验证方法设计出全数字的扩频通信类信号处理仿真模型库和通用测试用例库, 并在不同型号航天产品验证其正确性和通用信, 提高了类似 FPGA 的验证效率、质量和顾客满意度。

### 参考文献:

- [1] 李松林, 曹可劲, 李 豹, 等. 北斗 B1 信号捕获跟踪算法的软件仿真研究计算机测量与控制 [J]. 2016, 24 (7): 152-155.
- [2] 石云堉. 载人航天空空通信子系统及其关键技术 [J]. 上海航天, 2011, 28 (6): 38-42.
- [3] 赵 刚. 扩频通信系统实用仿真技术 [M]. 北京: 国防工业出版社, 2009.
- [4] 黄雅峥, 魏国华, 刘 娟. 一种实时射频半实物仿真技术设计与实现计算机技术与发展 [J]. 2012 (5): 212-215.
- [5] 陈 新. 空空通信机系统及射频设计 [D]. 上海: 上海复旦大学, 2009.
- [6] 陈利军, 李 芳, 崔 静. GPS 伪随机码的软件和硬件仿真实现计算机测量与控制 [J]. 2016, 24 (4): 226-229.
- [7] 张功学, 田宝杰, 李建强. 一种扩频高度表的载波跟踪方案计算机测量与控制 [J]. 2010, 18 (1): 202-204.
- [8] 万 翔. ChipScope Pro 在 FPGA 调试中的应用计算机与网络 [J]. 2005, (21): 58-59.
- [9] 熊小兰. 通信干扰生成原理及技术 [D]. 武汉: 武汉华中科技大学, 2006.
- [10] 董恩增, 苏丽娅, 付艳红, 等. 融合颜色纹理特征的自适应粒子滤波跟踪算法 [J]. 计算机测量与控制, 2014 (4): 68.
- [11] Kim K, Khalidabhongse T H, Harwood D, et al. Real-time foreground-background segmentation using codebook model [J]. Real-time imaging, 2005, 11 (3): 172-185.
- [12] Yao J, Odobez J M. Multi-layer background subtraction based on color and texture [A]. Computer Vision and Pattern Recognition, 2007. CVPR'07. IEEE Conference on [C]. IEEE, 2007: 1-8.
- [13] 鲁奉军, 王世刚, 赵文婷, 等. 基于可判别叶子的霍夫森林目标跟踪算法 [J]. 吉林大学学报 (信息科学版), 2016 (1): 86-91.

(上接第 229 页)

- [4] Kwon J, Lee K M. Tracking of a non-rigid object via patch-based dynamic appearance modeling and adaptive basin hopping monte carlo sampling [A]. Computer Vision and Pattern Recognition [C]. 2009. CVPR 2009. IEEE Conference on. IEEE, 2009: 1208-1215.
- [5] Gall J, Lempitsky V. Class-specific hough forests for object detection [M]. Decision forests for computer vision and medical image analysis. Springer London, 2013: 143-157.
- [6] Godec M, Roth P M, Bischof H. Hough-based tracking of non-rigid objects [J]. Computer Vision and Image Understanding,