

# 基于数字与模拟采集同步测控技术的研究

盛文巍<sup>1</sup>, 王静<sup>1</sup>, 马戎燕<sup>2</sup>, 关宇<sup>3</sup>, 刘睿智<sup>1</sup>

(1. 北京精密机电控制设备研究所, 北京 100076; 2. 北京临近空间飞行器系统工程研究所, 北京 100076;  
3. 中汽认证中心, 北京 100044)

**摘要:** 当前数字化闭环控制航天伺服系统测试时采用一种基于 1553B 总线控制和 A/D 模拟采集的测控系统设备, 当进行动态特性测试时, 1553B 与 A/D 间的启动延迟导致测试结果的精度不准确; 为了消除数模混合控制系统下启动零点误差对伺服系统动态特性的影响, 对启动零点误差来源进行了分析, 在伺服系统 1553B 总线架构数字化闭环控制的基础上, 采用基于 PXI 硬件平台的数字与模拟采集启动零点同步技术, 解决了由于启动同步时间差导致伺服系统动态特性数据处理结果跳变的问题, 大大提高了伺服测控系统的测试精度。

**关键词:** 数字与模拟采集; 同步; 测控

## Research of Measurement and Control System Based on Digital and Analog Acquisition Synchronization

Sheng Wenwei<sup>1</sup>, Wang Jing<sup>1</sup>, Ma Rongyan<sup>2</sup>, Guan Yu<sup>3</sup>, Liu Ruizhi<sup>1</sup>

(1. Beijing Research Institute of Precise Mechatronic Controls, Beijing 100076, China;  
2. Beijing Institute of Nearspace Vehicle's Systems Engineering, Beijing 100076, China;  
3. China Automobile Certification Center, Beijing 100044, China)

**Abstract:** when testing the digital closed-loop control aerospace servo system we use a measurement and control system based on 1553B bus control and A/D analog acquisition. When dynamic characteristics test is performed, the initiation delay between 1553B and A/D leads to inaccurate test results. In order to eliminate the influence of synchronization error on the dynamic characteristics of the servo system under the mixed control system, the reasons for the error of the starting point is analyzed. Combined with the characteristics of the digital closed-loop control servo system bus architecture, the measurement and control system introduced in this paper adopts the digital and analog acquisition zero synchronization technology based on PXI hardware platform. It overcomes the influence of synchronization error on the dynamic characteristics of the servo system under the mixed control system. It also improves the test accuracy.

**Keywords:** digital and analog acquisition; synchronization; measurement and control.

## 0 引言

随着我国航天伺服产品研制水平的不断进步, 数字化的伺服系统正朝着高可靠性、高效率的方向发展。在航天伺服系统中, 人们对各类测试设备、单机的性能和可靠性非常重视<sup>[1-3]</sup>, 对伺服系统的性能要求也越来越高, 这就需要一套高精度的伺服测控系统来保证伺服系统测试数据的准确度。本文研究的航天伺服测控系统是于 PXI 硬件平台的数字与模拟<sup>[4-6]</sup>采集启动零点同步技术的一体化伺服测控系统。该伺服测控系统采用具有系统稳定性高、板卡插接可靠性高等优点的 PXI 总线工控机; 采用具有抗干扰能力强、双冗余方式可靠性高、体积小、重量轻、使用更方便等优点的 1553B 总线控制方式; 同时兼容模拟采集进行伺服性能测试。

## 1 测控系统技术要求及存在的问题

基于 1553B 总线控制和 A/D 采集<sup>[7-8]</sup>变换的伺服测控系统进行伺服系统动态特性的测试时, 传统测控软件采用串行调用 1553B 接口卡和 A/D 采集卡两种板卡启动函数的方法来实现数据采集的启动, Windows 操作系统下内存分页、设备中断、任务调度等都有可能造成板卡启动间隔延迟, 1553B 与 A/D

间的启动延迟对动态特性的处理结果有至关重要的影响, 因此必须设法保证数模混合下启动零点的同步。

## 2 主要研究内容及技术方案

本文介绍的伺服测控系统是基于网络化和数字总线技术的自动化测试设备, 经过前期协调, 考虑到环境布局特点, 采用的现场总线式分布控制系统结构。数据服务器位于单元测试间内, 集中监控伺服系统测试全过程, 发送控制指令给测控服务器, 同时接收测控计算机系统发回的测试信息, 处理、显示并可打印输出。其以 PXI 总线计算机为核心, 采用嵌入式内置 PXI 控制器, 通过 PXI 机箱扩展槽上的 1553B 总线通讯接口卡、总线耦合变压器及附件、总线电缆等完成与伺服系统的总线通讯, 测试软件根据 1553B 协议要求设定为 BC 工作方式, 控制信号由 1553B 接口卡通过 1553B 总线传输到系统控制器上, 系统控制器接收到 BC 指令后经过 DSP 运算, D/A 输出、功率放大等环节对伺服产品进行控制, 根据产品对应的运动反馈, 系统控制器将采集到的传感器信号经过内部 A/D 变换同步传回主总线至主控计算机, 与此同时, 需要采集模拟信号通过控制器端模拟信号接口经过转接箱直接传送至适配箱内, 部分信号经隔离模块调理变换后, 最终由模拟电缆送入 A/D 采集卡完成模拟信号的采集和处理。计算机系统组成如下: 1) 采用 PXI 工业控制计算机。2) 64 通道单端/32 通道差分输入通道 PXI 数据采集卡。3) 1~4 通道多功能 1553B 总线接口卡。

收稿日期: 2017-05-14; 修回日期: 2017-05-25。

作者简介: 盛文巍(1986-), 男, 山东蓬莱人, 硕士, 工程师, 主要从事测控软件设计与开发方向的研究。

该伺服测控系统的设计研制首要解决的问题就是克服数模混合控制系统下启动零点误差(以下简称启动零点误差)对伺服系统动态特性的影响。

### 2.1 启动零点误差对动态特性的测试结果影响分析

在基于 1553B 的伺服系统测试中, 测试仪通过 1553B 总线向伺服系统控制器发送测试项目指令信号, 伺服系统控制器收到数字指令后输出伺服阀控制电流控制伺服作动器动作, 并根据伺服作动器反馈闭环<sup>[9-10]</sup>运算调整对伺服作动器的实际控制指令。伺服系统测试结构图如图 1 所示。

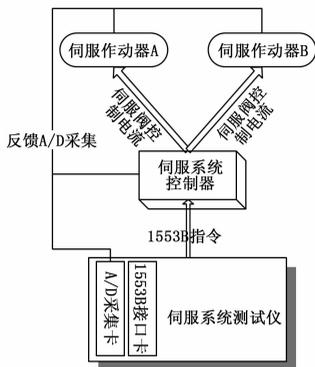


图 1 伺服系统测试结构图

伺服系统测试过程中, 测试仪只能采集到伺服作动器的模拟量反馈信号, 而无法采集到伺服系统控制器实际发出的模拟量控制信号。在进行伺服系统动态特性测试时, 只能使用通过 1553B 总线传输的数字指令信号作为参考信号与作动器模拟量反馈信号进行数据处理运算。

设 A/D 采集卡和 1553B 接口卡的启动时间差为  $\Delta t$  (ms), 动态特性测试信号频率为  $\omega$  (rad/s), 则由启动时间差产生的理论相位滞后  $\Delta\theta$  ( $^\circ$ ) 为:

$$\Delta\theta = (360 \times \Delta t \times \omega) / (1000 \times 6.28) \quad (1)$$

由  $\Delta\theta$  的计算公式可知, 误差和  $\Delta t$  与  $\omega$  的乘积成正比关系。因动态特性测试的频率点是固定的, 所以  $\Delta\theta$  与  $\Delta t$  成正比关系。

在上述伺服系统测试结构下, A/D 采集卡和 1553B 接口卡的启动同步时间差是影响伺服系统动态特性测试精度的重要因素。以往伺服产品测试过程中, 由于没有采用启动零点同步技术, 会出现伺服系统动态特性数据处理结果跳变的情况, 需要对历史数据进行分析筛选, 严重影响了工作效率。

### 2.2 启动零点误差来源分析

目前, 因为各个板卡厂商生产的 A/D 采集卡和 1553B 接口卡均为单一需求设计, 即每种板卡有独立的函数调用接口, 所以在伺服系统测试软件的设计过程中一般采用串行调用两种板卡启动函数的方法来实现数据采集的启动。

设 A/D 采集卡和 1553B 接口卡的启动时间差在理想模型中为  $\Delta t_1$ , 在现实模型中为  $\Delta t$ , 下面分别在两种模型条件下对误差来源进行分析。

理想模型下  $\Delta t_1$  分析:

理想模型定义:

执行两种板卡的启动函数期间无任何硬件中断需要处理。

操作系统为单任务模型, 不会发生线程调度切换。

测控计算机 CPU 主频为 GHz 级别, 执行单条汇编语句时

间不大于 5 ns。

测控计算机 CPU 使用 32 bit 33 MHz PCI 总线与板卡通讯。

调用板卡启动函数前已完成板卡的所有设置工作。

理想模型条件下,  $\Delta t_1$  为 CPU 执行启动第一块板卡后从系统内核返回所需的汇编代码和启动第二块板卡所需的汇编代码的时间之和。测试程序调用板卡启动函数时, 将调用操作系统 WriteFileW 或 DeviceIoControl 函数通过软件中断进入内核, 经运行于内核层的板卡驱动程序将板载寄存器中启动位置 1, 板卡启动过程如图 2 所示。

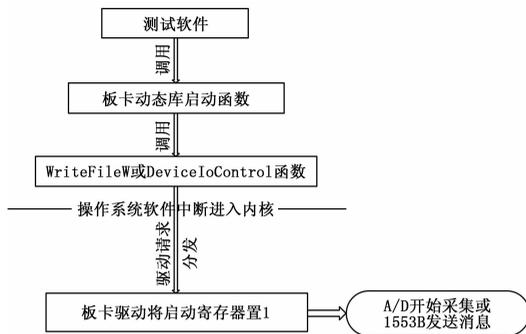


图 2 板卡启动过程图

由于在图 2 所述的启动过程中, 板卡动态库启动函数 WriteFileW 或 DeviceIoControl 函数进入操作系统内核以及系统内核进行驱动请求分发的汇编代码数量未知, 无法精确计算  $\Delta t_1$ , 所以将在现实模型条件下通过试验和概率分布对理想模型下  $\Delta t_1$  进行估算。

现实模型下  $\Delta t$  分析:

现实模型定义:

执行两种板卡的启动函数期间硬件中断需进行处理。

操作系统为 Windows XP 多任务模型, 会发生时间片轮转的线程调度切换。

其他条件同理想模型。

执行两种板卡的启动函数期间可能发生的硬件中断有: 时间中断、输入/输出外设中断、DMA 传输中断、CPU 运算错误中断等。由于 Windows XP 操作系统无法完全屏蔽硬件中断, 所以在仅有硬件中断发生的条件下, 设处理中断所需的时间为  $t$ , 则:

$$\Delta t = \Delta t_1 + t \quad (2)$$

此外 Windows XP 操作系统的多任务调度算法是基于时间片轮转的优先级调度, 线程的优先级越高只能代表线程获得新的时间片的概率越大, 但当本次时间片结束时, 当前线程必须让出 CPU 控制权, 等待下一次获得时间片。所以, 启动两种板卡的过程中, 一旦发生了线程调度, 则  $\Delta t$  的数值将达到操作系统线程调度的耗时级别, 约为毫秒级。

为了摸清现实模型下  $\Delta t$  的分布情况, 进行了以下试验:

将测试仪与伺服产品连接, 进行动态特性测试, 最终将采集到的伺服作动器反馈与理论信号进行相关计算。

将如上描述的试验进行 40 遍, 每遍动态特性测试共设 15 个频率点, 每个频率点测试开始时均需重新启动两种板卡, 使用启动两种板卡前后 CPU 内时钟寄存器的差值作为  $\Delta t$  的实际数值, 试验结果如表 1 所示, 各频率点在最短  $\Delta t$  与最长  $\Delta t$  相位比较如表 2 所示。

表 1  $\Delta t$  试验结果表

测试对象	最短 $\Delta t$	最长 $\Delta t$	发生影响精度事件个数	影响测试精度的概率
产品	21 $\mu\text{s}$	2.5 ms	2	0.108 %

表 2 最短 $\Delta t$ 与最长 $\Delta t$ 相频比较表

频率点 / (rad/s)	最短 $\Delta t$ 相频 / (°)	最长 $\Delta t$ 相频 / (°)	影响测试精度 / %
1	2.449	2.592	5.85
3.14	7.315	7.765	6.15
6.28	13.192	14.092	6.82
10	19.61	21.043	7.31
15	26.703	28.853	8.05
20	33.451	36.317	8.57
30	47.097	51.396	9.13
40	62.351	68.083	9.19
50	78.897	86.063	9.08
60	93.425	102.024	9.20
70	107.666	117.698	9.32
80	124.075	135.540	9.24
90	144.194	157.092	8.94
100	162.604	176.935	8.81
120	219.366	236.563	7.84

根据上述试验,可以得知 $\Delta t_1$ 约为 20  $\mu\text{s}$ , 小于最小 A/D 周期 100  $\mu\text{s}$  一个数量级, 不影响动态特性测试最终的数据处理结果。但 $\Delta t$ 最长达到 2.5 ms, 影响测试精度基本在 8% 左右, 严重影响了动态特性测试的数据处理结果。 $\Delta t$  的概率分布图如图 3 所示。

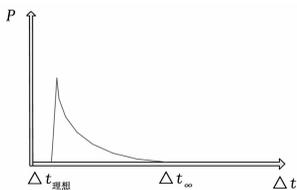


图 3  $\Delta t$  概率分布图

### 2.3 解决方案

根据上述启动零点误差来源分析,造成启动零点误差的原因是操作系统的任务调度和分层函数调用带来的时间开销,任何软件设计方案均无法绕过操作系统彻底解决该问题,所以该伺服测控系统使用 PXI 硬件同步的方式攻克该技术难关。

硬件同步解决方案立足于从根本上解决出现  $\Delta t$  的原因,吉布以来软件编程实现多块板卡之间的启动同步,而采用 PXI 系统 TTL 触发总线来对两块板卡进行强制同步。

NI 在 1997 年开发并发布了 PXI 规范,1998 年将其推出成为一种开放的工业规范,以满足日益增长的复杂仪器系统需求。PXI 中将 PCI (Peripheral Component Interconnect, 外围组建互联) 电器总线与 CompactPCL 中坚固的,模块化的欧式机械封装结合在一起,并增加了专门的同步总线和一些关键的软件性能。PXI 还增加了一些机械,电气和软件方面的性能,定义了用于测试测量、数据采集、生产制造等应用的完整系统。这些系统为生产测试、军事和航空航天、机器监测、自动化和工业测试等应用提供服务。

基于 PXI 规范的工控机箱中具有高性能的 PXI 背板,

该背板包括 33 Mhz 32 bit PCI 总线,定时总线以及触发总线。PXI 模块化仪器系统中增加了专用的 10 MHz 系统参考时钟、PXI 触发总线、星形触发总线和槽与槽之间的局部总线,如图 4 所示,从而在保持 PCI 总线所有优势的同时,能够满足高级定时、同步和相邻槽直接通信等应用中的需求。

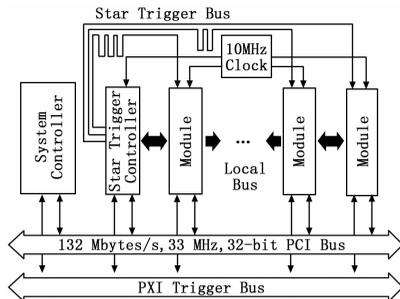


图 4 PXI 总线结构图

硬件设计方案的实现方法是:1553B 接口卡在调用启动函数后处于等待触发状态, A/D 采集板卡则在采集启动的同时通过 PXI 触发总线向 1553B 接口卡发送一个 TTL 电平脉冲,触发 1553B 接口卡的总线输出,完成两块板卡的启动同步,方案结构如图 5 所示。

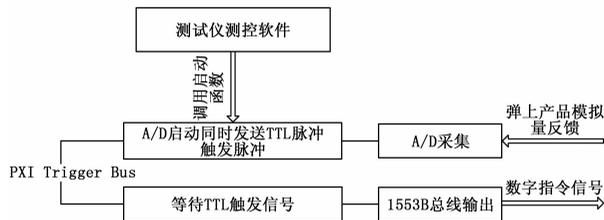


图 5 硬件方案结构图

由于 PXI\_BUS 部分的触发信号电平为 5 V,而板卡 FPGA 部分的电平为 3.3 V,使用 SN74ALVC164245 芯片进行电平转换, PXI 触发信号电平转换电路如图 6 所示。板卡 FPGA 内置控制逻辑软件,控制该芯片的 1DIR 管脚,通过高低电平设置板卡的输入/输出方向, A/D 采集板卡 1DIR 设为低电平,1553B 接口卡设为高电平,在初始化的采用 SetPXITriggerlineOutput 函数配置 A/D 采集板卡的启动信号输出到 PXI 背板 Trigger 线上,1533B 接口卡用 CfgDigEdgeTrig 函数配置为用 PXI 背板 Trigger 出发启动,并且所有卡配置时钟时都用 PXI 背板的 10 M 始终作为采集时钟,这样就实现了同步启动并且同步采集的功能。以一块 A/D 采集板卡(主卡)和 1553B 接口卡(从卡)为例同步工作流程如下:

- 1) 配置两块卡时钟源均为 PXI 背板的 10 M 时钟作为采集时钟。
- 2) 配置主卡触发输出到 PXI 总线的 Trigger。
- 3) 配置从卡位外触发,并选择触发源为 Trigger。
- 4) 启动主卡,信号经由 FPGA 内置控制逻辑输出到 PXI 总线到 Trigger 上。
- 5) 从卡收到启动信号后,由于启动信号是 FPGA 片内行为,几乎不存在延时,从卡与主卡同一时间开始工作。

### 3 试验结果与分析

该解决方案中存在的板卡的启动时间差等于 1553B 接口卡收到触发信号到实际启动 1553B 指令输出的时间,该时间

