

# 飞控计算机硬件及全时序综合测试装置设计

王 乔, 王民钢, 陆建中

(西北工业大学 航天学院, 西安 710072)

**摘要:** 针对飞控计算机在出厂前因无整体测试环境而无法进行全时序测试的问题, 设计了基于 DSP+FPGA 的飞控计算机硬件及全时序综合测试装置; 根据功能需求设计装置的总体架构, 以 DSP+FPGA 为核心模块实现多种信号处理, 通过构建 ARINC429、LVDS 和 RS-422 通信链路完成数据通讯, 实现对传感器、执行机构、安保机构、数据链等飞行器组件的模拟, 构建出整体测试环境, 在飞控计算机配合下完成硬件及全时序测试; 测试结果表明该装置功能、性能及实时性满足飞控计算机全时序测试要求, 实现了对飞控计算机真实工作环境的模拟。

**关键词:** DSP; 飞控计算机; 硬件及全时序综合测试

## Design of Hardware and Sequence Integrated Test Device of Flight Control Computer

Wang Qiao, Wang Mingang, Lu Jianzhong

(College of Astronautics, Northwest Polytechnical University, Xi'an 710072, China)

**Abstract:** Aiming at the problem that the flight control computer (FCC) can not carry out the sequence test because there is no overall test environment of the flight control system in the factory, the hardware and sequence integrated test device of FCC based on DSP+FPGA is designed. According to the functional requirements, the overall structure of the device is designed. The DSP and FPGA is used as the core module to achieve a variety of signal processing. In order to simulate the components of the aircraft such as sensors, actuators, security mechanism and data-link and build the overall test environment, the communication links of ARINC429, LVDS and RS-422 are built to complete the data transmission. Finally, the hardware and sequence test is completed in coordination with FCC. The test results show that the function, performance and real-time of the device meet the requirements of the sequence test, and realize the simulation of the real working condition of the FCC.

**Keywords:** DSP; FCC; hardware and sequence integrated test;

## 0 引言

飞控计算机是飞行器的核心组件, 负责飞行控制算法、工作时序的调度, 控制飞行器完成正常飞行任务, 对飞行器性能有很大影响, 所以对飞控计算机的测试就显得尤其重要。目前各类飞行器的飞控计算机硬件测试与软件测试是分开进行的, 飞控计算机生产单位在完成硬件测试后, 无法对飞控软件性能进行测试, 需要到总装厂与传感器、执行机构、安保机构、数据链等其他飞行器组件完成装配, 组成完整的飞行器后, 才能对飞控软件性能进行系统的全时序测试<sup>[1]</sup>。如果发现飞控计算机存在故障, 就必须从飞行器上拆下来返厂维修检测, 这样不仅研制周期较长, 而且存在测试过程繁琐、故障无法准确定位等缺点。

本文设计的飞控计算机硬件及全时序综合测试装置, 为飞控计算机的全时序测试提供了调试与验证的环境<sup>[2]</sup>, 尽可能的模拟了飞控计算机真实的工作环境, 能完成电气性能、总线通

讯、飞行器时序控制及安保护装置电气性能测试。因此在本装置的配合下, 飞控计算机可以在没有传感器、执行机构、安保机构、数据链等设备参与的前提下, 在飞控计算机生产单位内就能完成系统在正常工作状态下的性能测试, 使得硬件测试与全时序测试可以同步进行, 缩短研制周期, 并更加全面地对飞行器飞控计算机的软硬件性能进行评估。

本装置解决了飞控计算机在出厂前只能硬件测试而无法进行全时序测试的问题, 方便了飞控软件的管理, 具有一定的工程意义。

## 1 系统主要功能和总体结构设计

### 1.1 飞控计算机硬件及全时序综合测试装置的概念

飞控计算机硬件及全时序综合测试装置既不是飞行器的飞控计算机, 也不是飞行器总体测试设备, 它通过模拟除飞控计算机外包括传感器、执行机构、数据链、安保机构等在内的飞行器飞控系统组件的时序逻辑和通讯协议, 尽可能的模拟了飞控计算机的真实工作环境, 配合飞行器总体测试设备, 很方便的完成飞控计算机的全时序测试。典型飞行器控制舱测试系统框图如图 1 所示, 采用本装置后的飞控计算机测试系统框图如图 2 所示。

### 1.2 飞控计算机硬件及全时序综合测试装置功能要求

飞控计算机硬件及全时序综合测试装置要按照飞行器正常

收稿日期: 2017-09-02; 修回日期: 2017-10-25。

**作者简介:** 王 乔(1993-), 男, 山西运城人, 硕士研究生, 主要从事飞行器导航、制导与控制技术方向的研究。

王民钢(1958-), 男, 山东即墨人, 教授, 主要从事飞行器导航、制导、测控、仿真等系统的信息处理方向的研究。

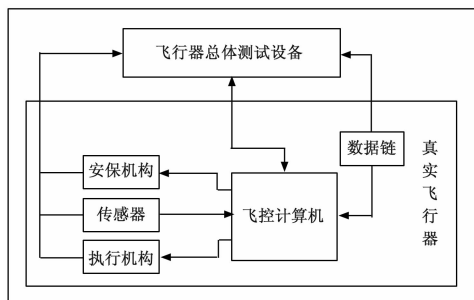


图 1 典型飞行器控制舱测试系统框图

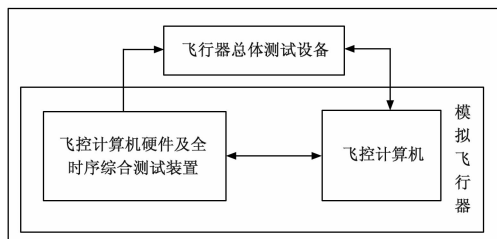


图 2 改进后飞控计算机测试系统框图

的工作时序，完成供电、通讯、控制、制导及安保机构等工作状态的控制，模拟传感器、执行机构、数据链与飞控计算机的信息交换及时序控制，模拟传感器、执行机构、数据链等组件的遥测信号输出<sup>[3]</sup>。主要完成以下功能：

- 1) 发送和接收 ARINC429 信息，模拟传感器和数据链的工作时序，完成与飞控计算机的数据通讯，实现制导信息的传输；
- 2) 模拟输出 LVDS 信息，模拟传感器、执行机构、数据链的遥测信号输出，完成与飞行器测试设备的数据通讯；
- 3) 发送和接收 RS-422 信息，完成与执行机构的数据通讯，实现控制信息的传输；
- 4) 通过接入负载来模拟安保机构工作状态；
- 5) 模拟形成飞行器的各种工作状态信息；

### 1.3 飞控计算机硬件及全时序综合测试装置总体结构设计

为满足飞控计算机硬件及全时序综合测试装置对数据通讯、工作时序逻辑以及在各种工作状态下对飞行器状态的模拟，需构建四大模块，即信号处理模块、信号接口模块、电源模块以及负载模拟模块。系统总体结构如图 3 所示。

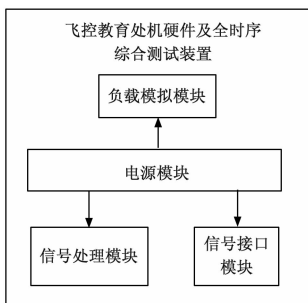


图 3 飞控计算机硬件及全时序综合测试装置总体结构

信号处理模块是本装置的核心模块，用来处理 ARINC429 信息，模拟传感器、执行机构和数据链与飞控计算机通信功

能，产生 RS-422 信息模拟执行机构输出信息，并形成 LVDS 信息输出到飞行器测试设备。电源模块用于向信号处理模块、信号接口模块和负载模拟模块提供工作所需电压。信号接口模块主要功能是完成信号调理、隔离，实现外部信号与 FPGA 可处理的电气信号之间的转换。负载模拟模块利用功率负载模拟安保机构等组件各种工作状态所需的工作电流。各模块信号传递关系如图 4 所示。

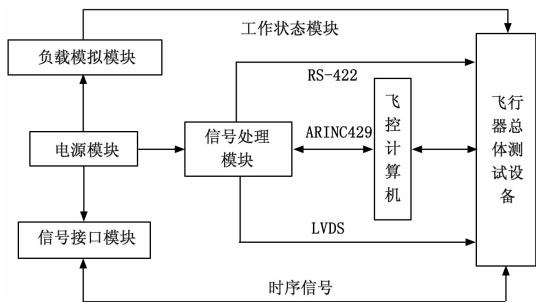


图 4 各模块信号传递关系

## 2 系统硬件设计

### 2.1 信号处理模块硬件设计

信号处理模块是飞控计算机硬件及全时序综合测试装置工作的核心模块，主要由 DSP、FPGA、RS-422 协议接口、ARINC429 协议接口、LVDS 协议接口等组成，完成各种信息的传输和处理<sup>[4]</sup>。信号处理模块组成框图如图 5 所示。

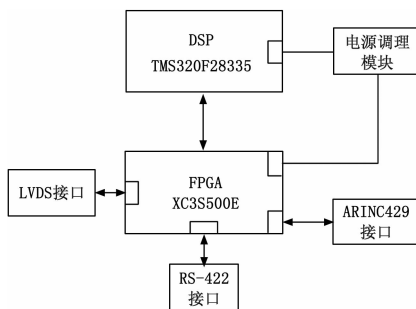


图 5 信号模拟模块组成框图

本文的设计采用 DSP+FPGA 的结构作为信号处理模块的核心单元，DSP 采用 TI 公司的 TMS320F28335<sup>[5]</sup>，FPGA 采用 XILINX 公司的 XC3S500E。DSP 信号处理器作为数据和飞控计算机硬件及全时序综合测试装置的控制处理中心，使各个部件在它的控制指挥下协调有序的工作。FPGA 作为 DSP 的一个外设使用，需要完成接收 DSP 的指令并将与 DSP 进行数据传输、配置传输协议、配置数字输入输出端口等任务。工作时 DSP 通过数据、地址总线与 FPGA 通信，FPGA 按照时序逻辑要求控制各接口完成数据的收发。这样的设计模式能够充分发挥 FPGA 的并行工作能力，节省 DSP 内部资源，同时减少了 DSP 因控制外围期间所消耗的时间，大大提高了系统的性能<sup>[6]</sup>。

ARINC429 协议标准采用异步双极性归零码进行数据的编码，并通过双绞线传输。本次设计中采用 DE11016 和 BD429 芯片，DE11016 芯片实现标准 429 格式的串行数据与并行数据

间的转化, BD429 产生飞控计算机所需的差分电平信号。

LVDS 即低电压差分信号, 由美国国家半导体公司提出的一种信号传输模式。本次设计采用 LVDS 差分驱动芯片 DS90LV047A 将要发送的信号从 TTL 逻辑电平转换到 LVDS 差分电平, 输出至遥测接口。

RS-422 是一种单机发送、多机接收的单向、平衡传输规范, 这种接口具有设计简单, 灵活性大, 传输距离远和抗干扰能力强等特点<sup>[7]</sup>。本次设计采用 Max3490 作为电平接口芯片, 实现 FPGA 输出的 TTL 电平到 RS-422 标准电平的转换。

### 2.2 信号接口模块硬件设计

FPGA 不能直接处理来自飞行器测试设备的外部信号, 必须先接入信号接口模块, 完成光电隔离和电气信号的转换。这样使得信号处理模块完全与外电路隔离, 提高了数字式电路板的抗干扰能力。

在信号接口模块中, 根据输入输出特性的要求, 选用两种型号芯片完成电气信号隔离。HCPL263L 芯片对外部输入信号进行隔离, 6N137 芯片对来自 FPGA 的信号进行隔离。信号接口模块信号隔离原理如图 6 所示。

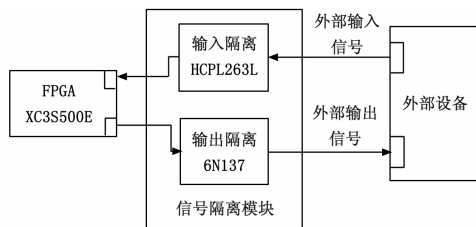


图 6 信号隔离模块原理图

### 2.3 电源模块和负载模拟模块硬件设计

电源模块通过不同的电源转换芯片, 将外部电源电压转换为信号处理模块、信号接口模块和负载模拟模块所需的各种电压, 使各模块正常工作。负载模拟模块利用功率负载模拟安保机构等组件各种工作状态所需的工作电流, 通过继电器控制输出高电平或低电平, 通过负载电阻产生飞行器工作所需要的电流信号, 具体结构如图 7 所示。

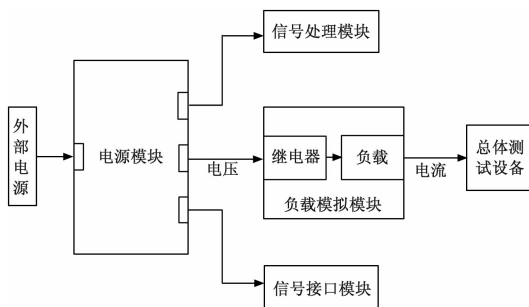


图 7 电源模块与负载模拟模块功能说明

### 2.4 设计特点与难点

该测试装置一个重要特点是进行了完备的自检设计。本装置通过单刀双掷开关实现自检和工作两种状态的切换, 当装置处于自检状态时, 会将 RS-422、ARINC429 以及 LVDS 等 3 种类型通讯链路的发送和接收通道形成闭合回路, 软件进入自检分支, 对所有通讯链路、数字量和继电器进行监控, 实现对

测试装置的全面自检测试。该测试装置另一个特点是能通过预留的串口实现系统软件的串行加载, 避免在频繁的拆装过程中引起接插件的松动或其它组件不必要的损坏, 简化了测试与维修流程。

在测试装置研制过程中遇到的主要技术难点是与飞行器各组件通讯的实时性问题以及由此引起的 ARINC429 读写冲突的问题。经过多次调试与不断验证, 通过将 FPGA 时钟信号进行不同倍数的降频处理, 形成与飞行器各组件信息传输速率相适应的同步时钟信号, 解决了与各组件实时通讯的问题, 并在 ARINC429 同步信号上升沿和下降沿分别进行读写操作, 解决了其读写冲突的问题又不会对实时性产生影响。测试结果表明采用上述方法后, 测试装置的实时性满足飞行器各组件实时通讯的要求。

### 3 系统软件设计

系统软件主要包括片上系统软件 and 上位机软件, 片上软件包括 DSP 软件及 FPGA 软件, 上位机软件用来对整个飞行器测试回路进行数据通讯的控制、命令的发送、数据参数的分析以及图像的绘制。

FPGA 的软件设计应实现 FPGA 与 DSP 通信、ARINC429 信息传输、LVDS 信息传输、RS-422 信息传输以及对数字输入输出口的控制。本文使用 ISE Design Suit 14.7 作为开发工具, 很方便的实现设计输入、代码编写、库管理、HDL 综合、仿真、实现和下载, 完成 FPGA 开发的全过程。编程语言使用 VHDL 硬件描述语言, 主要用于描述系统的结构, 行为, 功能和接口<sup>[8]</sup>。VHDL 程序实体结构如下所示。

```
entity test_device is
port(
    clk: in std_logic;
    dsp_data: inout std_logic_vector(15 downto 0); = "ZZZZZZZZZZZZZZZZ";
    dsp_addr: in std_logic_vector(12 downto 0); -- DSP 地址线
    dsp_we: in std_logic_vector(0 downto 0); -- DSP 写信号线
    dsp_re: in std_logic; -- DSP 读信号线
    dsp_clk: in std_logic; -- DSP 输出的时钟
    lvds_tx: out std_logic; -- LVDS 发送线
    lvds_rx: in std_logic; -- LVDS 接收线
    L422_tx: out std_logic; -- 422 发送线
    L422_rx: in std_logic; -- 422 接收线
    data_fpga2429 : inout std_logic_vector(15 downto 0); -- 429 数据总线
    bus_429_dir: out std_logic;
    bus_429_state: out std_logic;
);
end test_device;
```

DSP 主要完成与 FPGA 的数据通信, 根据控制信号和时序要求控制数据的收发, 实现对整个系统的控制。本文使用 TI 公司的 Code Composer Studio 6.0 作为 DSP 开发工具, 采用 C 语言完成代码编写<sup>[9]</sup>。

吸收当今先进的嵌入式程序设计思想, 在硬件配置、软件设计上与物理系统保持一致性, 并实现系统的应用平台功能。将飞行器飞控计算机测试系统的各分系统按模块化细

分,提高模型组合的灵活性,软件设计与此相适应,用户可以更加积极、主动地介入仿真过程,控制和管理运行策略,充分发挥计算机的高速度、大容量优势和用户的分析、判断能力。

遵循软件系统的设计思想,设计目标、任务要求和对象特点,设计方法采用以下所述的技术途径和措施实现。

1) 模块化

将系统划分为众多子模块的集成,各子模块把数学模型、仿真运算、I/O 管理,响应封装在自身内部。

2) 结构化

采用层次结构化设计,分为管理层、基础层和功能层,每个层次由若干子模块构成,并支撑下一层次。基础层提供通用的数学库、数据库、工具库和算法库,文件 I/O。功能层由各个计算模块构成,由相应的数据结构和消息回调函数支持,完成数学模型的计算。结构化层次关系参见图 8。

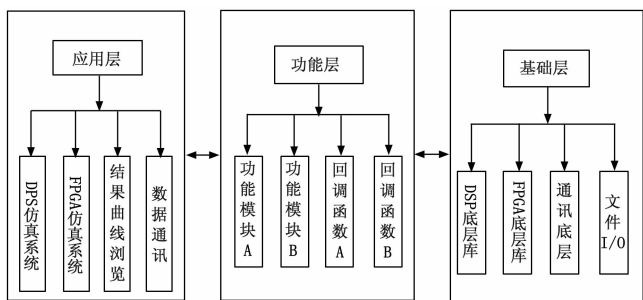


图 8 结构化层次关系图

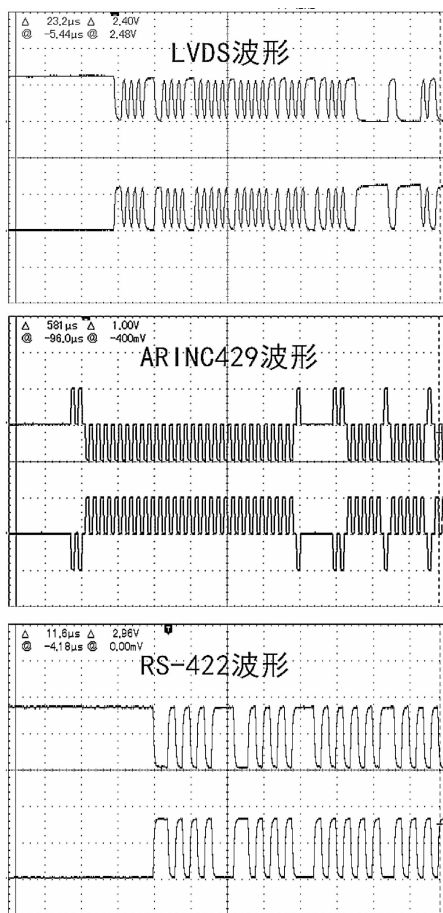


图 9 LVDS、ARINC429 与 RS-422 波形图

4 测试结果分析

完成系统的软硬件设计后,为检验所设计装置的功能,对 LVDS、ARINC429 以及 RS-422 三种数据链路的信号分别进行测量,实际波形如图 9 所示。

测量结果表明,实际数据波形符合信号传输协议的要求,运行稳定可靠,硬件链路通讯正常,满足提出的功能需求。

由于 LVDS、ARINC429 及 RS-422 数据链路实现了对传感器、执行机构、安保机构、数据链等飞行器组件的模拟,从而构建出整体测试环境,故在常温条件下采用本装置对十台飞控计算机进行了全时序测试。

为进一步验证本装置全时序测试功能,将十台飞控计算机分别置于振动条件、高温条件及低温条件下,采用本装置对其进行多次测试。

测试结果表明该装置在功能、性能、实时性等方面满足测试要求,各信号接口数据传输准确无误,验证了本文设计方案的有效性,并在实际科研生产中取得了较好的应用效果。

5 结束语

本文设计了基于 DSP 和 FPGA 的飞控计算机硬件及全时序综合测试装置,充分利用了 DSP 的高处理速度、外设资源、可扩展的片外存储空间以及 FPGA 高速灵活的硬件配置结构<sup>[10]</sup>,软件设计采用模块化的编程思想,系统的实时性满足飞控计算机的测试要求,而且可靠性强,通用性好,价格便宜,方便携带,适用于各种飞控计算机信号的处理和检测,实

现了出厂前飞控计算机硬件与全时序综合测试,并且本论文提出的方法可以应用于各类飞控计算机的测试。

参考文献:

[1] 黄永飞,彭欣洁. 导弹飞控系统测试技术 [J]. 弹箭与制导学报, 2009, 29 (1): 65-67.  
 [2] 祝艳苏. 导弹测试设备通用调试与验证平台研制 [D]. 哈尔滨: 哈尔滨工业大学, 2015.  
 [3] 刘莹莹. 导弹飞控组件综合性能测试系统的设计与实现 [J]. 弹箭与制导学报, 2007, 27 (5): 68-70.  
 [4] 闫捷,徐晓苏,李瑶,等. 基于 DSP 与 FPGA 的嵌入式组合导航计算机系统设计 [J]. 测控技术, 2013, 32 (12): 61-64.  
 [5] TEXAS INSTRUMENTS. TMS320F28335 Digital Signal Controllers (DSCs) Data Manual [Z]. 2010.  
 [6] 何航峰. 以 DSP 为核心的弹载计算机系统的设计 [D]. 南京: 南京航空航天大学, 2013.  
 [7] 高敏,任海龙,杨芳,等. 基于 DSP+FPGA 的弹载计算机设计 [J]. 计算机测量与控制, 2014, 22 (12): 3995-3997.  
 [8] 姜雪松,吴钰淳,王鹰. VHDL 设计实例与仿真 (4 版) [M]. 北京: 机械工业出版社, 2007.  
 [9] 符晓,朱洪顺. TMS320F2833x DSP 应用开发与实践 (1 版) [M]. 北京: 北京航空航天大学出版社, 2013.  
 [10] 聂宜云,孟凡军,颜肖平. 基于 DSP+FPGA 架构的嵌入式运动控制平台设计 [J]. 测控技术, 2015, 34 (5): 69-71.