

# 基于 CMOS 工艺的自动增益控制电路研究

梁娟

(新疆工业职业技术学院 能源与电气工程系, 乌鲁木齐 830022)

**摘要:** 在无线接收机中, 天线接收的信号强度往往变化很大, 自动增益控制环路 (automatic gain control, AGC) 根据这个信号强度来动态调节控制放大器的增益, 向后级基带电路 (如 ADC) 提供幅度恒定的信号, 使得接受到的不同强度信号均能被正确接收和解调; 为了达到通过识别接收机接收信号的强度动态调节放大器的增益, 以实现输出信号幅度恒定的目的, 文章基于 TSMC90nm CMOS 工艺着重论述了针对 70 MHz 中频信号的 AGC 电路设计过程, 详细设计了 AGC 各模块电路, 并从提高线性度、降低直流失调和提高稳定性等方面对电路进行了优化, 主要介绍 AGC 芯片的版图设计并进行了后仿, 给出了整个 AGC 系统的工作特性和各项指标; 在电路设计过程中, 针对线性度、输出信号幅度、增益控制范围等进行改进与优化, 得到符合设计指标的电路结构; 最后对 AGC 环路的性能进行仿真验证, 得到该 AGC 在满足输出信号幅度和线性度的基础上达到了 30 dB 的动态范围, 满足了接收机系统的要求。

**关键词:** CMOS; 自动增益控制; 可变增益放大器; dB 线性; 1 dB 压缩点

## Research on Automatic Gain Control Circuit based on CMOS Process

Liang Juan

(Department of Energy and Electrical Engineering & XinJiang Industrial Vocational and Technical College, Urumqi 830022, China)

**Abstract:** In the wireless receiver, antenna receiving signal strength tend to vary greatly, automatic gain control loop (Automatic Gain Control, AGC) according to the signal strength to dynamically control the gain of the amplifier, backward level baseband circuit (such as ADC) to provide a constant amplitude signal, the different intensity of received signal can be received correctly and demodulation. In order to achieve the dynamic adjustment of the amplifier strength of the signal received by the receiver gain recognition, in order to achieve the output signal amplitude is constant, this paper focuses on the TSMC90nm CMOS process for AGC circuit design process of 70 MHz intermediate frequency signal based on the detailed design of the AGC circuit of each module, and in order to improve the linearity, reduce the DC offset and improve the stability. To optimize the circuit layout design, mainly introduces the AGC chip and the imitation, and gives the characteristics and indexes of AGC system. In the circuit design process, the linearity, the output signal amplitude and the gain control range are improved and optimized. Finally, the performance of the AGC loop is verified by simulation, and the dynamic range of the AGC is achieved on the basis of the output signal amplitude and linearity, which meets the requirements of the 30 dB system.

**Keywords:** CMOS; AGC; VGA; dB-linear; output  $P_{1dB}$

## 0 引言

科学技术的发展日新月异, 在过去十几年中, 以手机等无线设备终端为代表的无线通信产品的快速普及和更新换代使得我们的工作方式和生活方式都发生了巨大而深刻的变化。在无线接收机中, 由于信道是非理想的且处于不断变化中, 天线从外部接收到的信号强度也是变化的。为了保证良好的接收效果, 在接收机中通常使用自动增益控制, 自动增益控制 (AGC) 系统可以用于混频前的射频放大级, 但主要是应用于中频放大级。本文以无线接收机为背景, 设计了一款增益动态范围为 30 dB 的 AGC 电路, 论述了其基本原理和设计方法, 并对其进行了仿真验证。

## 1 自动增益控制电路设计方案

本文希望设计一款可以应用于 70 MHz 中频的增益连续可调的放大器, 这就要求我们应选择模拟型 AGC 环路且 3 dB 带宽包含 70 MHz。接收机对本级增益动态范围要求是大于 30 dB, 考虑到单级 VGA 实现 30 dB 动态范围比较极限, 并且要

剔除增益误差较大和失真严重的增益区间段, 为保证设计裕量, 应至少使用两级 VGA 结构。但级联级数也不易过多, 否则会增加电路设计难度, 同时带来级间失调等问题, 综合考虑本文采用两级级联的吉尔伯特单元的形式。

由于后级 ADC 精度及动态范围的限制, AGC 输出差分信号幅度应到达 250~450 mV, 同时较大的输出信号幅度也有利于提高峰值检测器的检测精度, 然而下混频后的信号幅度 (功率) 较小, 通常 VGA 的增益的绝对值并不是很大, 甚至包含负增益, 所以需要有一个固定增益级 (Fix Gain Amplifier) 来抬高 AGC 的整体增益的绝对值。固定增益级同时也起到一个缓冲器 (Buffer) 的作用, 不论是后级 ADC 的输入阻抗还是测试时作为 AGC 负载的电路板走线和测试仪器, 它们通常可以等效为一个较大的容性负载, 固定增益级的加入使得整个 AGC 可以适用于不同的负载阻抗而不会影响 VGA 的频率特性, 降低了 VGA 的设计难度, 增强了 AGC 的可移植性, 给其它部分的设计带来了更多裕度。

由于输入到输出, 信号经过了二级 VGA 和一个固定增益级, 所以级间失调是一个很大的问题, 为此本设计将在 VGA 中加入直流失调消除电路。整个 AGC 方案如图 1 所示。

无线接收机系统对本文所设计的中频 AGC 系统的性能指标要求如表 1 所示。

收稿日期: 2017-03-13; 修回日期: 2017-03-31。

作者简介: 梁娟 (1982-), 女, 甘肃人, 研究生, 新疆工业职业技术学院, 电气讲师, 主要从事电气自动化、电子信息方向的研究。

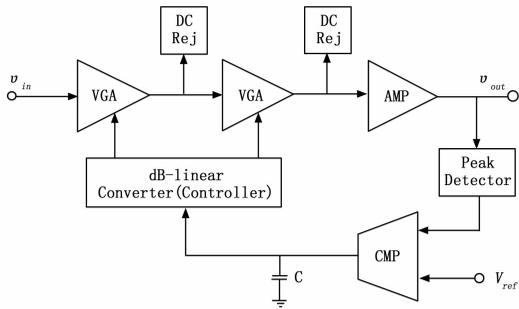


图 1 AGC 整体结构框图

表 1 AGC 系统性能要求

指标	规格
增益特性	连续可调
线性增益动态范围	>30 dB
dB 线性增益动态范围	>30 dB
中频信号	70 MHz
增益压缩 1 dB 时对应输出幅度	>450 mV(差分)
允许输出信号幅度	250~450 mV(差分)
环路稳定时间	<100 us

## 2 自动增益控制电路基本模块设计

### 2.1 可变增益放大器 (VGA) 设计与仿真

两级 VGA 整体电路框图如图 2 所示，控制电压 CV 经增益特性控制电路产生电流  $I_{C1}$  和  $I_{C2}$ ，控制两级 VGA 的主体增益级，产生 dB 线性的控制特性，每级 VGA 包含一个共模负反馈电路和直流消除电路来稳定电路的静态工作点并减小直流失调的影响。

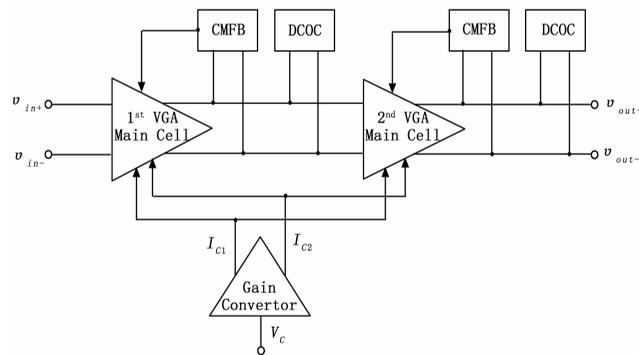


图 2 两级 VGA 电路框图

图 3 是不同控制电压下两级 VGA 的幅频特性仿真，由于引入了直流失调消除电路，所以幅频特性整体呈现一个带通的形式，由于米勒效应的影响，不同增益下电路带宽不同，图中曲线从下到上对应的依次为 0 到 1.2 V，从图中可以看出当增益达到最大值时，电路的 3 dB 带宽最小，最小带宽为 21.2~166.0 MHz。

通常情况下，增益越大电路对失调越敏感，所以在最高增益下，我们对加入失调消除电路前后进行 Monte Carlo 仿真，如图 4 所示。设置差分输出端 OP 和 ON 的直流电平的差值作为随机变量，统计 100 次的仿真结果，图中“mu”代表可以随机变量的均值，“sd”表示其标准差，标准差表征了失调电

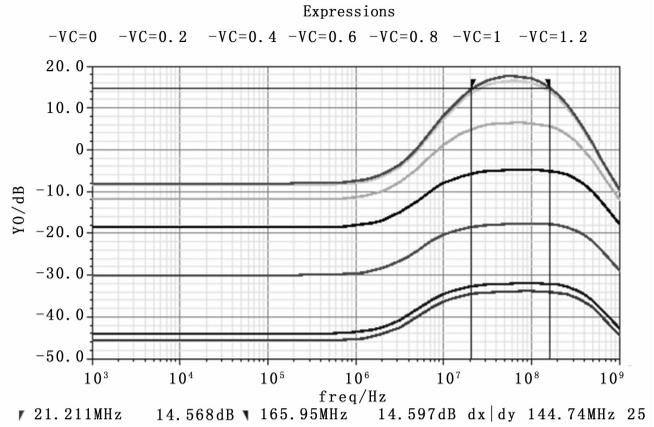


图 3 不同控制电压下两级 VGA 的幅频特性仿真

压偏离均值（理论值为 0）的程度，即失调的严重程度。

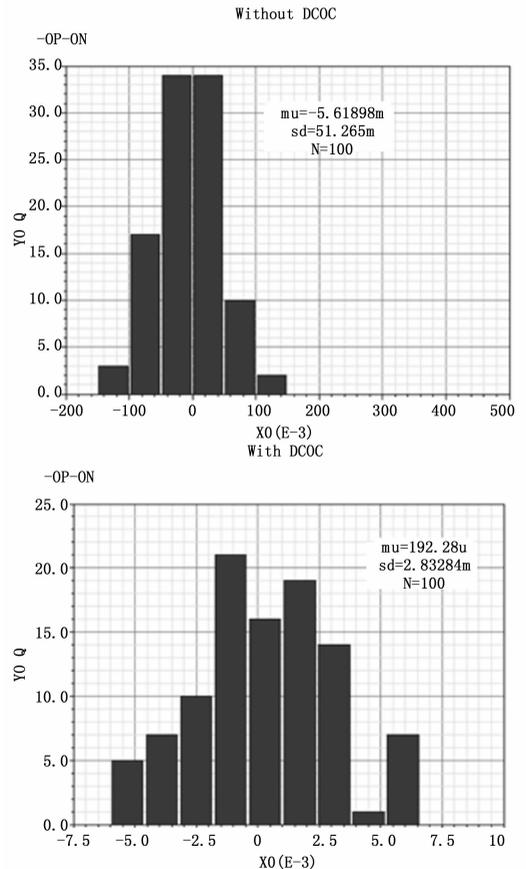


图 4 加入 DCOC 电路前后 Monte Carlo 仿真

由于 VGA 的输入输出阻抗和负载（接固定增益级输入管的栅端）均为容性的，所以通常考察的是信号电压的传递情况而不是功率，为了方便仿真和换算，不妨设置一个功率源作为 VGA 的输入，内阻为差分 100 欧姆，输出端口设置 125 fF 的电容负载，去模拟寄生电容的情况，对 VGA 进行线性度仿真。

图 5 给出了电路输入和输出 1 dB 压缩点随控制电压变化的情况，从图中可以看出两级 VGA 的 dB 线性增益范围为一 29.5~15 dB，输入  $P_{1dB}$  随增益的增大先变好后变差，与上一小节的讨论相符。我们以输入  $P_{1dB}$  最好的情况对应的增益为中

心, 取 30 dB 的增益范围并保证 dB 线性良好的区域, 即当  $0.42 < V_C < 0.96 \text{ V}$  时, 增益范围  $-15 \sim 15 \text{ dB}$ , 此时输入  $P_{1\text{dB}}$  范围为  $-16.8 \sim -2.4 \text{ dBm}$ 。

继续考察输出  $P_{1\text{dB}}$  的情况, 由于输入和输出阻抗都是容性的, 所以输入、输出  $P_{1\text{dB}}$  的具体数值不具备参考意义, 这里我们只关心它的变化情况。我们粗略地认为输出幅度的限制等价于输入幅度的限制乘以其对应的增益, 所以输出  $P_{1\text{dB}}$  随着增益的增加呈现出一种先增加后稳定的情况, 我们从输入  $P_{1\text{dB}}$  的角度确定的增益范围落在了输出  $P_{1\text{dB}}$  较高的部分, 因此从输出  $P_{1\text{dB}}$  的角度看这个增益范围也是合适的。输出  $P_{1\text{dB}}$  最差的情况对应的输入  $P_{1\text{dB}}$  为  $-16.8 \text{ dBm}$ , 对应的差分输入幅度为  $65 \text{ mV}$ , 此时两级 VGA 的增益为  $-15 \text{ dB}$ 。也就是说在我们所选取的增益区间内, 两级 VGA 增益为  $-15 \text{ dB}$  时, 输出  $P_{1\text{dB}}$  最小。

Expressions

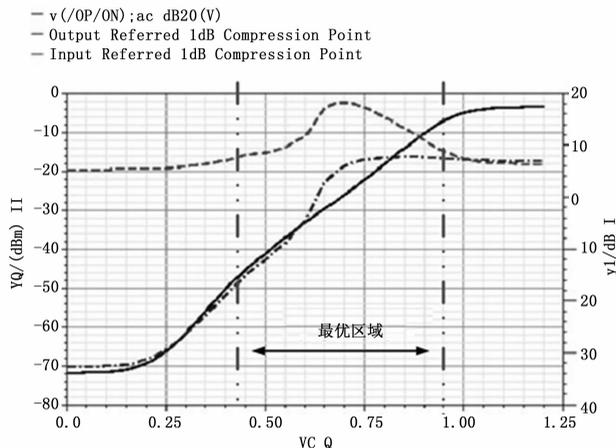


图 5 输入和输出  $P_{1\text{dB}}$  随增益变化情况仿真

图中最优区域是指在满足 dB 线性的条件下, 选取的线性度最优的 30 dB 增益动态范围。总结 VGA 的各项性能指标如表 2 所示。

表 2 VGA 性能参数总结

指标	规格
dB 线性增益动态范围	$-29.5 \sim 15.0 \text{ dB}$
dB 线性增益误差	$< \pm 1 \text{ dB}$
线性增益动态范围(最优区域)	$-15 \sim 15 \text{ dB}$
3 dB 带宽	$21.2 \sim 166.0 \text{ MHz}$
$IP_{1\text{dB}}$ (线性范围内)	$-16.8 \sim -2.4 \text{ dBm}$ (差分 $100\Omega$ 的功率源)
直流失调( $3\sigma$ )	$8.5 \text{ mV}$

## 2.2 固定增益级设计与仿真

在线性度不被 VGA 限制的前提, 固定增益级的线性度性能非常重要, 对于多级结构的放大器来说, 越是后级电路对线性度的要求就越高, 输出级只有采用高摆幅的电路结构, 才能使得在电源电压的条件下, 输出幅度达到  $450\text{mV}$  也不会发生严重失真。

为保证整个前向通路幅频特性与 VGA 大致保持一致, 固定增益级带宽应高于 VGA 的带宽, 而后级的 ADC 电路是可以看作一个很大的容性负载, 在保证增益的前提下做到  $100 \text{ MHz}$  以上的带宽是不容易的, 这需要很小的输出阻抗, 很高

的摆率和很强的带载能力。为满足以上这些要求, 固定增益级采用如图 6 结构。输入跨导级主要用于为后级电路提供电流, 电流流经反馈回路时产生输出电压。在图 6 中, 共模输入视作  $V_{\text{CM}}$  交流地, 第二级运放输入端虚短, 则有:

$$V_{\text{OUT}} = I_{\text{IN}+} \cdot Z_f - I_{\text{IN}-} \cdot Z_f = G_m \cdot V_{\text{IN}} \cdot Z_f \quad (1)$$

所以整个固定增益级的增益为:

$$A_v = G_m \cdot Z_f \quad (2)$$

其中:  $G_m$  为输入级等效跨导, 它经过了线性化处理,  $Z_f$  是反馈网络的等效阻抗, 所以说该电路线性度是很高的。

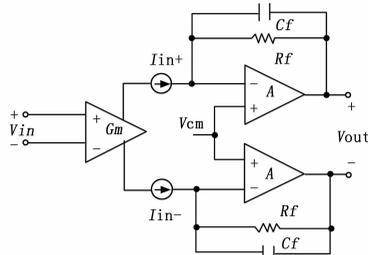


图 6 固定增益级电路结构

输入跨导级采用全差分结构, 能够较好抑制共模噪声, 引入了源极负反馈, 使得增益是  $mg$  的弱函数, 提高了线性度, 相较于伪差分结构, 它噪声性能更好, 但牺牲了电压裕度, 使得线性度不能无限制提高, 同时源极负反馈会降低输入级的增益, 这需要仔细地折衷考虑。

电流源作负载的差动对增益较高, 要求 PMOS 负载的饱和电流之和与  $n$  型电流源相平衡是不现实的, 需要用共模反馈来确定共模电压。在稍后的输出级讨论中可以知道, 由于驱动较大容性负载, 固定增益级的输出阻抗很小, 所以采用电阻分压器提取输出级的输出共模电平, 与参考电平比较后生成偏置电压反馈到输入跨导级  $M3$  和  $M4$  的栅极是合适的, 因为电阻分压器的电阻值不需要很大就可以很容易得比输出阻抗大的多, 从而避免开环增益的降低, 同时避免占据很大面积造成对衬底产生很大寄生电容。

输出级采用电压-电流反馈运算放大器, 前级放大器采用两级结构以获得较高的开环增益, 从而使闭环增益稳定, 提高了线性度。输出级电路的第二级通过调节适当的偏置使其工作在 A 类, 避免因晶体管的突然截止导致失真, 采用推挽式结构以获得较高的输出电压摆幅。

固定增益级的幅频特性中, 当差分负载为  $3 \text{ pF}$  (后级 ADC 所要求的负载) 时, 直流增益  $26.12 \text{ dB}$ ,  $3 \text{ dB}$  带宽可达  $444 \text{ MHz}$ 。

## 2.3 峰值检测器 (Peak Detector) 设计与仿真

AGC 环路也是一种自动控制, 这种“自动”有赖于对信号强度的实时检测与判断, 有的通过检测信号的包络, 有的通过检测信号的功率, 检测信号强度的不同方式对应了不同的检测机制。对于 GSM 信号, 它的包络不含调制信息, 所以检测信号的包络就能反映信号强度的衰减状况, 采用包络检波器是最合适的; 但对于 CDMA、QAM 等幅度调制比较严重的调制方式, 它的包络所含的信息很可能会进入环路产生不该有的增益调节, 所以均方根检测更加合适。平方律检测器检测的是信号的功率, 而对数检测器反映的是输出信号电压的对数。检测方式的选择取决于信号的调制方式和系统的应用环境。

包络检波是最常用的检测方式,当信号瞬时电位增加时,电路正向导通为电容充电,而在电位减小时,电路反向截止,电容无法放电,这样电容上的电压就反映了信号的峰值。一个典型的峰值检测电路如图7所示。

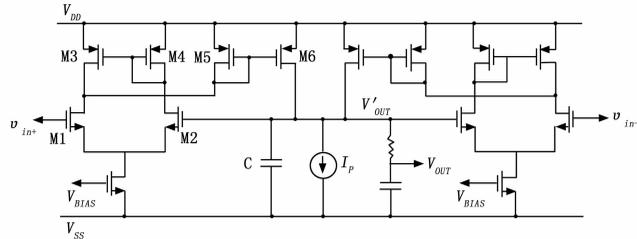


图7 峰值检测电路

该电路工作原理为:输入信号 $v_{in+}$ 与输出信号 $V'_{OUT}$ 进行比较,如果输入信号幅度高于 $V'_{OUT}$ ,流过M1的电流大于流过M2的电流,使得M5产生电流并镜像给M6,从而给电容C充电,抬高 $V'_{OUT}$ 的电平,最终使得 $V'_{OUT}$ 的电平抬高到输入信号幅度一样的值。随着 $V'_{OUT}$ 的升高,流过M1和M2的电流的差值越来越小,从而流过M5和M6的电流减小,M5栅极电压抬高,直至M5截止,从而使得 $V'_{OUT}$ 保持不变,实现了检测输入信号最高电平的目的。 $I_p$ 为一个微弱的电流信号,用来对 $V'_{OUT}$ 进行定期刷新,避免 $V'_{OUT}$ 陷入以前的输入最高电平而不能跟踪当前输入信号的幅度变化,该电流越小越能准确地跟踪输入信号幅度,但当输入信号发生变化(变小)时, $V'_{OUT}$ 变化较慢,降低了接收机接收数据的速率。 $V'_{OUT}$ 经过RC滤波器滤除纹波后得到最终输出的直流电平,送入比较器与参考电平相比较。

### 3 版图设计和系统仿真

#### 3.1 版图设计考量

为保证电路失配、噪声及寄生参数影响等尽可能小,使电路更加可靠,版图设计应注意以下方面。

1) 信号线要尽量短,优先选择上层金属以减少寄生电阻的影响,并根据寄生电容的影响来考虑决定金属的宽度。重要的信号线应使用接固定点位的金属进行隔离保护,使噪声的电场线终止于地线而不是信号线。差分信号的走线一定要严格对称,尽量减少走线的拐角。

2) 在重要的模块(如VGA输入对管)加入Guard Ring进行保护,以避免噪声干扰。同时大量的衬底接触可以有效防止栓锁效应。

3) 差分晶体管应尽可能使用插指、共质心等匹配技术减小器件失配,同时应加入足够的Dummy管,防止刻蚀和离子注入不均匀。

4) 直流电压与电流偏置要加足够多的去耦电容,或做成RC低通滤波的形式;电源和地之间,电流镜的共栅点等均应加入足够去耦电容,减小噪声和抖动的影响,遵循的原则是充分利用版图的空隙尽可能多地添加,这也有利于最终密度的填充。

5) 电源线要在整个版图中均匀分布并尽量使用顶层较宽的金属,使各模块电路供电均匀,减小电源线上的压降。版图要用金属铺地,缩小版图各点间地的电位差。

6) 输入输出信号线应与高速PAD连接以减小PAD上寄生电容的影响。在条件允许的情况下可考虑使用多个电源PAD,使供电更均匀并减小bonding线的等效电感(可看作多个电感

并联)。

7) 在后仿过程中严格对比前仿各个节电的直流电平,保证后仿的静态工作点和版图的差分性能,并据此对版图进行修改。

#### 3.2 AGC系统仿真

##### 3.2.1 AGC开环特性仿真

当开关S断开时,AGC处于开环状态,人为改变控制电压CV对前向通路的增益和线性度进行仿真,仿真结果如图所示。可以看出AGC的dB线性动态范围是 $-3.6\sim 41$  dB,输入P1dB范围是 $-36.7\sim -15.0$  dBm,对应差分幅度为 $6.6\sim 79.5$  mV,输出P1dB范围是 $-26.7\sim 0.68$  dBm,对应差分幅度为 $56.9\sim 1331.5$  mV;满足输出功率压缩1 dB时对应的差分幅度大于450 mV的增益范围是 $11\sim 41$  dB,即该AGC有30 dB的动态范围满足线性度的要求。

一般而言放大器的增益越大直流失调越严重,所以我们对比加入直流失调消除电路前后的前向通路在最高增益处的直流失调的情况。可以看出在未加入直流失调消除电路时,失调已经使电路无法处于正常工作的状态了,而加入DCOC后,该AGC很好的抑制了直流失调的影响,最差情况下的输出失调仅为58 mV。

值得注意的是,仿真中的失调主要来源与固定增益级,对于AGC本身来说,固定增益级已经是整个信号通路的最后一级,本文着重处理了VGA与固定增益级级间的失调,使其不至于造成AGC的输出失真,而固定增益级产生的失调可以由下级电路进行失调的消除和矫正。由于直流失调消除电路对低频的抑制作用,整个AGC的前向通路呈现带通的特性,当增益最高时,带宽最小为 $20.8\sim 155$  MHz。

##### 3.2.2 AGC闭环特性仿真

将图中的开关S闭合,控制端 $V_c$ 悬空,AGC环路闭合。设置AGC的输入信号 $0\sim 40$   $\mu$ s时差分幅度为4 mV,  $40\sim 80$   $\mu$ s差分幅度为16 mV,  $80\sim 120$   $\mu$ s差分幅度为64 mV,观察AGC的输出和控制信号的变化,如图8所示。

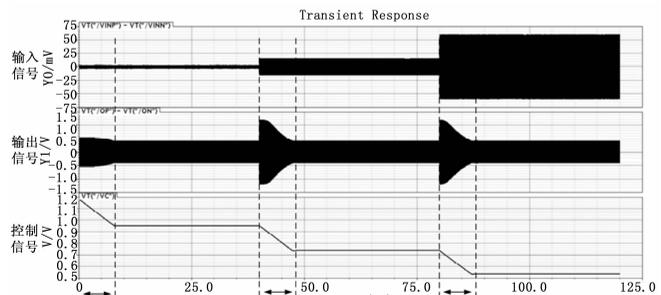


图8 AGC瞬态仿真

从图中可以看出对于不同幅度的输入信号,AGC的输出均能保持在差分幅度420 mV左右,从输入信号发生跳变到输出信号幅度稳定所需的时间大致相同为8  $\mu$ s左右。

为进一步观测AGC的环路特性,设置 $V_{ref}$ 为从0到800 mV的阶跃信号 $r(t) = Au(t)$ ,观察峰值检测器输出电平 $d(t)$ 的变化,如图9所示。从阶跃响应中可以看出该系统的阻尼系数是比较合理的,在响应时间和稳定性上做了较好的折衷。

### 4 结论

在无线接收机系统中,自动增益控制电路(AGC)是一

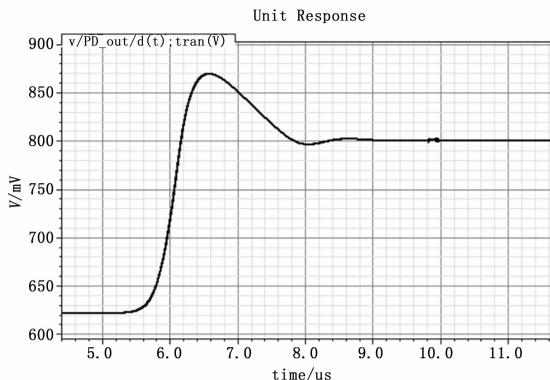


图 9 AGC 阶跃响应仿真

个非常重要的部分，它通过检测信号强度自动的调节可变增益放大器 (VGA) 的增益，从而使输出保持相对恒定，有利于对天线接收到的大动态范围的信号进行处理。本文设计实现了一种适用于 70 MHz 中频信号的自动增益控制电路，在选定了 AGC 的具体结构之后，给出了 AGC 电路的整体设计方案，对电路级设计起宏观指导作用。

根据系统仿真中的系统指标要求逐一具体的模块电路进行设计，同时对 AGC 中的各个模块设计做了详细的分析与仿真。从增益、线性度、直流失调、稳定性等方面对电路做了优

(上接第 263 页)

通过上述表 5 可以看出，动态反馈模组在连续性测试中数据变化浮动小，充分证明提出的云计算 Hadoop 平台的异常数据检测算法研究方法中，采用的动态反馈模组具有良好的异常数据检测能力，同时运行资源开销小，稳定性好，满足设计要求。

## 2 实验结果与分析

对提出的云计算 Hadoop 平台的异常数据检测算法研究方法进行仿真实验测试，通过与传统云计算平台异常数据检测算法进行整体性能对比，得出测试结论，测试平台配置为 Windows 10 硬件配置为 CPU i7 内存 8 G 硬盘 6 TB，具体测试参数如下所示。

表 6 云计算 Hadoop 平台的异常数据检测算法与传统异常数据检测算法对比测试

测试项目	传统异常数据检测算法	云计算 Hadoop 平台的异常数据检测算法
整体异常数据检测灵敏度	差	良好
整体异常数据检测响应时间	1.6 s	794 ms
整体异常数据检测处理时间	6 s	1.6 s
整体异常数据检测处理完整度	91.6%	100%
整体异常数据检测处理准确度	91.7%	100%
整体异常数据检测资源开销	36%	8.7%

分析该实验结果，即通过上述表 6 可以充分证明，提出的云计算 Hadoop 平台的异常数据检测算法研究方法，具有异常

化。基于电路设计中得到的具体参数完成版图绘制，总结了版图设计中的一些关键点，最后提取版图的寄生参数对 AGC 电路做了整体仿真，最终该 AGC 在满足输出信号幅度和线性度的基础上达到了 30 dB 的动态范围，满足了接收机系统的要求。

### 参考文献:

[1] 周永强. 无线定位系统中自动增益控制电路的设计与研究 [J]. 现代电子技术, 2016, 39 (23): 157-160.  
 [2] 曹煜, 唐小宏, 李晨雨. 基于数模混合技术的高中频快速 AGC 电路设计 [J]. 微电子学与计算机, 2016, 33 (1): 47-51.  
 [3] 周三文, 卢满宏, 黄建国. 放大器饱和对 AGC 的影响分析 [J]. 计算机测量与控制, 2013, 21 (7): 1895-1898.  
 [4] 张良浩, 谢红云, 赵彦晓, 等. 采用 PIN 二极管反馈的射频可变增益放大器 [J]. 电子学报, 2016, 44 (1): 206-210.  
 [5] 张艳, 韩敏. 应用于低功耗模拟前端的可变增益放大器 [J]. 电子器件, 2016, 39 (5): 1076-1081.  
 [6] 李怀良, 虞先国, 朱丽丽, 等. 中低频宽动态范围 AGC 放大器设计 [J]. 电测与仪表, 2013, 50 (2): 96-99.  
 [7] 余国义, 张乐, 崔先慧, 等. 用于 CMOS 图像传感器的 AGC 放大器设计 [J]. 中国科技论文, 2013, 8 (1): 10-13.  
 [8] 李登科, 时永鹏. 一种基于 TMS320C6414 的自动增益控制技术 [J]. 国外电子测量技术, 2013, 32 (1): 66-70.  
 [9] 赖小强, 李双田. 数字闭环自动增益控制系统设计与实现 [J]. 网络新媒体技术, 2013, 2 (3): 40-45.

数据检测识别度高、检测响应时间短、检测准确率高、稳定性好、资源开销小的特点。从问题产生根源彻底解决传统云计算平台存在的数据逻辑错误、数据链完整性缺失、数据失效导致的云计算 Hadoop 平台数据运算准确性与运算力降低的问题。

## 3 结束语

针对传统云计算平台异常数据检测算法在海量数据异常涌入状态下，出现数据逻辑错误、数据链完整性缺失、数据失效的问题，提出云计算 Hadoop 平台的异常数据检测算法研究方法。通过采用 JNS 数据采集筛查模组、算法逻辑补偿模组与动态反馈模组对现有的云端计算平台存在的问题进行针对性解决。通过仿真模拟实验证明，提出的云计算 Hadoop 平台的异常数据检测算法研究方法，具有异常数据识别率高，准确性高，速度快、可实施性强、稳定性好的特点，满足日常工作处理要求。

### 参考文献:

[1] 李进文. 基于云计算的网络异常检测算法研究 [D]. 郑州: 郑州大学, 2015.  
 [2] 司福明, 卜天然, SIFuming, 等. 一种基于 Hadoop 云计算平台大数据聚类算法设计 [J]. 楚雄师范学院学报, 2016, 31 (3): 9-12.  
 [3] 肖体伟. 基于 Hadoop 的云端异常流量检测与分析平台 [J]. 电子技术应用, 2015, 41 (5): 116-118.  
 [4] 杨静. 大型云计算信息系统的异常数据检测模型仿真 [J]. 计算机仿真, 2015, 32 (11): 378-381.  
 [5] 于红岩, 岑凯伦, 杨腾霄. 云计算平台异常行为检测系统的设计与实现 [J]. 计算机应用, 2015, 35 (5): 1284-1289.  
 [6] 马超, 程力, 孔玲玲. 云环境下 SDN 的流量异常检测性能分析 [J]. 计算机与现代化, 2015, 10 (10): 92-97.  
 [7] 何高攀, 杨桃, 孟强强, 等. 基于图像融合的高光谱异常检测 [J]. 电子设计工程, 2016, 24 (2): 165-168.