

基于 CPCI 总线的卫星和地面设备交互方法

王红光, 穆强, 刘博

(北京空间飞行器总体设计部, 北京 100094)

摘要: 在卫星地面测试阶段, 为了解决遥测下行信道限制及数据下行延时等因素带来的星上测试数据不能实时性下传监测问题, 设计了一种基于标准 CPCI (Compact Peripheral Component Interconnect) 总线数据传输模块实现多类型接口星上数据有线传输的应用方法; 利用 CPCI 数据传输模块远程采集 1553B (MIL-STD-1553B) 总线数据和 RS-422 总线接口数据, 完成组帧、打包并通过以太网发回地面计算机进行数据分析和处理; 同时可以实现 1553B 接口功能远程设置, 完成总线控制、监听、远置终端仿真功能, 实现了卫星与地面设备定制传输和交互; 同时给出了测试系统的设计方案, 完成了数据传输模块的硬件设计与系统软件的工程实现。

关键词: 总线控制; 数据传输; 交互

Interactive Method of Satellite and Ground Equipment Based on CPCI Bus

Wang Hongguang, Mu Qiang, Liu Bo

(Beijing Institute of Spacecraft System Engineering, Beijing 100094, China)

Abstract: In the ground test phase of the satellite, in order to solve the problems such as telemetry downlink channel restriction and data downlink delay, the on-board test data cannot be monitored in real time. An application method based on standard CPCI bus data transmission module to realize data transmission on multi type interface is designed. The CPCI data transmission module is used to collect 1553B data and RS-422 bus interface data remotely, and then the frame is packaged and sent back to the local computer through Ethernet for analysis and processing. The 1553B interface function can be implemented remotely. It completes the functions of bus control, monitor and remote terminal simulation. It realizes the customized transmission and interaction between satellite and ground equipment. At the same time, the design scheme of the test system is given. The hardware design of the data transmission module and the implementation of the system software are completed.

Keywords: bus control; data transmission; interactive

0 引言

本文介绍了一种在卫星地面测试阶段通过标准 CPCI 机箱配置数据传输模块实现卫星数据传输的应用方法, 将 1553B 总线接口介入星载数据网络, 直接获取卫星多系统的下行数据, 实时性显示数据, 弥补了远距离测控通信信道余量和容量的不足, 对于数据变化快的数据能够实时采集和传送, 提高了数据获取的速率。同时, 将 RS-422 接口与星载设备直连模式, 完成上行数据注入及指令发送和数据下行, 保证了数据信息的快捷传送, 保证高可靠的数据通信和安全性要求, 可以缩短测试过程中应急响应时间。

这种数据传输方式保证了遥控及遥测信道的信息快速、可靠传送, 减少延时传送带来的漏判等情况, 对于多个分系统或者子系统协同测试的情况下, 发现问题后能够迅速定位, 作为排查问题的方式, 对于有效载荷等数据量大的终端数据下行, 为其提供了上、下行信道及其它系统间信息交换的快速通道, 遥测更新速率快, 在地面电性能综合测试时作为判读手段, 提高了测试效率。

1 系统设计

本系统采用上、下位机的网络结构, 上位机采用通用计算机, 配置双网卡接收下位机数据, 同时作为数据分析和处理计算机, 下位机由 CPCI 工控计算机及数据传输模块组成。上位

机运行主控监视、显示软件, 下位机远程运行工控系统软件及数据传输模块嵌入式软件, 如图 1 所示。

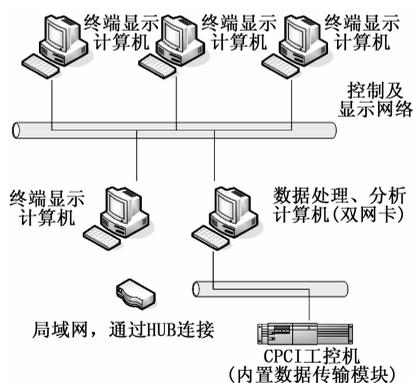


图 1 数据传输应用系统关系图

在本系统中, 所有采集的原始数据由工控机按照协议格式存储。数据传输模块作为 CPCI 从设备将采集的卫星数据传送至 CPCI 主设备, 进行组帧、打包并通过以太网发送至上位机, 由上位机按照网络协议发送至远程终端用户进行显示、数据分析、处理以及故障诊断, 同时可完成打印和存档操作等, 或者根据用户需求远程设置 1553B 总线接口工作模式, 完成总线接口控制、监听、仿真, 实现数据定制传输和状态控制。

数据传输模块装载在下位工控机中, 通过以太网由上位机远程控制实现在线测试, 控制完成 1553B 接口的 BCMTRT 多种功能转换, 进行不同功能模拟的动态设置, 充分利用并节省硬件资源, 完成 1553B 总线在线控制、监听和仿真功能, 该 3

收稿日期: 2017-07-01; 修回日期: 2017-07-29。

作者简介: 王红光(1978-), 女, 黑龙江人, 大学, 工程师, 主要从事航天器数据管理系统方向的研究。

种功能的转换通过上位机根据需求而进行工作模式的切换设置。

—总线控制器 (BC), 由上位机控制启动与被测 RT 端串行总线通讯, 检验 RT 总线通讯数据的正确性。

—远置终端 (RT), 模拟一个或多个连接在总线终端上的数据特性, 可以灵活的进行远程终端的模拟, 模拟 31 个远置终端, 按照 1553B 总线远置终端的特性进行数据设置, 上位机可以对仿真的 RT 终端的任何数据进行修改, 并可根椐总线通讯协议对仿真的 RT 地址、子地址和接收/发送信息有选择的显示。

—总线监视器 (MT), 监听所有或部分总线终端通讯信息流, 由上位机控制监听终端的操作, 并传输及显示其监听到的数据。

同时具有多种数据采集传输功能, 完成外部 1553B 总线接口和多路 RS-422 接口数据传输, 并通过以太网将获取的 1553B 总线原始数据及下位机工作状态信息发送至上位机。2 种接口均为通用接口标准规范, 采用 1553B 双余度结构多路传输数据总线, 设计为变压器耦合接口方式, 接口电路与被测件隔离, 保证电气接口的安全性, RS-422 总线是一种平衡通信接口, 差分传输方式可实现数据远距离传输, 采用双线传输提高了抗共模干扰的能力。

按照卫星系统应用的需求, 可靠性和安全性是重点考虑的因素, 在本系统中, 工控机采用低电压隔离供电方式, 将 220 V 交流电压转换为直流 24 V 电压再供给工控机, 实现电源供电隔离, 保证被测设备安全性。

2 数据传输模块硬件实现

数据传输模块是基于 CPCI 接口的标准板卡, 数据传输模块板卡插在 4U 或者 6U 的 CPCI 工控机箱中, 板卡尺寸为 233.35 mm×166 mm, 主要实时接收外部 1553B 串行数据总线数据和 RS-422 串行总线数据并进行传输, 硬件模块主要由中央控制器、CPCI 总线控制器、FPGA、1553B 总线控制器、RS-422 总线控制器、双口 RAM 等组成。中央控制器完成外部数据流的接收与处理, 双口 RAM 用于暂存数据, 实现原始数据与状态设置等数据交换, 各专用接口芯片配置应用寄存器和数据缓存区等, 由软件设置状态信息, FPGA 芯片实现逻辑控制及时序匹配。数据传输模块硬件结构如图 2。

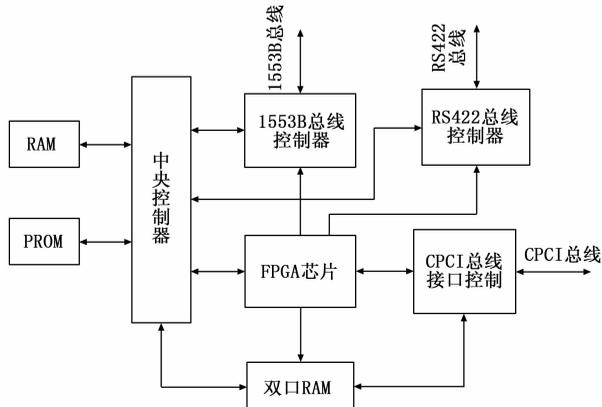


图 2 数据传输模块硬件结构框图

2.1 中央控制器设计

为了适应数据传输速率的需要中央控制器选用 W77E58 控制器芯片, 系统时钟 12 MHz, 片内程序区为 32 K 字节, 该

芯片运行速度为传统 8051 系列的 1.5~3 倍。中央控制器接外部中断源, 以接收外部中断方式控制数据接收。外部配置 8 K 字节 RAM 区和 8 K 字节 PROM 区。所有控制管脚接 FPGA 芯片管脚上, 根据使用需要, 在 FPGA 内部通过编程对各个功能管脚进行灵活处理和使用。

2.2 CPCI 总线控制器设计

数据传输模块与上位机的数据交互通过标准化的 CPCI 总线来实现, CPCI 接口可采用可编程逻辑器件或者专用 CPCI 总线接口芯片完成, 考虑开发的复杂性和系统的稳定性, 采用低成本和通用的商用接口芯片, CPCI 总线控制器芯片选用 PCI9052 接口芯片, 该芯片是 PLX 技术公司开发的 PCI 协议从模式接口芯片, 是低成本、低功耗器件, 可以完成局部总线到 PCI 总线的快速转换, 扩展适配板卡, 部分引脚可直接连接到 2 mm 密度针孔连接器上, 另有 AD0~AD31、C/BE0#~C/BE3#、PAR、FRAME#、IRDY#、STOP#、LOCK#、IDSEL、DEVSEL#、PERR#、SERR# 以及 RST# 管脚接 10 欧姆的排阻匹配信号, 以避免信号的干扰。

CPCI 总线控制器包含一个上电时自动加载配置信息的串行 EEPROM 接口, 配置芯片选用 ATMEL 的 93LC46B (64×16 bit EEPROM) 器件, 内部具有上电、掉电数据保护电路, 可使存储的数据不丢失, 采用烧写串行 EEPROM 方法, 使用芯片烧写器将数据写入 93LC46B, 烧写内容为初始化配置参数以及地址空间信息, 包括 CPCI 配置寄存器参数, 生产商 ID、器件 ID 号、类码子系统 ID 号和子系统生产商 ID 号等。

2.3 FPGA 设计

FPGA 主要完成对各接口的逻辑和时序控制。包括地址译码、数据锁存、读写时序控制电路、时钟分频及复位控制电路, 实现与 CPCI 高速总线间的数据通信。FPGA 可迅速而灵活的修改和进行资源配置, 方便了设计人员的配置, 减少了逻辑器件, 节省了板卡空间, 在 FPGA 管脚排布上尽量将所有的功能管脚连接到 FPGA 上, 在 FPGA 内部对不使用的管脚进行处理。FPGA 芯片选用 Altera 公司生产的 FLEX10K20QC208, 该芯片能够提供 20 万门电路, FPGA 功能如图 3 所示。

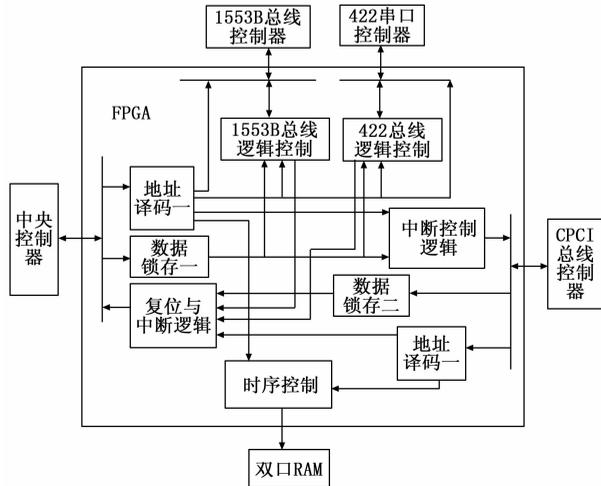


图 3 FPGA 功能框图

在 FPGA 调试阶段, 采用 JTAG 测试口下载 FPGA 调试程序, 在 JTAG 配置引脚上拉 1 K 欧姆电阻, 调试结束后, 采用烧写器写入程序到 EPROM 芯片, 固化 FPGA 程序, 系

统启动时按照时序自动从 EPROM 中读取 FPGA 的配置数据。

2.4 1553B 总线电路设计

采用符合 GJB 289A-1997《数字式时分制指令/响应型多路传输数据总线》规范的标准 1553B 总线接口, 1553B 总线电路一般由总线控制器、总线控制电路、总线供电电路、电阻选址网络(可根据测试需要将总线配置成 RT 终端模式, 通过电阻网络配置相应远置终端)、隔离变压器电路、总线接插件等部分组成。

1553B 总线是一种双倍冗余总线结构, 所有的节点都同时连结在两条总线上, 但只有一条总线工作, 另一条作为备份, 在正常情况下 A 总线工作, B 总线为备份, 当 A 总线出现故障的情况下, 总线控制器自动启动 B 总线工作^[1]。总线控制器内部 RAM 的容量为 4K 字, 设计零等待工作方式, 软件需要读 2 次完成一次总线 RAM 或寄存器的操作。与 8 位 CPU 芯片连接的总线控制器, 将总线控制器的 16 位数据的高 8 位和低 8 位分别与 CPU 的 8 位数据相连, 同时将数据宽度模式选择引脚(16/8/B)接地, 设置总线控制器为 8 位传输模式^[2]。CPU 的 A0 地址位接高低位选择引脚(M/LSB)。这样, CPU 读写总线内部缓存数据时, 就可以分别对总线控制器 16 位数据的高、低数据段进行操作。8 位模式工作方式下, 读取数据前总线控制器内部对数据进行锁存, 锁存后分别读取高 8 位与低 8 位数据。在设计时考虑信号完整性或者隔离设计, 减少干扰源造成数据误锁存的问题。

需要注意的是 1553B 总线控制器芯片一些输入信号比较敏感, 需作特殊处理。复位输入信号为 TTL 电平形式, 抗干扰能力较差, 一个很窄的毛刺就会造成芯片复位, 为了减少系统信号干扰则需要对该信号进行处理, 一般对地加小容量的电容, 减少信号干扰的风险, 总线控制器的 SELECT、STRBD、MEM/REG、RD/WR 信号比较敏感, 为了防止有干扰信号输入, 需要在输入端进行处理, 通过串联电阻或者并联电容的方式对线上干扰进行滤除, 避免振铃的出现, 对于总线控制的长线时钟信号输入应进行整形, 采用加斯密特触发器或者串联电阻的方式避免信号线上振铃的影响。

鉴于总线消息发送时对模拟供电的需求较大, 即发送消息时需要的电流变大造成模拟供电电压下降, 总线控制器模拟供电应与逻辑供电以及其他数字电路供电有良好的隔离, 采取的做法是在电路设计中将模拟供电直接连接到电源输出端, 逻辑供电以及其他数字电路供电可以通过限流模块连接到电源输出, 可以有效减少电压临界造成的系统不稳定情况。以总线接口芯片 BU61580 为例, 接口电路见图 4。

2.5 RS-422 总线设计

RS-422 数据信号采用差分传输方式, 它使用一对双绞线平衡传输, 有效降低信号传输的干扰程度, 硬件包含各 4 路 RS-422 发送通道和接收通道, 采用点对点的配置方式, 包含 4 个差分发送器和 4 个差分接收器。

考虑接收端的隔离保护和数据稳定接收, 在接收端需要端接电阻和偏置电阻, 端接电阻要求其阻值等于传输电缆的特性阻抗, 端接电阻接在传输电缆的最远端^[3]。偏置电阻的阻值需要根据端接电阻的阻值设计, 根据 RS-422 的通信协议, 每次数据传输均以低电平开始, 因此接收器在发送器输出禁止的情况下, 应保证接收端 RX+、RX- 之间的电平大于 200 mV。为此, 需要在 RX+、RX- 一端分别设置上拉和下拉的偏置电

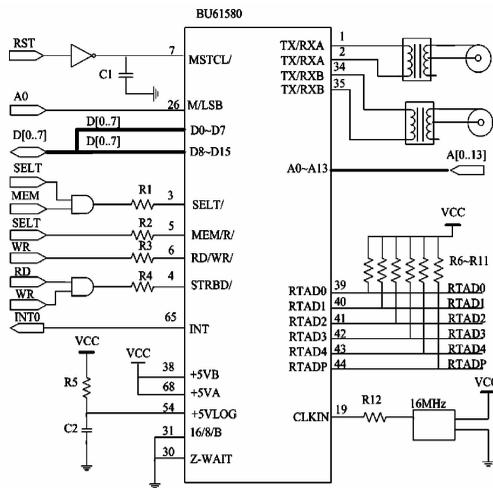


图 4 1553B 总线接口电路图

阻。为保护发送端不受大电流损伤, 在发送端正负线上均串联隔离电阻。隔离电阻的选取还要考虑与端接电阻阻抗匹配的问题, 通常 1 K Ω 的端接电阻, 选取 510 Ω 左右的隔离保护电阻。

2.6 双口 RAM 设计

该电路允许通过 CPCI 接口进行读写操作, 同时允许中央控制器对其进行读写, 完成数据的传输。选用的双口 RAM 芯片为 IDT71342, 该芯片为 4 K 字节双口 RAM, 同时具有 8 个地址的 SEMPHORE 存储空间, 提供独立的控制端口, 允许异步读写访问, 逻辑控制避免同时读写同一地址产生冲突造成数据错误。

2.7 其它

数据传输模块板卡所有器件均采用单一直流 +5 V 供电, 利用底板 CPCI 接插件 +5 V 电源供电, 在电源输入端加电容去耦, 保证供电稳定性。

为了方便验证模块工作状态及进行故障诊断, 设置了 FPGA 工作状态指示灯、CPU 工作状态指示灯等, 并以不同频度闪烁判定模块是否正常工作, 将晶振分频后驱动指示灯闪烁。

3 系统软件实现

卫星与地面设备交互系统的应用软件包括上位计算机软件、下位工控机软件和数据传输模块嵌入式软件组成。

上位计算机应用软件由测试控制、数据处理显示软件、遥测格式比对软件等组成, 通过视窗操作界面控制和显示。

下位工控机软件完成与上位机的网络通讯功能, 以及控制数据传输模块数据采集和按照相应协议实施总线控制、总线监听和总线终端数据模拟等功能。工控系统主模块控制软件运行在 VXworks 操作系统下, VXworks 操作系统主要功能在于提供应用软件所需的各种进程调度原语、进程间通信原语和底层硬件驱动程序, 工控机控制软件工作流程如图 5。

数据传输模块软件实现外部数据接收并将数据分块存储于双口 RAM 中, 下位机工控软件定期查询双口 RAM 区中数据状态, 并通过以太网将数据传送至远程计算机, 同时下位机工控软件通过 CPCI 接口向中央控制器发出复位、中断等功能信号, 控制数据传输模块从设备工作, 数据传输模块软件实现流程如图 6 所示。

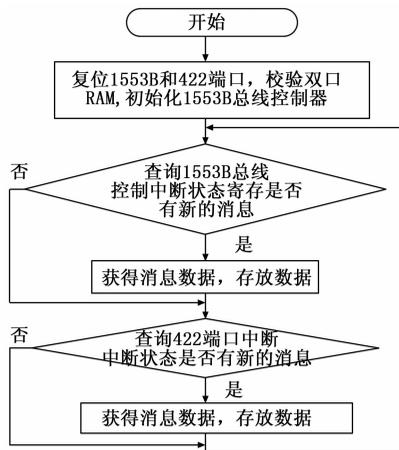


图 5 下位工控机控制软件工作流程图

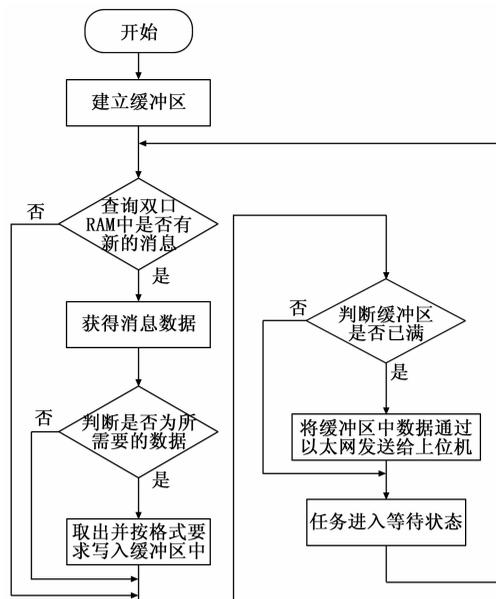


图 6 数据传输模块软件工作流程图

4 试验验证结果与分析

应用这套测试系统在某深空领域卫星的测试环境中实现了 1553B 总线协议的动态模拟, 增强了仿真的灵活性和真实性, RS-422 接口的应用使得上下行数据及时更新, 是卫星状态控制的便捷途径, 提高了测试应急响应时间, 从而保证了测试的安全性, 数据传输实时性好, 该系统已经在多个卫星综合测试阶段及外场试验中长期稳定工作。

5 结论

本文讨论了基于 CPCI 总线的卫星和地面设备交互实现方法, 采用 CPCI 工控机作为数据传输模块的安装载体, 且工控机对环境适应范围较宽, 安全性高, 并可适应特殊环境下的长期应用; 采用标准的模块板卡使用方便、灵活, 便于拆卸和安装; 该数据传输模块采用 FPGA 代替分立元件, 采用表贴封装器件等措施减小了印制板面积, 节省了布局空间; 采用专用总线接口控制芯片, 通用性好, 开发周期短、成本低; 同时根据用户使用环境可灵活定制功能, 将监视到的数据分类存储

和传输。该方案选用开放式标准、模块化设计, 便于维护, 可移植性好, 该数据传输方法经工程实现和验证, 通过进一步的分析和验证, 模块运行稳定可靠, 满足用户使用需求, 并经过多种卫星测试系统上推广应用, 取得了良好效果。

参考文献:

[1] 史林锋, 王斌永, 何志平, 等. 基于 FPGA 和 BU-65170 的 1553B 远程终端设计与实现 [J]. 现代电子技术, 2013, 36: (14): 65-69.

[2] 郭延源, 牛跃华, 王红光. 基于单片机的 1553B 总线数据交换设备设计 [J]. 计算机测量与控制, 2013, 21 (1): 195-196, 199.

[3] 牛思先, 向征. 基于 RS-422/485 的串行异步通讯接口设计和应用 [J]. 计算机工程与设计 2007, 28 (10): 2472-2474.

[8] 肖前进, 贾宏光, 章家保, 等. 电动舵机伺服系统非线性辨识及补偿 [J]. 光学精密工程, 2013, 21 (08): 2038-2047.

[9] 张开敏, 余久华. 舵机结构非线性因素建模与影响研究 [J]. 航空兵器, 2013, (04): 48-53.

[10] 周金柱, 段宝岩, 黄进. LuGre 摩擦模型对伺服系统的影响与补偿 [J]. 控制理论与应用, 2008, 25 (06): 990-994.

[11] 刘丽兰, 刘宏昭, 吴子英, 等. 机械系统中摩擦模型的研究进展 [J]. 力学进展, 2008, (02): 201-213. [2017-08-04].

[12] 肖前进. 谐波传动式电动舵机多级滑模控制及非线性补偿研究 [D]. 长春: 中国科学院研究生院 (长春光学精密机械与物理研究所), 2013.

[13] 张跃, 韩雪峰. 双环控制电动舵机系统的设计验证 [J]. 光学精密工程, 2015, 23 (11): 3138-3146.

[14] Habibi S, Roach J, Luecke G. Inner-loop control for electromechanical (EMA) flight surface actuation systems [J]. Journal of Dynamic Systems, Measurement, and Control, 2008, 130: 051002/1-051002/13.

[15] Canuda, Olsson H, Astrom K J, et al. A new model for control of systems with friction [J]. IEEE Transaction on Automatic Control, 1995, 40 (3): 419-425.

(上接第 194 页)

参考文献:

[1] 汪军林, 解付强, 刘玉浩. 导弹电动舵机的研究现状及发展趋势 [J]. 控制与制导, 2008, (3): 42-46.

[2] Jensen S C. Flight test experience with an electromechanical actuator on F-18 systems research aircraft [A]. Digital Avionics Systems Conference (DASC) [C]. 2000. 2E3/1-2E3/10.

[3] Gerdes J C, Kumar V. An impact model of mechanical backlash for control system analysis [C]. Proceedings of the American Control Conference, 1995, 5: 3311-3315.

[4] 李友年, 陈星阳. 舵机间隙环节对控制系统的影响分析 [J]. 航空兵器, 2012 (1): 25-33.

[5] 赵国峰, 樊卫华, 陈庆伟, 等. 齿隙非线性研究进展 [J]. 兵工学报, 2006, 27 (6): 1072-1080.

[6] 卢绪祥, 刘正强, 黄树红, 等. 含间隙碰撞振动系统的非线性振动特性 [J]. 动力工程报, 2012, 32 (05): 388393.

[7] 杨涛, 黄萍, 汪湛青, 等. 稳定平台传动齿隙弹性死区模型的幅值辨识 [J]. 航空精密制造技术, 2014, 50 (01): 19-22, 26.