

基于 MPC8270 的处理器板卡设计

邱永成, 谢荣清

(中海油田服务股份有限公司 物探事业部, 天津 300450)

摘要: 随着海洋地震勘探发展, 为了实现海洋地震勘探采集数据的实时传输和处理, 设计了一种基于 MPC8270 的地震数据采集处理板卡; 根据海洋地震数据采集处理的实时性和大数据量要求以及 MPC8270 处理器的特性, 设计了基于 MPC8270 和 FPGA 的 CPCI 总线通信结构, 能够实现地震数据的高速实时传输; 详细介绍了 MPC8270 的关键外围电路、FPGA 及 CPCI 总线电路的硬件设计及实现方法, 并在实际应用中给出了板卡嵌入式操作系统 VxWorks 配置的实现方式; 板卡以 MPC8270 作为核心处理器, 以 FPGA 为控制核心电路, 以 VxWorks 为实时操作系统, 实现地震数据的高速处理和 CPCI 总线实时传输功能; 经过多次实验室内部测试及海上实际生产应用, 结果表明地震数据采集处理板卡能够实现地震数据的高速处理和实时传输, 并且板卡性能稳定可靠; 板卡的设计简单, 结构通用, 对数据处理、总线控制和信息交换等领域相关系统的开发具有一定的参考价值。

关键词: MPC8270; CPCI 总线; FPGA

Design of Processor Board Based on MPC8270

Qiu Yongcheng, Xie Rongqing

(Geophysical Department, China Oilfield Services Limited, Tianjin 300450, China)

Abstract: With the development of marine seismic exploration, in order to realize the real-time data transmission and processing of marine seismic exploration, a seismic data acquisition board based on MPC8270 is designed; according to the requirements of real-time and large amount of data for marine seismic data acquisition, and the characteristics of MPC8270, the design of CPCI bus communication structure based on FPGA and MPC8270 that can achieve high-speed and real-time transmission of seismic data. Introduces the hardware design and realization method of the key peripheral circuit of MPC8270, FPGA and CPCI bus circuit, and the configurations of embedded operating system VxWorks are given. The board with MPC8270 as the core processor, using FPGA as the control core circuit, real-time operating system based on VxWorks and CPCI bus, realize high speed processing and real-time transmission of seismic data; after several laboratory internal testing and field application, results show that the seismic data acquisition board can realize high speed processing and real-time transmission of seismic data, and the board performance is stable and reliable; The design of the board is simple, the structure is general, it has a certain reference value to the development of the related system of the data processing, the bus control and the information exchange and so on.

Keywords: MPC8270; CPCI bus; FPGA

0 引言

MPC8270 是 Freescale 公司的一款多功能通信处理器, 集成了 PowerPC 内核和通信处理模块内核^[1], 有较高的集成度和较低的功耗, 能够简化电路板的设计, 加快处理器板卡的开发调试, 并且价格相对较低。这种低成本多用途的集成处理器的应用场合是使用 PCI 接口的网络基础结构、电讯和其它嵌入式应用等方面。PCI 总线以其独立于处理器的独特设计和高性能、开放性等优势, 已在 PowerPC 微处理器中广泛使用, 通过 PCI 总线可以很方便地实现 CPU 与外围高速设备的互联^[2], 特别是与 FPGA 的互联, 通过寄存器直接读取或者 DMA 等方式, 能够实现大容量数据的高速处理和快速实时传输。

目前海上地震勘探随着油气勘探程度的提高, 勘探目标日益复杂, 勘探难度也就越来越大, 常规的勘探往往难以解决出

现的复杂地质问题^[3], 因此海上油气勘探逐渐向进一步提高时间和空间分辨率的方向发展, 这就造成单检、小道距、多道采集成为地震勘探采集的发展趋势; 而随着地震采集道数和采集频率的提高, 地震数据量将大大增加, 单缆单炮数据甚至可超过 1 Gbit, 并且根据地震数据的实时特性, 这就需要先进、可靠的采集方式进行大数据量地震数据的实时采集和传输。因此本文设计了一种以 MPC8270 处理器为 CPU 的 PCI 板卡, 对 MPC8270 的关键外围电路、FPGA 及 CPCI 总线电路的硬件设计进行了详细说明, 主要的目的就是实现地震数据的实时传输和处理。

1 板卡总体结构

根据地震数据的采集传输特性要求, 板卡需要实现大容量地震数据的实时处理和传输, 并且兼顾系统的开发难度和成本因素, 因此板卡以 MPC8270 处理器为核心处理器, 采用 FPGA 对地震数据进行高速处理; MPC8270 与 FPGA 之间通过 CPCI 总线进行通信, 可以实现寄存器直接读取、DMA 等多种传输方式, 可以对大容量的地震数据进行高速传输。另外根据系统实时性的要求, 处理器要求支持实时操作系统 VxWorks, 而 MPC8270 正好满足要求。因此地震数据处理板卡结构以 MPC8270、FPGA 和 PCI 硬件为基础, 图 1 为板卡的总体结构框图。

收稿日期: 2017-01-12; 修回日期: 2017-02-21。

基金项目: 国家高技术研究发展计划(863 计划)(2012AA09A211)。

作者简介: 邱永成(1980-), 男, 天津人, 硕士研究生, 电子工程师, 主要从事地震勘探装备的研究。

谢荣清(1979-), 男, 天津人, 硕士研究生, 系统工程师, 主要从事地震勘探装备的研究。

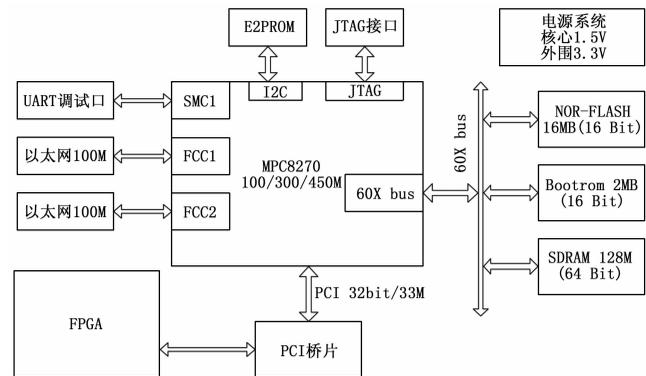


图 1 板卡总体结构框图

如图 1 所示, 整个处理器系统主要包括 FPGA、PCI 硬件电路、MPC8270 处理器及周边电路。处理器周边电路主要包含以太网口、UART 串口、I2C 总线接口、JTAG 接口、60X 总线接口、PCI 总线接口、电源转换电路、时钟电路、复位电路等等, 其相关电路功能如下所示。

MPC8270 处理器: 完成高同步性的命令实时处理以及地震数据的高速传输和网络发送;

两个 100 M 以太网接口: 一个用来完成地震数据的上传; 一个用来完成控制命令的下传;

一个 UART 串口: 实现板卡调试及相关信息的输出;

一个 I²C 总线接口, 用来连接 E2PROM。保存配置信息;

一个 JTAG 接口, 用来调试;

60X 总线外挂 2 M 字节的 BootROM、16 M 字节的 Flash 和 128 M 字节的 SDRAM; 用来完成 BootROM 保存、应用程序存储和数据存储及转发功能;

提供一个 PCI 接口: 用来从 FPGA 获取地震数据, 并通过以太网接口发送给上位机;

电源转换电路, 用来给板上不同器件及功能单元供电;

2 硬件设计

2.1 MPC8270 及周边电路

2.1.1 MPC8270 上电配置

处理器的主要功能就是执行相关指令, 进行逻辑运算, 数据运算处理等。MPC8270 包含 32bit Local Bus 和 64 位 60X Bus 的双地址总线, 总线时钟最大支持 100 MHz, 支持主从模式的 32 bit/33/66 MHz 的 PCI 总线, MPC8270 上电后可以通过以下一些管腿进行配置实现板卡的相关功能:

1) PCI_MODE: PCI 桥的使能, 在此接低, 可以使 MPC8270 工作在 PCI 模式下。

2) PCI_CFG [0-3]: PCI 桥的一些模式配置。

PCI_CFG0: 定义 PCI 桥为主或从模式, 在此接低, 使 MPC8270 桥为主模式;

PCI_CFG1: 片内仲裁使能, 在此接低, 允许片内仲裁器;

PCI_CFG2: DLL 使能, 在此接高, 使能 DLL;

PCI_CFG3: 预留, 接高;

3) PCI_MODCK: 在 PCI 模式下, 定义额外的时钟电路工作模式, 在此接高, 使 PCI 能工作在 33 MHz 模式下, 接低则实现 66 MHz 工作模式。

4) MODCK [1-3]: 与 MODCK_H 一起定义时钟方式, 在此接为“100”。

5) PCI_MODCK_H [4-7]: 在 PCI 模式下, 代替硬件配置字中的 MODCK_H, 在此接为“1010”, 与 MODCK [1-3] 一起定义 CPU 时钟模式为 100 M 总线时钟/200 M CPM 时钟/400 M 核时钟。

6) RSTCONF: 硬件配置字选择, 在本板使用跳线进行选择, 当不插跳线时为正常工作状态, 即 MPC8270 从 FLASH 中加载硬件配置字, 当插上跳线时 MPC8270 上电后不从 FLASH 中加载硬件配置字。

2.1.2 CPU 片选及中断分配

MPC8270 的存储空间控制器共有 12 个可设地址空间, 每个空间有一个单独的片选信号输出, 本板的使用情况如表 1。

表 1 片选信号分配表

片选信号	使用情况	说明
CS0	Bootrom	16 位宽
CS1	SDRAM	64 位宽
CS2	FALSH	16 位宽
CS3	FPGA	可配置为 8/16/32 位宽
CS4	FPGA	可配置为 8/16/32 位宽
CS5	FPGA	可配置为 8/16/32 位宽
CS6	FPGA	可配置为 8/16/32 位宽

MPC8270 可支持 24 个外部中断源: 16 个 PORT C 引脚和 8 个 IRQ 引脚, 本板的使用情况见表 2。

表 2 中断分配表

中断号	使用情况
IRQ1	第一路以太网 PHY
IRQ2	第二路以太网 PHY
IRQ3	PCI9054
IRQ4,5,6,7	FPGA

2.1.3 LOCAL BUS 总线驱动及 SDRAM 实现

由于 LOCAL BUS 总线上带有多个存储外设, 因此需要进行总线驱动以提高系统的可靠性。选择 2 片 SN74LCX16245MTDX 来实现数据线驱动, 2 片 SN74LCX16373MEAX 来实现地址线驱动。

MPC8270 通过 60X 总线外挂 SDRAM 芯片实现内存单元。SDRAM 的总线频率为 100 MHz, SDRAM 的总线宽度为 64-bit。

在本设计中, 我们选择 MICRON 公司的 MT48LC16M-16A2TG-75IT, 每片为 32 MB 空间, 在此使用 4 片来实现 128 MB 的内存空间, SDRAM 连接到 MPC8270 的 60X 总线上。

2.1.4 Bootrom 和 flash 实现

根据应用程序大小的相关估算, 板上系统提供 2 M 字节的 16 bit 位宽的 BootROM 和 16 M 字节的 16 bit 位宽的 FLASH。分别用来保存 BootROM 代码和 VxWorks 操作系统和应用程序代码及相关配置信息。

本板的 BootROM 选择 AMD 公司的 AM29LV160DB, 2 MB, 16 位宽。FLASH 使用 SPANSION 公司的 S29GL128M10TAIR2 来实现, 16 MB 的存储空间, 16 位数据宽度, 作为 VxWorks 的存储空间及其它存储空间。

2.1.5 以太网实现

板卡通过使用 MPC8270 片上集成的两个快速通信控制器

(FCC), 实现设计需求的两个以太网接口。一个用来上传地震数据, 一个用来下传送控制命令。其中 PHY 芯片使用 LXT972ALE, 线路变压器使用 H1102, 连接器使用 RJ-45。

MPC8270 内部有 I²C 控制器, 对外有标准 I²C 总线接口, 本板采用同为 I²C 接口的 E2PROM AT24C16A, 可直接连接 MPC8270 的 I2C 接口。

AT24C16A 不使用设备地址, 在总线读写中出现在低 3 位设备地址时序的 3 个比特是页地址, 该 3 比特与随后的 8 比特地址构成 11 位的存储地址, 可完全寻址 AT24C16A 的 2K 字节存储空间。

2.1.6 UART 及复位逻辑实现

MPC8270 内部带有两个 SMC, 本系统使用其中一个 SMC1 进行 UART 调试接口的连接。外围采用 SP3220EEA 实现电平转换, 对外提供 DB9/F 接口座。

根据 MPC8270 上电复位时序要求, 采用两片 ADM811T 来实现其复位逻辑。外设复位逻辑使用 SN74LVC125ADR。原理见图 2。

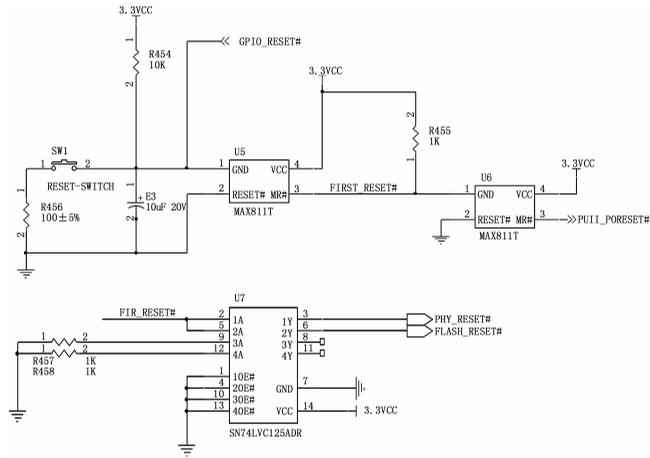


图 2 复位逻辑原理图

如图 2 所示, 复位信号共分两级, 第一级复位连接 FLASH 等其它外设, 第二级复位连接 MPC8270, 使 MPC8270 退出复位状态时 FLASH 已经准备好, 以保证 MPC8270 的读写时序正确。

2.1.7 电源及时钟电路

本板共需要使用 6 种电源: 5 V、3.3 V、1.5 V、1.8 V、1.2 V、0.9 V 分别给板上不同器件和功能单元完成供电。5 V 和 3.3 V 电源通过 CPCI 接口的 J1、J2 连接器从机箱背板获取电源, 其他电源通过二次电源转换获得工作所需要的电流。其中 FPGA 使用 3.3 V、1.8 V、1.2 V, 无上电顺序要求; MPC8270 使用 3.3 V、1.5 V, 推荐 1.5 V 先上电, 但在本设计中 3.3 V 由背板获得, 1.5 V 由本板生成, 无法满足要求, 因此对 MPC8270 外围电路进行一些必要保护, 包括如下。

上电时使 FLASH 处于复位, 避免对 FLASH 的误操作; SDRAM 的 CKE 接上电复位, 避免 SDRAM 进入错误状态板上 1.2 V、1.8 V、1.5 V、0.9 V 需要使用二次电源进行变换得到, 1.5 V 需要的电流低, 选用一个 3 A 的 LDO 即可, 本板使用 LINEAR 公司的输出可调的 LDO T1764EQ; 1.8 V 电源是给 FPGA 的接口使用, 需要的电流较大, 在此使用 LINEAR 公司 step down controller LT1778EGN; 1.2 V 电源

是 FPGA 的核心电压, 考虑到 FPGA 对该电源功率的需求与 FPGA 的逻辑设计有很大关系, 在此也使用 LT1778EGN 来实现较大功率的输出, 可满足将来 FPGA 逻辑设计进一步复杂时所需的更大功耗。0.9 V 是专门用于总线终端匹配使用的电源, 采用 1 片 PTH05060YAH 为本板产生所需的 V_{tt}, 该器件可提供 10 A 的电流驱动能力。

本设计中 MPC8270 的 PCI 总线工作在主模式下, MPC8270 的时钟都由 60X 总线输入的时钟产生, 60X 时钟在 MPC8270 芯片内部经锁相环倍频后送核、CPM 使用, 再经过分频后供 PCI 接口使用。60X 总线时钟由外部 100 MHz 晶振产生, 100 MHz 晶振产生时钟后通过 CY2309 芯片进行扇出给 MPC8270 和 FPGA 使用。

2.2 FPGA

FPGA 主要完成地震数据的临时存储及高速数据的转换和处理功能, 根据大容量, 可靠性高的要求, 我们选择 Altera 公司的 Stratix II EP2S60F1020C5 作为板上数据处理核心。通过此 FPGA 连接接口单元接收地震数据, 并通过高速 PCI 接口和局部总线接口实现与 MPC8270 之间的数据高速传输。

Stratix II 可以使用 5 种方法进行配置: FPP—快速被动并行、AS—主动串行、PS—被动串行、PPA—被动异步并行、JTAG 方式。

在本板使用 AS 模式, 好处是只需要外加一片串行 E2PROM, 外围电路和控制方法都简单, 而且串行 E2PROM 的内容可在线编程, 上电后, Stratix II 会自动进行逻辑加载。串行 E2PROM 选用 ALTERA 的 EPCS16SII6N, 该芯片容量为 16 Mbit, 可存储 EP2S60 的压缩文件。

FPGA 与 MPC8270 LOCAL 之间使用 32 位宽总线, 信号具体定义如表 3。

表 3 FPGA 与 MPC8270 之间的信号

信号名	方向	说明
D0~D31	I/O	数据
A14~A31	I	地址
CS3~CS6	I	片选
OE	I	读选通
WE	I	写选通
INT4~INT7	O	中断
RST	I	复位
CLK	I	时钟

在实际设计中, 将 MPC8270 LOCAL 的接口分散接入 FPGA 的 bank1、bank2、bank5、bank6, 以利于 FPGA 的 PCB 出线。

2.3 CPCI 总线接口

本设计使用 PLX 公司的 PCI9054 以实现 MPC8270 通过 PCI 总线访问 FPGA 的功能。PCI9054 是目前应用广泛, 性价比较为突出的 PCI 接口芯片之一, 这里选择它作为 8270 的 PCI 端与 FPGA 局部总线的连接, 实现灵活的数据传输方式。PCI9054 的接口最高为 32 位, 33 MHz, 支持 PCI 双地址周期, 地址空间高达 4 GB; 提供了两个独立的可编程 DMA 控制器, 每个通道均支持块和 Scatter/Gather 的 DM 方式, DMA 通道 0 支持请求 DMA 方式; PCI 和 Local Bus 数据传送速率高达 132 MB/S; 本地总线速率高达 50 MHz; 支持复用/

非复用的 32 bit 地址/数据;

PCI9054 有三组对外接口: PCI 总线、LOCAL 总线、E-2PROM 接口。PCI9054 的配置可以自动加载 E2PROM 也可以通过 LOCAL 总线进行配置, 上电后 PCI9054 自动读取 E-2PROM 接口, 若没有 E2PROM 或读到 E2PROM 为空, 则 PCI9054 使用默认配置值, 随后可通过 LOCAL 总线进行配置。本板使用一片 NM93CS56L 来存储配置信息。

PCI9054 的 LOCAL 总线可以工作在 3 种模式下: M 模式、C 模式、J 模式, 其中 M 模式主要应用于 MPC850/860; J 模式的地址线与数据线是复用的, 完全由 PCI 总线来控制; C 模式的地址线 and 数据线分开使用, 适合应用于有本地端主设备的情形^[4]。在本板的设计中使用了 J 模式, 通过设置 PCI9054 的 MODE0 (156 引脚) 和 MODE1 (157 引脚) 的值来实现其工作模式的配置, 将 PCI9054 的 156 脚接高电平 157 脚接地后, 使其工作于 J 模式完成与 FPGA 之间的信号连接。PCI9054 的 PCI 接口工作在从模式, 其时钟由 MPC8270 提供一个 33 M 时钟; PCI9054 的 LOCAL 接口时钟由 FPGA 提供, FPGA 将外部输入的 100 M 时钟频率为 50 M 后送给 PCI9054。

3 VxWorks 配置

由于要处理实时信息, 保证命令和地震数据的实时性要求, 板卡使用实时性好的 VxWorks 操作系统^[5], VxWorks 是美国风河公司开发的一套高可靠性、可裁剪的嵌入式实时操作系统广泛应用于工业控制、通信、航天航空等领域中。VxWorks 操作系统在启动后会自动的对 PCI 总线进行扫描, 根据 PCI 设备在总线上的位置自动给设备分配总线号、设备号、功能号以及地址空间的分配。例如: 利用 PCI9054 的 VendorID 和 DeviceID 来确定该设备在总线上的位置及 VxWorks 操作系统对该设备内存空间和 I/O 空间的分配。

pciFindDevice (vendorid, deviceid, unit, &.pcibus, &.pciDevice, &.pciFunc) 其中, VendorID 和 DeviceID 通过硬件手册可以获取, 通过这个函数就可以知道该 PCI 设备在 PCI 总线上的位置, 假设为: busNo 0x0, DeviceNo 0x19, FunNo 0x0, 利用这几个参数在 target shell 下输入:

```
—> pciHeaderShow 0, 0x19, 0
```

就会显示出 VxWorks 操作系统对该 PCI 设备的空间分配和一些配置信息。

另外一种方法是: 在系统启动后, 不运行任何程序, 直接在 target shell 下输入命令:

```
—> pciDeviceShow i (i = 0, 1, 2, ... 其中 i 表示 PCI 总线)
```

通过这个命令同样也可以获得 PCI9054 的总线号、设备号、功能号, 然后同样用 pciHeaderShow 命令来获取 bar0、bar2 的配置信息。(注: 系统中只用到这两个 bar 空间)

在 Shell 下通过命令 pciHeaderShow 0x0, 0x19, 0x0 可获得某块 FCI 板的配置空间信息。假设为:

```
Bar0: 0xb0000000
```

```
Bar2: 0xb0100000
```

因为, 在对 PCI9054 的操作中要对 Bar0 和 Bar2 空间的寄存器进行读写操作, 所以要把这两个地址空间在 VxWorks 操作系统中的地址空间里预先分配出来。这样, 才可以对这两个空间内的寄存器进行读写操作。具体的添加方法是:

打开 BSP 目录中 sysLib. c 文件, 在 PHYS_MEM_DESC sysPhysMemDesc [] = {...} 的最后面添加:

```
{ /* Bar0 空间 */
(void *) 0xb0000000,
(void *) 0xb0000000,
0x00010000,
VM_STATE_MASK_FOR_ALL,
VM_STATE_FOR_PCI
},
{ /* Bar2 空间 */
(void *) 0xb0100000,
(void *) 0xb0100000,
0x01000000,
VM_STATE_MASK_FOR_ALL,
VM_STATE_FOR_MEM_APPLICATION
},
```

添加上述内容后重新编译 bootrom 和 VxWorks 操作系统, 启动后在 shell 下输入命令

```
—> d 0xb0000000
```

显示 Bar0 空间的地址的内容, 如果正常显示, 则表明添加正确, 否则, 表示错误。

4 海上试验应用

本文所设计的基于 MPC8270 的处理器板卡应用于地震采集仪器中, 在经过了长期的实验室内部测试和调试等过程后, 在物探船上进行了多次实际的海上试验和地震勘探采集作业。其中 2014 年在渤海海域进行了三维采集作业, 图 3 为作业过程中上位机记录显示的拖缆地震数据阵子图。

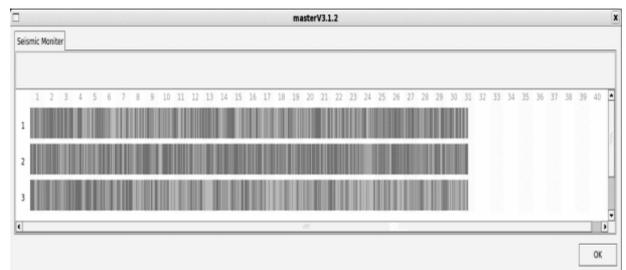


图 3 地震勘探采集作业阵子数据图

作业采样率 1 ms, 阵子抽取率 8 帧/秒, 作业过程中最长测线连续工作大于 500 炮, 总作业炮数大于 10 000 炮, 上位机接收到的地震数据未出现错误, 这充分验证和证明了本设计的处理器板卡的稳定性和可靠性。

5 结论

本文用 MPC8270 和 FPGA 实现了地震数据的高速传输和处理, 设计了一种基于 MPC8270 的处理器板卡, 详细介绍了 MPC8270 及外围电路、FPGA 以及 CPCI 接口的电路设计及实现方案, 并给出了嵌入式操作系统 VxWorks 配置的详细实现方式。该处理器板卡采用了通用的 CPCI 总线接口, 利用 PCI9054 的对 PCI 总线的管理, 能方便实现对系统中其它扩展板卡的控制、管理及信息交换; 另外整个电路设计方案还可以方便的移植到其它相关数据传输系统中去, 因此对数据处理、总线控制和信息交换等领域相关系统的开发具有一定的参考价值。

(下转第 239 页)

11 中出现了。总之，图像 4 给出了最好的结果。对于图像 14 RGB 图像个分量阈值是 252, 211, 164。对于图像 15 阈值向量是 (138, 128), (164, 196) 和 (180, 182)。



图 13 原始图像



图 14 一维模糊熵结果



图 15 二维非模糊熵法

对于图像 16 阈值向量是 (215, 215), (196, 196), (171, 171)。在图像 16 眼睛鼻子和嘴都提取的很好，衣服和头发的颜色也不同。在图像 14 衣服的颜色头发和脸的细节都一样。在图像 15 衣服被错误的分类到背景里。

基于 VC++6.0，在联想 G450 进行实验，计算时间在表 1。



图 16 二维模糊熵法

表 1 运算时间

图像	分辨率	一维模糊	二维非模糊	二维模糊
铁塔	512 * 768	3s	4s	13s
田野	256 * 256	8s	3s	14s
女孩	256 * 256	7s	3s	14s

3 结论

提出了一种基于模糊关系和最大模糊熵原理阈值化方法，对二维直方图进行模糊分割。提出的方法根据最大熵原则自动确定模糊区域和门限，进而获得二维模糊熵和遗传算法最优解，最后获得图像细节。通过对不同灰度水平和颜色类型图像进行实验比较，实验结果表明提出的方法优于二维非模糊方法和一维模糊熵分割法，该方法在图像分割方面具有较大的应用前景^[1-5]。

参考文献：

[1] Hu W M, Tan T N, Wang W, Steve Maybank, A Survey on Visual Surveillance of Object Motion and Behaviors [J]. IEEE Transactions on systems, man, and cybernetics, 2004, 34 (3) : 344 - 352.

[2] He L, Wang H, Zhang H, Object detection by parts using appearance, structural and shape features. Mechatronics and Automation (ICMA) [A]. 2011 International Conference on [C]. 2011, 489 - 494

[3] Anvaripour, M. Ebrahimnezhad, H., Object detection with novel shape representation using bounding edge fragments [A]. Telecommunications (IST), 2010 5th International Symposium on [C]. 2010, (s): 846 - 851

[4] Hung C C, Kulkarni S, Kuo B C (2010). A New Weighted Fuzzy C - Means Clustering Algorithm for Remotely Sensed Image Classification [J]. IEEE Journal of Selected Topics in Signal Processing, 2010.

[5] 杨廷梧, 张正中. 航空飞行试验光电测量理论与方法 [M]. 北京: 国防工业出版社, 2014.

(上接第 235 页)

参考文献：

[1] 胡淑军. 基于 MPC8270 的嵌入式系统研究和低功耗设计 [D]. 北京: 北京邮电大学, 2008.

[2] 陶芬, 胡本志, 陈浩, 等. 基于 PCI 总线的 MPC8245 处理器板卡设计与实现 [J]. 数字技术与应用, 2012, 12 (8): 113 - 116.

[3] 唐进, 杨凯. 浅谈中国海上地震勘探新技术应用 [J]. 气象水文海洋仪器, 2013, 30 (2): 107 - 112.

[4] 王旭. PCI9054 局部总线 3 种工作模式的具体应用 [J]. 电子与封装, 2005, 5 (12): 27 - 31.

[5] 李勇华. 嵌入式操作系统 VxWorks 的实时性能测试分析 [J]. 电子技术与软件工程, 2014, 11: 192 - 192.