

基于 FPGA 的高速数据传输系统设计与实现

李正军, 周志权, 赵占锋

(哈尔滨工业大学(威海)信息与电气工程学院, 山东 威海 264209)

摘要: 为了满足国家重点专项“量子科学实验卫星”中“量子存储板”高速串行数据传输的测试要求, 提出了一种以 Nios II 嵌入式处理器为控制核心, TLK2711、RS422、USB2.0 和千兆以太网为传输接口的高速数据传输解决方案; 系统采用 TLK2711 完成高速数据的串并转换, 采用 RS422 完成命令和控制信号的传输, 实现与“量子存储板”的高速数据传输; 利用 Xilinx 公司 Zynq-7000 芯片独有的 ARM+FPGA 架构实现千兆以太网完成数据的高速传输, 利用 EXAR 公司 XR21V1414 USB 转串口芯片实现命令、遥测等数据的传输; 采用 Labview 编写上位机控制整个系统的运行, 实现命令发送、指令解析、运行状态显示、数据帧产生、高速数据传输、解析和存储等功能; 实测结果表明, 此系统数据传输速率高达 600 Mbps, 满足高速串行数据传输的要求, 且具有稳定性高、可靠性好等优点。

关键词: Nios II; TLK2711; Zynq-7000; ARM+FPGA; 千兆以太网

Design and Implementation of High-speed Data Transmission Based on FPGA

Li Zhengjun, Zhou Zhiquan, Zhao Zhanfeng

(School of Information and Electrical Engineering, Harbin Institute of Technology, Weihai 264209, China)

Abstract: To satisfy the test requirements of Quantum Memory Board high-speed serial data transmission in national key project Quantum Science Experiment Satellite, this paper proposes a new solution to high-speed serial data transmission. Taking the high-speed requirement into consideration, the system takes a Nios II embedded processor as the control core. In addition, TLK2711, RS422, USB2.0 and Gigabit Ethernet are worked as the transmission interfaces. To be specific, TLK2711 and RS422 are separately used to complete the high-speed data conversion from serial to parallel and transmission between the system and Quantum Memory Board. Gigabit Ethernet which is constructed by the unique ARM+FPGA architecture contained in the Zynq-7000 chip of Xilinx, is taken to complete high-speed data transmission work. XR21V1414 chip of EXAR, which can convert USB to UART, is designed to realize the transmission of commands and telemetry data. An control system which integrates the following functions commands transmission, instruction analysis, test progress display, data frame producing, high-speed data transmission, analysis and storage is developed in Labview. The measured results show that the system has the advantages of high stability and reliability, besides the data transmission rate is up to 600 Mbps.

Keywords: Nios II; TLK2711; Zynq-7000; ARM+FPGA; gigabit Ethernet

0 引言

随着数字信号处理技术的蓬勃发展, 在雷达信号处理、遥感数据处理、无人机实时监测、卫星通信、量子通信、航测等众多领域, 复杂、庞大的数据传输和处理面临着严峻的挑战^[1]。日益剧增的原始数据、庞大的实时运算量和高度复杂的算法都对处理、传输速度提出了更高的要求, 高速、稳定、安全、高效的数据传输方案成为整个系统不可分割的组成部分和技术难点。

TLK2711 是一种基于串行/解串技术的高速收发器件, 单路传输速度高达 2.5 Gbit/s^[2]。TLK2711 采用 VML 差分信号, 具有较好的抗干扰能力^[3]; 采用自同步通信方式, 利用时钟和数据恢复技术实现串行代替并行传输, 有效解决了传输中信号和时钟的偏移问题。此外, 串行技术充分利用传输媒介的信道容量, 减少所需要的连接器的引脚数目, 设备及电缆布线更为简单, 系统的抗干扰能力更强。

千兆以太网是在以太网基础上发展起来的, 完全兼容大量

使用的以太网, 除了具有高效、高速、高性能等优点外, 还能实现电气完全隔离, 在数据传输中有显著的优势。

Nios II 是 Altera 公司推出的 32 位基于 RISC 指令集的处理器软核。用户可以根据自身的需求定制具有特定功能的嵌入式处理器^[4]。随着技术的发展, Nios II 功能日益完善, 处理能力逐渐增强, 在 FPGA 中内置软核的数据处理方式已经应用于各种领域, 并逐渐成为一种研究趋势^[5]。

本文根据国家重点专项“量子科学实验卫星”中“量子存储板”的测试要求, 以及 TLK2711、Nios II 和千兆以太网的众多优点, 设计和实现了一种新型高速数据传输系统。该系统以定制的 Nios II 嵌入式处理器为控制核心, 通过 TLK2711 和 RS422 与“量子存储板”完成数据交互, 将接收的数据通过千兆以太网、串口传输给上位机, 上位机完成数据实时解析、存储, 显示“量子存储板”的运行状态; 用户将数据包、指令通过千兆以太网、串口下发给系统, 实现对“量子存储板”的控制。

1 系统硬件设计

本系统以 Altera 公司的 Cyclone V 系列的 EP5CGXFC3B7F23C8N 芯片作为控制核心, 内嵌 Nios II 嵌入式处理器控制整个系统的运行。通过 TLK2711 和 RS422 与“量子存储板”对接, TLK2711 用于高速数据传输, RS422 用于传输控制信号和命令。FPGA 将 TLK2711 传来的数据通过千兆以太网传输给上位机; 上位机将数据包通过千兆以太网发送给 FPGA, FPGA 将接收的数据通过 TLK2711 和控制信号

收稿日期: 2016-03-04; 修回日期: 2016-04-25。

作者简介: 李正军(1991-), 男, 陕西安康人, 硕士研究生, 主要从事数字信号处理方向的研究。

周志权(1973-), 男, 辽宁铁岭人, 教授, 博士研究生导师, 主要从事数字信号处理、数字图像处理方向的研究。

发送给“量子存储板”实现高速数据的传输。上位机将命令通过串口发送给 FPGA, FPGA 完成命令解析和下发, 接收“量子存储板”回传的遥测数据, 将其发送给上位机。FPGA 控制 AD 完成对供电接口电压、电流的实时采样, 上传结果, 实现对电源的实时监测。系统硬件结构图如图 1 所示。

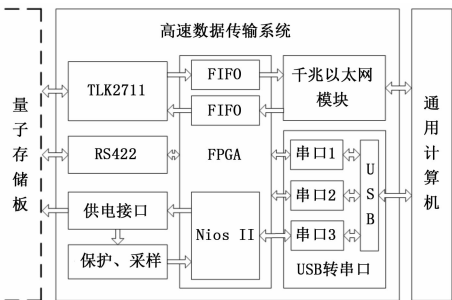


图 1 系统硬件结构

1.1 千兆以太网模块设计

千兆以太网模块采用 Xilinx 最新的 Zynq-7000 芯片实现, 它将双 ARM Cortex-A9 MPCore 处理器系统和可编程逻辑紧密集成在一起, 实现了 ARM 和 FPGA 的无缝连接, 设计者可以灵活选择, 并且其性能完全不亚于传统的 ARM+FPGA 组合。本设计中将 TCP/IP 协议栈移植到 ARM 中实现千兆以太网功能, 其 FPGA 部分用于时序控制和数据缓存。

为了降低维护难度, 系统采用模块化设计, 该模块只完成高速数据的传输。外部传来的上行数据在 FPGA 侧先用 FIFO 缓存, 当 FIFO 中的数据满一帧后, 将数据读出、打包通过以太网发送给上位机, 上位机按照固定的协议完成数据的解析、显示、存储; 用户将需要下发的数据包通过以太网下发, 该模块完成解包并将数据写入下行数据缓存 FIFO 中, 外部数据接口监测 FIFO 中是否有数据, 一旦有数据就将其读出, 控制 TLK2711 和控制信号将数据按照固定的帧格式发送给“量子存储板”。数据传输方案如图 2 所示。

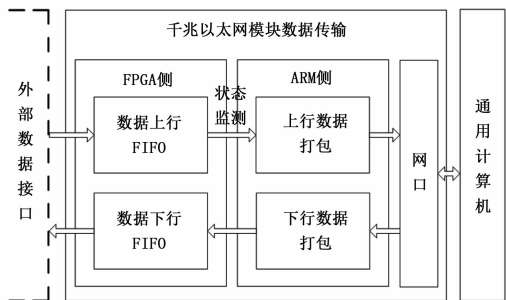


图 2 千兆以太网数据传输方案

1.2 定制 Nios II 嵌入式处理器

Nios II 嵌入式处理器用于控制整个系统的运行, 代替传统的 DSP+FPGA 架构中的 DSP, 这样不仅节约了成本而且减小了系统的体积。该处理器的结构如图 3 所示。系统中 Nios II 嵌入式处理器主要用于接收上位机通过 USB 转串口发送的指令, 完成指令解析将结果用 Status 输出, FPGA 根据 Status 的值是能系统; 当产生 AD 读取上升沿中断时, Nios II 读取 AD 采样结果, 按照固定的帧格式将数据打包通过串口发送给上位机, 上位机按照协议完成解析、显示。

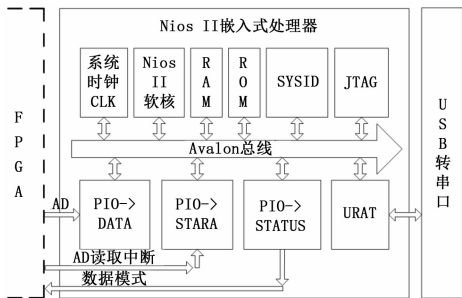


图 3 Nios II 嵌入式处理器结构

2 系统软件设计

2.1 FPGA 程序概要设计

系统的 FPGA 程序采用 Verilog HDL 语言编写, 在 TLK2711 和控制信号的配合下完成与“量子存储板”的高速数据传输。通信的数据帧格式如图 4 所示。



图 4 高速数据传输帧格式

数据传输流程可分为 TLK2711->千兆以太网和千兆以太网->TLK2711。

TLK2711->千兆以太网: “量子存储板”将数据通过 TLK2711 发送给 FPGA, 当检测到帧头时开始将数据写入 FIFO, 当检测到帧尾时停止写 FIFO 完成一帧数据的传输, 程序流程图如图 5 所示。当 FIFO 中的数据满一包时, 启动千兆以太网发送, 将这一包数据打包传给上位机。当 FIFO 的剩余空间不足一帧是, 关闭传输使能信号, 传完当前帧后停止传输; 当 FIFO 的剩余空间大于一帧时, 使能传输使能信号, 继续数据传输。

千兆以太网->TLK2711: 用户控制上位机将数据包发送给千兆以太网模块, 完成解包之后, 将数据写入 TLK2711 的发送缓存 FIFO 中并启动发送。发送模块从 FIFO 中读取数据, 当检测到帧头时, 开始数据传输, 检测到帧尾时停止数据传输, 完成数据的下发, 程序流程图如图 6 所示。

2.2 Nios II 程序设计

在 Quartus II 中利用 Qsys 完成 Nios II 嵌入式处理器搭建后, 还需要在 Nios II IDE 中完成 C 语言程序设计。系统中 Nios II 软核用于解析串口发来的命令、上传 AD 采样结果。

操作命令如表 1 所示, 数据帧格式如图 7 所示。

表 1 操作命令

命令内容	命令含义
A5 01 00 A6	通道使能
A5 02 00 A7	通道禁止
A5 03 00 A8	量子通信使能
A5 04 00 A9	量子通信禁止
A5 05 00 AA	“量子存储板”上电
A5 06 00 AB	“量子存储板”掉电
A5 07 04 数据 校验和	返回 AD 采样结果

本设计中串口的波特率设置为 115200bps, 数据帧格式如

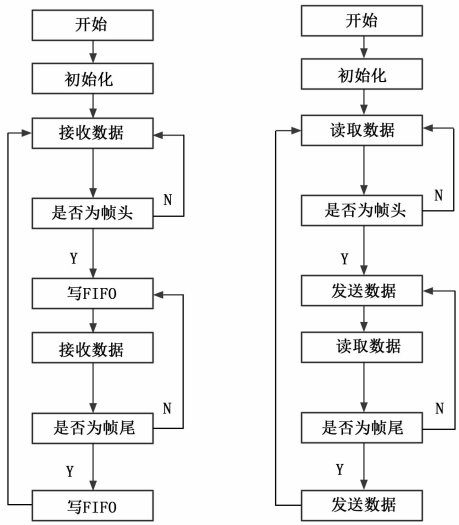


图 5 数据接收

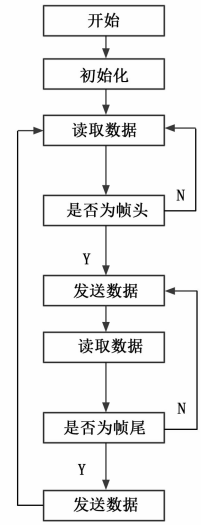


图 6 数据发送



图 7 操作命令数据帧格式

图 8 所示。

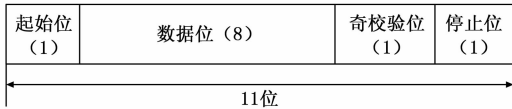


图 8 串口数据帧格式

系统上电后，完成串口配置等初始化，当产生串口接收中断事件时，读取数据、进行命令帧判断、解析，执行相应的操作。当产生 AD 读取中断时，Nios II 读取采样结果，按照数据帧格式打包，用串口查询模式发送给上位机，程序流程图如图 9 所示。

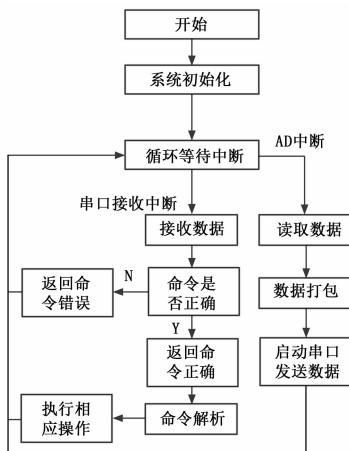


图 9 Nios II 程序流程图

命令帧判断在这个程序中扮演着重要角色，只有它运行稳定、准确无误，系统才能正常运行。命令帧判断程序流程图如图 10 所示。首先检测帧头是否正确，其次检查命令号是否正

确，再次检查数据长度是否正确，最后检查校验和是否正确。如果帧头、命令号、数据长度和校验和都正确，则这条命令正确，执行其相应操作，返回“命令正确”。如果帧头、命令号、数据长度不正确，则计数器清零，该条命令丢弃。如果帧头、命令号、数据长度正确，校验和不正确返回“命令错误”。

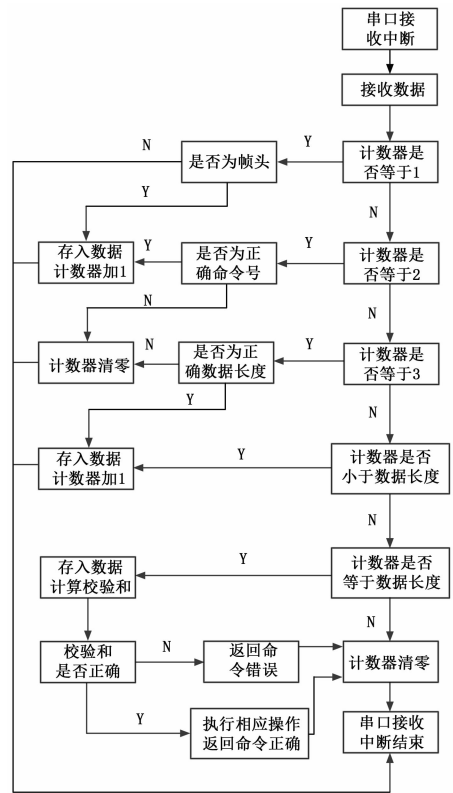


图 10 命令帧判断

2.3 上位机软件设计

系统上位机软件采用 Labview 设计，软件由串口部分和千兆以太网部分组成，其结构图如图 11 所示。

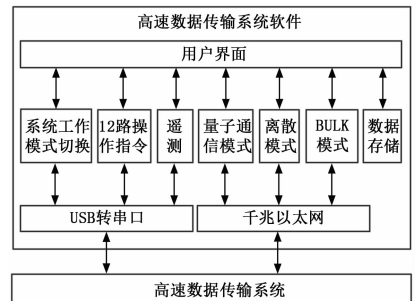


图 11 上位机结构图

串口部分：配置好串口控件后，将指令下发，如收到“命令正确”回传，则显示命令发送正确，反之显示命令未正确发送。遥测和 AD 采样都有数据回传，按照固定协议对数据完成解析、显示。

千兆以太网部分：千兆以太网用于接收高速数据，将网络配置好，等待上传数据，当接收到数据包后，根据协议完成数据解析、存储；按照协议产生下发数据包，用户可以根据自身的需求将数据包下发。

(下转第 194 页)

4 结论

应用 MEMS 惯导器件测量人体手臂运动姿态时, 针对陀螺仪受线加速度干扰导致姿态发散的问题, 本文介绍了一种基于 Kalman 滤波算法的姿态误差补偿方法。该方法将姿态漂移误差视为时变信号, 据此建立陀螺仪姿态漂移误差的状态方程和观测方程, 在此基础上, 应用卡尔曼滤波算法, 实现对姿态角漂移误差的估计, 最终达到对陀螺仪动态漂移误差的补偿。实验与仿真结果表明, 本文算法能够有效的抑制由线加速度干扰导致的陀螺仪测量的姿态发散, 适用于陀螺仪对人体手臂运动姿态的测量。

参考文献:

[1] Roetenberg D, Luinge H J, Baten C, et al. Compensation of magnetic disturbances improves inertial and magnetic sensing of human body segment orientation [J]. *Neural Systems and Rehabilitation Engineering*, IEEE Transactions on, 2005, 13 (3): 395 - 405.

[2] Veltink P H, Slycke P, Hemssems J, et al. Three dimensional inertial sensing of foot movements for automatic tuning of a two-channel implantable drop-foot stimulator [J]. *Medical engineering & physics*, 2003, 25 (1): 21 - 28.

[3] 李金凤, 王庆辉, 刘晓梅, 等. 基于 MEMS 惯性器件的行人室内定位系统 [J]. *计算机测量与控制*, 2014, 22 (11): 3761 - 3763.

[4] Miller R B. A new strapdown attitude algorithm [J]. *Journal of Guidance, Control, and Dynamics*, 1983, 6 (4): 287 - 291.

[5] 王 帅, 魏 国. 卡尔曼滤波在四旋翼飞行器姿态测量中的应用 [J]. *兵工自动化*, 2011, 30 (1): 73 - 80.

[6] 秦永元, 张洪钺, 汪淑华. 卡尔曼滤波与组合导航原理 [M]. 西安: 西北工业大学出版社, 1998.

[7] Sabatini A M. Variable-State-Dimension Kalman-based Filter

for orientation determination using inertial and magnetic sensors [J]. *Sensors*, 2012, 12 (7): 8491 - 506.

[8] 李媛媛, 张立峰. 多传感器自适应加权融合算法及其应用研究 [J]. *自动化与仪器仪表*, 2008 (2): 10 - 13.

[9] Rehbinder H, Hu X. Drift-free attitude estimation for accelerated rigid bodies ☆ [A]. *Robotics and Automation, 2001. Proceedings 2001 ICRA. IEEE International Conference on [C]. IEEE*, 2001 (4): 4244 - 4249.

[10] 冯智勇, 曾 瀚, 张 力, 等. 基于陀螺仪及加速度计信号融合的姿态角度测量 [J]. *西南师范大学学报: 自然科学版*, 2011, 36 (4): 137 - 141.

[11] Yun X, Bachmann E R. Design, implementation, and experimental results of a quaternion-based Kalman filter for human body motion tracking [J]. *Robotics, IEEE Transactions on*, 2006, 22 (6): 1216 - 1227.

[12] 吴 杰, 闫建国. 基于修正的卡尔曼滤波的姿态估计算法研究 [J]. *计算机仿真*, 2012, 29 (2): 54 - 57.

[13] Bird J, Arden D. Indoor navigation with foot-mounted strapdown inertial navigation and magnetic sensors [Emerging Opportunities for Localization and Tracking] [J]. *IEEE Wireless Communications*, 2011, 18: 28 - 35.

[14] 戎海龙, 戴先中, 刘信羽. 厨师手握锅具运动信息获取方法 [J]. *仪器仪表学报*, 2009 (11): 2291 - 2297.

[15] Liu C, Zhou Z, Fu X. Attitude determination for MAVs using a Kalman filter [J]. *Tsinghua Science & Technology*, 2008, 13 (5): 593 - 597.

[16] Lambrecht S, Jonkers I, Pons J L. Identification and decomposition of error in 3D motion capture using inertial and magnetic sensor. *Converging Clinical and Engineering Research on Neurorehabilitation Biosystems & Biorobotics [Z]*. 2013, 1: 721 - 725.



(上接第 190 页)

由于整个过程有严格的操作流程, 为了防止用户的误操作, 上位机采用互斥设计, 严格控制操作流程。

3 系统测试

完成系统软硬件设计后, 对系统功能和稳定性进行测试。

3.1 串口测试

将一条 USB 转 422 线一头接到系统的 RS422 接口一头接到 PC 上, PC 用来模拟“量子存储板”。操作上位机, 将命令下发, 观察串口调试助手收到的数据是否正确; 将“量子存储板”应该返回的数据通过串口调试助手发送, 观察上位机收到的数据是否正确, 数据解析是否正确。经测试, 系统此部分能正常稳定的运行。

3.2 高速数据传输测试

将 TLK2711 的收发通过同轴电缆短接, FPGA 中按照帧格式产生数据并通过 TLK2711 发送出去, TLK2711 将数据接收上传, 上位机完成数据解析、存储后, 观察存储数据中的帧计数是否连续, 若连续, 则系统运行正确, 反之系统运行不正确。上位机将数据包下发, 由于 TLK2711 外部短接, 系统会将下发的数据原封不动的上传, 上位机比较两个数据包是否相同。经测试, 系统高速数据传输正常、稳定, 且传输速度高达 600 Mbps, 现已交付使用。

4 结束

基于 FPGA 的高速数据传输系统运行稳定, 成功模拟了“量子通信与流程控制板”和“量子实现主控板”, 完成对“量子存储板”的控制和高速数据传输、解析和存储。系统设计中采用 Nios II 代替传统 FPGA+DSP 架构中的 DSP, 实现全部功能。采用 TLK2711 作为高速传输接口, 连接简单传输速率高, 有效解决了时钟和信号偏移问题。采用千兆以太网与计算机互联, 电气完全隔离且数据传输速率高达 600 Mbps。系统采用模块化设计, 硬件通用性强, 可以应用于多种场合为高速数据传输提高了一个稳定、高效的解决方案。

参考文献:

[1] 林 坤. 基于 PCIe 的高速数据采集卡的 FPGA 设计与实现 [D]. 成都: 电子科技大学, 2013.

[2] Texas Instruments Incorporated. TLK2711-SP: 1.6-Gb-ps to 2.5-Gbps class V transceiver [Z]. Texas: Texas Instrument Incorporated, 2012.

[3] 叶菁华. 高速串行数据发送器的研究 [D]. 上海: 复旦大学, 2005.

[4] Altera Corp. Nios II Software Developer's Handbook [Z]. Altera, 2005, 89 - 120.

[5] 常苏晋, 杨建军, 刘维亭. 基于 Nios II 软核的 LSINS 数据采集与预处理 [J]. *科学技术与工程*, 2012, 12 (25): 6549 - 6553.