

飞机电缆屏蔽层接地可靠性测试系统设计

孙长胜, 赵宏旭, 王家林

(中国民航大学 电子信息与自动化学院, 天津 300300)

摘要: 飞机电缆屏蔽层可靠接地对飞机建立完整屏蔽环路, 防止复杂电磁场对飞机内部电路产生干扰具有重要意义; 因此, 接地可靠性测试尤为必要; 测试系统以 NI CompactRIO 机箱为核心, 通过连接上位机、辅助电路以及测试工具搭建硬件测试平台, 利用 LabVIEW 可视化编程语言编写控制程序; 上位机程序, 通过状态机实现人工交互以及系统整体逻辑控制; FPGA 控制程序, 用于驱动硬件完成信号的产生和采集工作; 实时处理器程序, 采用 DMA 技术与 FPGA 进行通讯, 对辅助电路反馈的采集数据进行快速傅里叶变换提取有效信号, 随后应用矢量电压电流法求解电缆屏蔽层环路阻抗; 实际测量结果证明: 基于 LabVIEW 的飞机电缆屏蔽层接地可靠性测试系统能够以较高精度完成电缆屏蔽层接地可靠性测试。

关键词: 人机交互接口; 模式选择; 矢量电压电流法; 快速傅里叶变换

Design of Aircraft Cable Shield Grounding Reliability Test System

Sun Changsheng, Zhao Hongxu, Wang Jialin

(College of Electronic Information and Automation, Civil Aviation University of China, Tianjin 300300, China)

Abstract: Aircraft cable shielding is necessarily well-grounded to establish a complete shielding loop to prevent the interfering on the internal circuitry from the complex electromagnetic environment. Therefore, grounding reliability test is particularly necessary. In this test system, NI CompactRIO chassis is used as the main core to build hardware test platform, co-operating with host computer, auxiliary circuit and test tools, and LabVIEW visual programming language is used as the software tool for system design. The program on the host computer, utilizes a state machine to implement the user interface and the overall control logic of the system. The FPGA is programmed to drive the hardware to complete signal generation and acquisition simultaneously. The real-time processor program communicates with FPGA using Direct Memory Access technique, the feedback data from the auxiliary circuit is collected and processed by the method of Fast Fourier Transform, and further the vector voltage and current method is applied to calculate the loop impedance of the cable shielding. Measurement results show that: the aircraft cable shield grounding reliability test system based on LabVIEW is able to complete grounding reliability tests with high accuracy.

Keywords: user interface; mode selection; voltage and current vector method; fast fourier transform

0 引言

飞行中的飞机在遭遇到特殊自然环境如雷电以及一定强度的物理辐射时, 产生的感应电流会在飞机内部线路耦合产生电磁场, 进而产生电磁干扰。这将对飞机电子控制系统产生影响, 严重时, 可造成飞机控制系统失效^[1]。针对该问题, 飞机制造厂在飞机结构上进行了初始化保护, 把整个飞机结构当作地, 将飞机电缆屏蔽层与飞机结构地相连, 建立了屏蔽环路, 如果在电缆两端都将屏蔽层接地, 则使耦合产生的电流通过屏蔽地线循环回到飞机结构地, 防止了因感应产生的电磁场对飞机系统内部电路的干扰。而飞机电缆屏蔽层接地可靠性测试技术的研究和实施, 可以提高飞机装配和制造过程中电缆装配的可靠性, 在不拆下电缆的情况下, 即可发现不合格的接地连接, 大大提高装配效率。通过飞机电缆屏蔽层接地可靠性测试技术的研究, 可以为飞机初始适航和持续适航方面提供技术

借鉴。

目前国际上已有的飞机电缆屏蔽层接地可靠性测试设备主要有美国波音公司的环路电阻测试仪 (LRT, loop resistance tester)、欧洲空客公司的 TS11194 设备。两者采用相同测试原理, 区别主要体现在硬件设计, 波音公司的环路电阻测试仪采用一体化设计理念, 而空客公司的 TS11194 设备将控制运算模块与检测模块分开设置。而国内目前没有较成熟的飞机电缆屏蔽层接地可靠性测试设备, 多采用国外仪器设备进行测试。本测试系统采用一体化设计思路, 通过环路阻抗测试和结点阻抗测试两种工作模式对飞机电缆屏蔽层接地可靠性进行测试。在完成预定测试功能的前提下, 与国外产品比较, 测试精度得到提高。

1 系统综述

测试系统初始工作在环路阻抗测试模式, 通过驱动电压信号的加载、感应电流信号的采集, 经辅助电路信号转换后, 通过采集板卡采集, 处理器运算, 将运算结果显示在上位机上。若环路阻抗超过限值, 则切换到结点模式, 寻找故障点, 从而达到检测和排故的目的。

如图 1 所示, 系统硬件平台主要由测试工具、辅助电路、控制平台以及上位机四部分组成。测试工具主要负责将驱动电压信号耦合到被测环路, 同时感应收集由环路电压所引发的环

收稿日期: 2016-03-25; 修回日期: 2016-04-18。

基金项目: 国家商用飞机制造工程技术研究中心创新基金 (SAMC14-JS-15-054); 中央高校基金资助课题 (3122015D013); 天津市创新创业项目 (201510059085)。

作者简介: 孙长胜 (1994-), 男, 内蒙古赤峰人, 主要从事电气工程及其自动化方向的研究

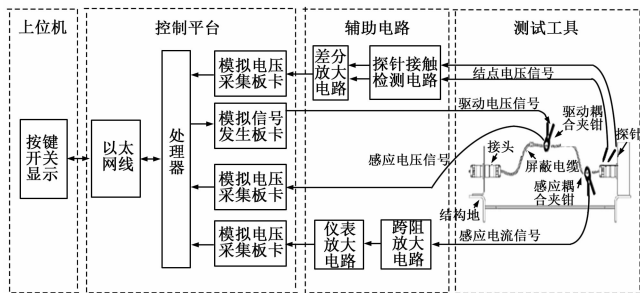


图 1 环路阻抗测试系统方框图

路电流信号和结点电压信号。辅助电路主要用于对测试工具所采集的信号进行前期处理, 包括电流至电压转换, 差分信号至单端信号的转换, 以及无失真放大等功能^[2-3]。控制平台主要负责信号的生成与采集、数据处理、阻值求解, 以及人工交互所涉及的按键和显示屏的控制。上位机则通过显示器引导用户进行测试模式选择以及相应参数设置, 并最终输出显示测试结果。

2 硬件平台

系统测试工具主要包括一对耦合夹钳和一对探针, 其中, 耦合夹钳内部由两根半圆环型磁芯和四组线圈组成, 用于环路阻抗测试。探针主要用于测量线缆接头的结点电阻, 对结点电压进行提取。

辅助电路分别为环路电流调理电路和结点电压调理电路, 由跨阻放大电路、仪表放大电路和差分放大电路组成^[4-5], 对测试工具采集信号进行转化、放大, 便于控制平台进行数据处理。

控制平台则以美国 NI 公司推出的可重新配置的嵌入式控制和采集系统 NI CompactRIO 硬件平台为基础, CompactRIO 是一款坚固耐用、可重新配置的嵌入式系统, 主要由 3 个部分组成—实时控制器, 可重新配置的 FPGA (现场可编程门阵列), 以及可热插拔的工业级 I/O 模块。与控制平台相匹配的模拟信号输出板卡采用具有 4 通道±10 V, 输出分辨率为 16 位, 其输出更新速率最高可达 100 kS/s 的 NI-9269。模拟信号采集板卡采用具有 4 通道±10 V, 输入分辨率为 24 位, 采样速率最高可达 50 kS/s 的 NI-9239。而上位机主要用于实现人机交互功能, 采用具有 10.4 寸 TFT SVGA LED 面板, 搭配电阻触摸屏, 嵌入式 Intel ATOM D2550 处理器、双核心 D2550 1.86 GHz 系统的研华 PPC-3100 工业机。

3 软件实现

3.1 系统框架

系统的软件设计主要基于 NI LabVIEW 图形化编程环境, 对实时处理器和 FPGA 分别进行编辑。整体程序框图如图 2 所示, 主要分为上位机模块、实时处理器模块和 FPGA 模块。

整个系统的运行由逻辑判断模块进行控制, 在最初的初始状态, 逻辑判断模块通过上位机与用户进行交互, 并通过读取用户所输入的按键信息自动设计安排测试流程。首先通过 FPGA 配置模块对 FPGA、存储器等硬件进行配置及调用。而后通过参数设置模块对信号发生模块以及信号采集模块进行参数设置, 例如信号的幅值、频率、相位, 以及采集速率等。当数

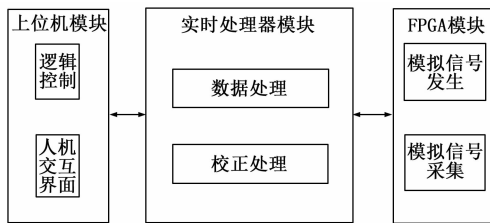


图 2 系统软件程序框图

据采集完成后由数据处理分析模块进行收集, 并对固定个数个采样点进行快速傅立叶 (FFT) 变换, 将离散时域信号转化为频域信号, 通过从中提取与驱动信号同频率的分量, 可以有效剔除噪声信号或直流分量的干扰^[6-7]。最终通过矢量运算对环路阻值或结点阻值进行求解^[8], 并输出到显示屏上。

3.2 上位机模块

上位机模块主要是实现逻辑控制和人机交互两个功能, 其中逻辑控制状态机如图 3 所示。系统工作时, 用户根据需求在测量模式选择界面进行模式选择, 在环路模式下, 系统会自动检测夹钳是否夹好, 通过红绿灯指示灯在屏幕上进行显示。同理, 结点模式会判断探针是否接触良好, 随后, 计算结果会显示在显示框中, 并显示是否继续测量, 若切换另一个模式直接选择即可, 若退出则直接关闭电源开关。

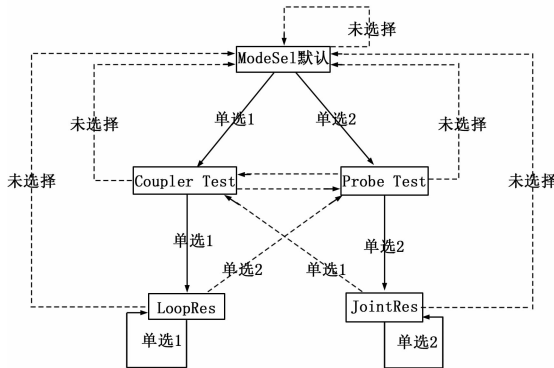


图 3 逻辑控制框图

人机交互界面如图 4 所示, 主要用于环路测试模式与结点模式的触发、夹钳探针状态显示、校正测试触发、保存数据触发、关机触发以及当前数据显示。采用状态机结构, 主要负责系统的顶层逻辑的控制。



图 4 人机交互界面

3.3 实时处理器模块

实时处理器模块主要实现数据处理和校正处理两个功能。其中数据处理如图 5 所示, 基于矢量电压电流测试方法首先从 FPGA 端的缓冲区提取所采集的数据, 经过快速傅立叶变化

(FFT)、极坐标变化等技术手段, 筛选有用信息, 计算出环路阻抗、结点阻抗、夹钳探针是否夹紧提示灯, 实现数据的计算处理功能。

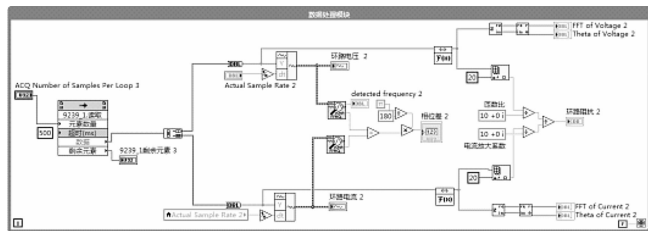


图 5 RT 端数据处理程序图

校正测试中, 需要 3 个已知的小电阻进行一次电阻校正, 再选用 1 个已知大电阻进行二次电流校正, 这样可以确保之后的测量阻值与理论值接近。校正逻辑流程图如图 6 所示。

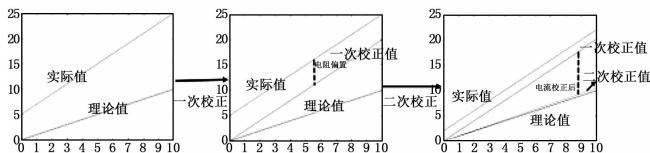


图 6 校正逻辑流程图

3.4 FPGA 模块

FPGA 模块主要实现模拟信号发生和模拟信号采集两个功能。通过 FPGA 配置模块对 FPGA 进行配置及调用。信号发生程序用于产生系统所需的正弦信号, 为尽量降低由于高频信号在环路中引起的电感影响, 同时保证能将产生的信号尽量耦合到环路中, 需要合理选择发生信号的频率。在 LabVIEW 软件中可对 NI-9269 进行接口配置, 如图 7 上段程序所示, 使 NI-9269 的接口 AO0 输出 5 V 200 Hz 的电压信号, 并在一个循环中反复执行, 实现信号发生功能。

模拟信号采集首先对 NI-9239 进行接口配置, 信号采集程序分为电压信号采集和电流信号采集, 为保证最后阻抗计算的准确, 电流和电压的采集需要实现同步采集。如图 7 下段程序所示, 使 NI-9239 的接口 AO0-AO3 分别接收电压、电流等信号, 并创建簇文件将其放在缓冲区内等待读取, 在一个循环中反复执行, 实现信号采集功能。

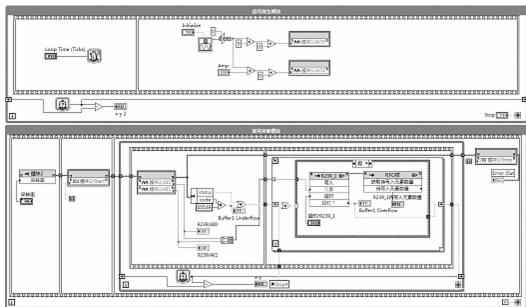


图 7 FPGA 信号发生、采集模块程序图

为保证数据信号的同步采集, 采用了 DMA (direct memory access) 技术。DMA 技术是通过 FIFO 结构来实现的。FIFO 分为 FPGA 端和 Host 端 (主机端), DMA 引擎负责自动地将 FPGA 端 FIFO 里的数据传递到 Host 端的 FIFO 里, 从而能够保证信号的同步采集, FPGA 端和 Host 端的关系如

图 8 所示。

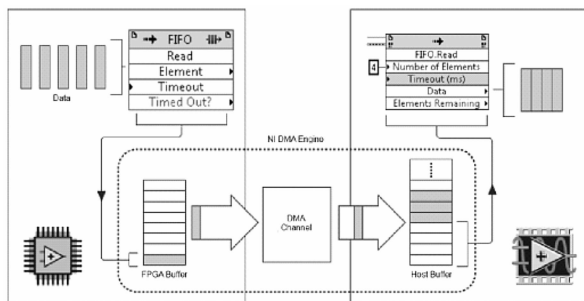


图 8 FPGA 端和 Host 端关系图

4 测试及验证

为对所设计系统进行检验和校准, 测量过程中选用了 AMECO 计量中心提供的标准环路电阻和结点电阻, 其中环路电阻阻值包括: 2.05 mohm、8.54 mohm、14.11 mohm 以及 3 659.8 mohm。其精确度为 0.5%。结点电阻阻值包括: 0.50 mohm、5.00 mohm、25.01 mohm、50.01 mohm 以及 3 603.9 mohm, 其精度为 0.5%。测试过程中, 每次选取一个标准电阻, 在测试表格中记录选取的标准电阻阻值, 使用飞机电缆屏蔽层接地可靠性测试设备对标准电阻进行测试, 从设备显示屏中读取测量阻值, 并在测试表格中记录测量阻值。保持设备不变, 读取 4 次测量阻值, 并填入测试表格。环路电阻测量结果如表 1 所示。

表 1 环路电阻测量结果

R_{LXS}	R_{LX1}	R_{LX2}	R_{LX3}	R_{LX4}
2.05	2.04	2.03	2.03	2.03
8.54	8.50	8.51	8.51	8.51
14.11	13.92	13.92	13.89	13.90
3 659.8	3 660.2	3 670.0	3 660.8	3 660.9

表中脚标 L 指环形电阻; 脚标 X 指环形电阻序号; 脚标 S 指标准值。 $R_{LX1} - R_{LX4}$ 指对环形电阻 R_{LX} 的第一次至第四次测量值。相对误差的计算公式如下, 其中 R_{LXM} 指对环型电阻 R_{LX} 的四次测量值的平均值。

$$\delta L_{XM} = |R_{LXM} - R_{LXS}| / R_{LXS} \quad (1)$$

结点电阻测量结果如表 2 所示。

表 2 结点电阻测量结果

R_{JXS}	R_{JX1}	R_{JX2}	R_{JX3}	R_{JX4}
0.50	0.51	0.50	0.51	0.51
5.00	5.06	5.06	5.05	5.05
25.01	25.06	25.29	25.27	25.29
50.01	50.45	50.41	50.43	50.43
3 603.9	3 620.2	3 670.2	3 680.5	3 615.4

表中脚标 J 指结点电阻; 脚标 X 指结点电阻序号; 脚标 S 指标准值。 $R_{JX1} - R_{JX4}$ 指对结点电阻 R_{JX} 的第一次至第四次测量值。相对误差的计算公式如下, 其中 R_{JXM} 指对结点电阻 R_{JX} 的四次测量值的平均值:

$$\delta J_{XM} = |R_{JXM} - R_{JXS}| / R_{JXS} \quad (2)$$

从表 1 和表 2 中我们可以发现, 飞机电缆屏蔽层接地可靠性测试设备可实现对屏蔽层阻值的精确测量, 测试精度可达到 2% 以内。

5 总结

本测试系统在 NI CompactRIO 机箱及相关辅助模块搭建硬件测试平台的基础上, 通过软件对上位机模块、实时处理器模块和 FPGA 模块进行编程, 实现飞机电缆屏蔽层环路阻抗、结点阻抗两种测试模式的选择和切换。能以较高精度对环路阻抗进行测量, 针对飞机电缆屏蔽层不可靠接地, 在结点模式下准确寻找故障接地点, 从而达到对电缆屏蔽层接地可靠性测试的目的。

参考文献:

[1] Godo E L, Deventer B Van. Loop resistance tester: A non-intrusive method to measure connector and shield resistance [A]. Digital

Avionics Systems Conference, 1998. Proceedings, 17th DASC. The AIAA /IEEE/SAE. IEEE, 1998-1: A25-1-6 vol. 1 [C].

[2] 王征宇, 章少云. 差分信号的测量方法 [J]. 电子与封装, 2013, 13 (1): 17-19.

[3] 任骏原. 差分放大电路单端输入信号的射极耦合传输及等效变换 [J]. 现代电子技术, 2010, 33 (19): 112-113.

[4] 穆林枫, 张文栋, 何常德等. 基于跨阻放大的微弱电容检测电路 [J]. 电测与仪表, 2015, 52 (18): 85-89.

[5] 郑晓彦, 李润哲. 仪表放大器电路设计 [J]. 科学技术, 2015, 36: 57.

[6] 曹伟丽. 快速傅里叶变换的原理与方法 [J]. 上海电力学院学报, 2006, 22 (2): 192-194.

[7] 桑松, 柴玉华, 孙影. 基于小波变换和快速傅里叶变换的谐波检测 [J]. 电测与仪表, 2012, 49 (7): 29-32.

[8] W M C Sansen. Analog design essentials [M]. Springer, 2007.

[1] Godo E L, Deventer B Van. Loop resistance tester: A non-intrusive method to measure connector and shield resistance [A]. Digital

.....

(上接第 7 页)

4 大型民机试飞测试面临的挑战和对策

我国大型民机试飞测试技术应用才刚刚起步, 虽然开展了大量的研究工作, 但仍然面临着很多问题。

1) 网络化机载测试系统应用经验缺乏, 数据协议和测试设备完全受制于国外。

国内试飞测试领域的设备主要依靠国外几家设备供应商, 包括 TTC、L-3、AMPEX、ZDS、ACRA 等。出了网络化测试设备, 但现有设备均为在原有老设备基础上, 通过增加网络模块、网络协议处理模块以及其他接口的方式实现, 核心原理仍然延续了传统设备的工作方式。除此之外, 各个厂家的设备大都使用自定义协议, 自成一体, 不同厂家的设备兼容性较差。

开展试飞测试网络协议的研究、研制开发基于数字化网络架构试飞测试系统原理样机, 验证基于数字化网络架构试飞测试技术在大型客机试飞测试领域的应用潜力; 提高网络化测试系统的集成设计与验证的能力, 减少对国外供应商的技术依赖; 加深对测试网络协议和标准的理解, 形成网络化试飞测试系统标准制订的能力。

方案。

大型民机飞行试验机载测试系统采用高速网络架构, 高速网络产生快数据, 快数据对应着大数据, 现阶段估算每小时飞行试验产生的数字信号数据量峰值为 40 GB, 音视频数据量峰值为 500 GB, 参数量峰值为 20 000 个, 目前以参数所属专业及数据类型分别进行数据处理, 数据处理时间长, 数据流转换率低、数据使用不灵活。

对于高带宽并发式 FPGA 技术进行研究, 努力实现飞行试验测试数据 100% 实时解析; 进一步深入研究 Hadoop 通用并行计算框架以及 Spark 内存计算框架的稳定性和在试飞测试领域的应用, 努力构建飞行试验数据中心和数据共享云平台, 在飞行试验结束 1 小时完成数据预处理工作, 发布试飞测试工程量数据。

5 结束语

我国的民用飞机网络化试飞测试系统研究应用刚刚起步, 在大型客机试飞测试工作中需要不断吸收、借鉴国外的先进技术和成功经验, 从自身工程应用中的实际需求出发, 结合国内各界的成熟技术力量, 自主创新, 共同推进我国民机试飞测试技术发展, 努力缩短和国外先进水平的差距。

参考文献:

[1] 白效贤. 试飞测试技术现状与发展 [J]. 测控技术, 2004, 23 (10): 1-2.

[2] 孙健, 霍培锋. 大型飞机试飞测试现状与对策 [J]. 测控技术, 2007, 26 (3): 19-21.

[3] 田方正, 杜明. 国外大型飞机机载测试系统架构设计技术综述 [A]. 航空试验测试技术峰会 [C]. 2008.

[4] 张俊民, 袁炳男, 白效贤. iNET 的技术框架和应用前景 [J]. 测控技术, 2010, 29 (11): 15-17.

[5] 朱光明, 段刚, 刘福华. 大型飞机飞行试验机载测试系统总体框架 [A]. 大型飞机关键技术高层论坛暨中国航空学会学术年会 [C]. 2007.

[6] 白仲斐, 周星星, 张袁志. 颤振试飞测试系统的设计与实现 [J]. 计算机测量与控制, 2015, 23 (2): 348-350.

2) 遥测传输链路带宽受限, 网络化遥测技术研究滞后。

目前机载测试系统网络带宽已经达到 1 000 Mbps, 而基于 PCM 的现有遥测传输链路最大带宽为 20 Mbps, SOQPSK 理论带宽最大也只有 40 Mbps, 严重制约了遥测数据传输。网络化遥测技术与机载网络化测试技术直接接轨, 在遥测传输方面实现网络数据包的直接传输, 可以从根本上解决技术瓶颈。国外相关厂商已经研制出网络化遥测产品, 并通过了实验室验证, 正在进行飞行试验验证。

目前国内对于网络化遥测技术的研究仅局限于 TmNS 的增强的下行遥测传输功能, 对于更为关键的新增的上行遥控功能和多试验对象之间的通信和组网功能尚未实现。后续要重点突破基于网络数据传输协议的遥测传输、空地一地空双向遥测遥控应用技术、多机测试网络系统等关键技术, 并开展实验室试验和试飞验证试验。

3) 大数据快速处理需求迫切, 尚未形成成熟有效的解决