

基于 FPGA 的 DBF 多波束中频接收系统的设计与实现

彭 博, 张 波

(北京航空航天大学 电子信息工程学院, 北京 100191)

摘要: 数字波束形成 (DBF) 阵列能够充分利用阵列天线所获取的空间信息, 通过信号处理技术使波束获得超分辨率和低旁瓣的性能, 它由天线阵元、射频下变频模块、AD 采样、中频接收系统及上位机控制器组成; 对中频接收系统进行数字波束形成的具体方案进行讨论, 对多路接收和 AD 量化一致性造成的各通道间失配提出了幅相校正的解决方案, 详细分析了研制中的关键技术; 实验结果表明所设计的 DBF 多波束中频接收系统可有效实现通道间失配的校正, 并实现精确的波束赋形功能。

关键词: 数字波束形成; 通道失配; 幅相校正

Design and Implementation of DBF Multi Beam IF Receiving System Based on FPGA

Peng Bo, Zhang Bo

(College of Electronical and Information Engineering, Bei Hang University, Beijing 100191, China)

Abstract: A DBF array can make full use of the spatial information obtained by the array antenna, and the super resolution and low sidelobe performance of the beam can be obtained by using the signal processing technique. It consists of antenna elements, RF down-converter, AD sampling, IF receiving system and PC controller. focusing on the specific scheme of digital beam forming for IF receiving system, a solution of amplitude and phase correction is proposed for each channel mismatch caused by multi channel reception and AD quantization consistency. In this paper, the key technologies during the development is analyzed. The experimental results show that the design of the DBF multi beam IF receiving system can effectively realize the correction of the channel mismatch, and realize the accurate beam forming function.

Keywords: digital beam forming (DBF); channel mismatch; amplitude and phase correction

0 引言

DBF (Digital Beam Forming) 即数字波束形成技术是天线波束形成原理与数字信号处理技术相结合的产物^[1]。数字波束形成技术能够充分利用阵列天线所获取的空间信息, 通过信号处理技术使波束获得超分辨率和低旁瓣的性能^[2]。现有的 DBF 系统大多采用单 DSP^[3] 或者 DSP 和 FPGA 协同运算^[4] 实现, 利用仿真的手段进行验证, 或是单独讨论验证幅相校正的问题, 完整设计并实现 DBF 多波束系统的方案较少, 本文利用 FPGA 资源丰富、高速并行处理的优势, 设计并实现了一种使用单片 FPGA 实现了 4 通道 20 波束的高精度的 DBF 多波束接收系统的方法, 并与天线阵元及射频下变频模块等进行了级联测试, 实验结果表明该系统可有效实现精确的波束赋形功能。

1 数字波束形成技术原理

数字波束形成技术原理如图 1 所示。天线由 N 个天线阵元组成, 对于某一方向 (α 角度) 的入射信号, 通过对由于接收天线空间位置不同引起的传播程差导致的相位差进行补偿,

进行同向叠加, 实现该方向的波束形成, 最终完成该方向的最大能量接收。DBF 基本处理数学模型如下式:

$$B_k = \sum_{n=0}^{N-1} D_n W_{kn}, W_{kn} = e^{j2\pi \frac{nd}{\lambda} \sin(\alpha)} \quad (1)$$

式中, N 是通道数, D_n 为第 n 通道实信号正交下变频再进行通道幅相校正后的输入复信号, W_{kn} 为加权系数, B_k 为第 k 方向的形成波束, d 是天线阵元间隔, λ 是信号波长, α 是来波方向。

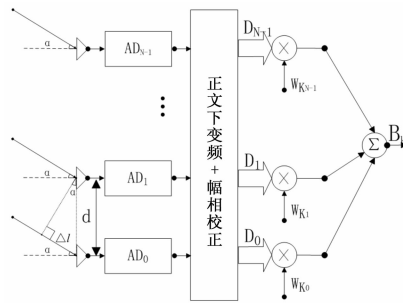


图 1 DBF 原理示意图

2 DBF 多波束中频接收系统总体方案

本系统处理的信号来波方向共有 20 个波位, 成一维线性均匀分布, 每个波位间隔 5° , 分布位置及定义如图 2 所示, 从

收稿日期: 2015-12-31; 修回日期: 2016-02-24。

作者简介: 彭 博 (1993-), 男, 湖南常德人, 硕士研究生, 主要从事卫星导航、雷达信号处理方向的研究。

左至右依次定义为 1.2...20 号波位, 其中 10 号波位位于天线阵列正前方, 波束偏角为 0, 1 号波位波束偏角为 -45°, 2 号波位波束偏角为 -40°, 以此类推, 20 号波位波束偏角为 50°。阵列天线分布共由 4 个阵元组成, 如图 2 所示, 从左至右分别定义为 1、2、3 和 4 号阵元。

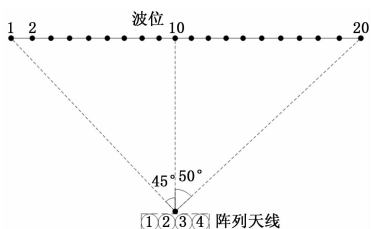


图 2 波位示意图

DBF 多波束中频接收系统设计框图如图 3 所示, 共由中频采集模块 (AD)、中频处理模块 (FPGA) 和上位机控制模块 (PC) 三部分组成。中频采集模块对四路天线阵元的信号进行采样后, 将数据送入中频处理模块, 中频处理模块对数据进行相应处理后, 根据上位机控制模块选择的模式进行数据的上传。具体的工作流程如下, 由四路天线阵元接收的信号分别经过四路 A/D 转换器转换成数字信号后, 送入 FPGA 模块, 在 FPGA 模块中, 将四路数字信号分别送入数字下变频电路, 形成 8 路正交零中频数字信号, 该信号也可看作包含输入信号幅度和相位信息的复信号, 经过幅相校正之后与指定 20 组复加权系数在波束形成模块进行加权合成, 形成指定 20 个方向的波束信号, 再根据上位机通过网口给中频处理模块发送的工作模式, 经由网口进行相应数据的上传, 在上位机进行实时显示监测或存储。

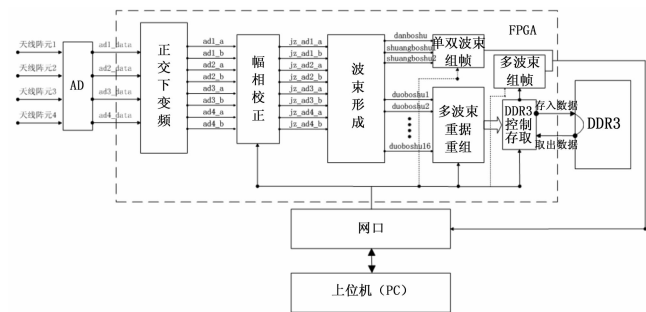


图 3 DBF 多波束接收系统工程实现设计框图

系统有 3 种工作模式: 单波束工作模式、双波束工作模式、多波束工作模式。在单、双波束工作模式下, 系统对上位机指定的 1 或 2 个波位进行波束形成 (按照图 2 所定义的波位, 1 到 20 任选), 将波束形成后的复信号的幅度在上位机进行实时显示监测; 在多波束模式下, 系统对上位机指定的 16 个波位进行形成 (1 到 20 任选), 将 1 s 内形成的各波束复信号的原始数据存入 DDR3, 再通过网口组帧发送, 上位机将数据分 16 个波位存成文件, 以供后续分析处理。

3 各模块的设计

3.1 四通道联合正交下变频

为保证通道间相位的一致性, 必须使用同一本振, 如图 4

所示, 假定输入的信号分别为 $A_1 \cos(\omega_0 t + \theta_1)$, $A_2 \cos(\omega_0 t + \theta_2)$, $A_3 \cos(\omega_0 t + \theta_3)$, $A_4 \cos(\omega_0 t + \theta_4)$, 由图 1 中几何关系可知其中 $\theta_i - \theta_1 = 2\pi \frac{(i-1)}{\lambda} \sin(\alpha)$, 表明各通道相位差和入射信号角度有特定关系。本系统中第一路信号使用 *costas* 环路进行载波相位跟踪, 故本振信号可表示为 $B \cos(\omega_0 t + \theta_1)$, $B \sin(\omega_0 t + \theta_1)$ 。因此当来波方向为 α 时, 各通道得到的复信号为:

$$A_i B e^{j(\theta_i - \theta_1)} = A_i B e^{-j2\pi \frac{(i-1)d}{\lambda} \sin(\alpha)}, i = 1, 2, 3, 4. \quad (2)$$

形成 β 方向波束的各通道的加权复系数为:

$$e^{-j2\pi \frac{(i-1)d}{\lambda} \sin(\beta)}, i = 1, 2, 3, 4. \quad (3)$$

各通道的复信号和加权复系数相乘累加所得的复数即为形成波束, 可知, 只有当 $\beta = \alpha$ 时所得的形成波束的幅度才能达到最大值。

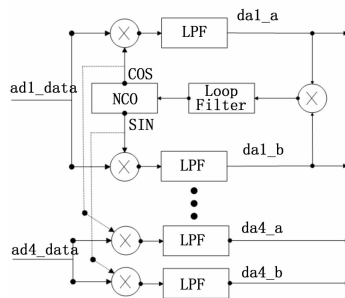


图 4 DBF 四通道联合正交下变频

3.2 幅相校正

由于本系统对 4 通道之间的相位一致性和通道平稳性要求较高, 因此需要对输入中频的信号进行幅相校正, 以修正射频电缆和 AD 通道造成的通道间的系统误差。幅相校正模块原理图如图 5 所示, 在系统刚开始工作时, 从微波前端接入自检信号 (即保证输入的信号是幅相高度一致的), 此时在经过正交下变频后 4 路的复信号分别为 $A_1 e^{j\beta_1}$, $A_2 e^{j\beta_2}$, $A_3 e^{j\beta_3}$, $A_4 e^{j\beta_4}$, 其中 $A_2, A_3, A_4, \beta_2, \beta_3, \beta_4$ 就是由于通道间差异造成的幅相误差。

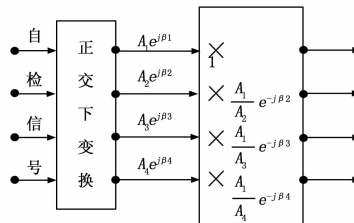


图 5 幅相校正示意图

以第一通道为校正目标, 则通道的校正复系数分别是 1, $\frac{A_1}{A_2} e^{-j\beta_2}$, $\frac{A_1}{A_3} e^{-j\beta_3}$, $\frac{A_1}{A_4} e^{-j\beta_4}$ 。也就是使用此时正交下变频的第一通道数据分别除以其他通道的数据所得到的复数即为幅相校正系数。

在 FPGA 中进行复数的除法, 采用复数除法公式进行转换, 如下式:

$$\frac{a_1 + b_1 i}{a_2 + b_2 i} = \frac{(a_1 + b_1 i)(a_2 + b_2 i)}{(a_2)^2 + (b_2)^2} \quad (4)$$

由 FPGA 实现该幅相校正的算法, 主要通过控制位宽实现。假定输入的信号位宽为 21 bit, 即 $a_1, b_1, a_2, b_2, a_3, b_3, a_4, b_4$ 都是 21 bit, 经过校正模块后的输出也应为 21bit。在校正命令到来之前, 输入信号直接输出即可, 在校正命令到达之后, 第一路直接输出, 其他路先进行幅相校正系数的运算, 再将输入信号与幅相校正系数相乘得到的结果截位进行输出。主要问题就集中在幅相校正系数的运算和校正之后的截位运算。

首先讨论幅相校正系数的运算, 由上式可以看出分子为 21 bit * 21 bit 得 42 bit, 加减法不扩展位宽, 分母也是 21 bit * 21 bit 得 42 bit。在使用除法 IP 核时, 将分子分母同时截取高 32 bit 作为除法器的输入, 这时候除法器输出 1bit 符号位、32 bit 整数部分和 31 bit 小数部分。将它们如表 1 进行拼接, 即所得幅相校正系数为 64 bit。

表 1 幅相校正系数

符号位	33bit整数溢出位	31bit小数位
-----	------------	----------

然后进行幅相校正的乘法运算, 输入复信号乘以幅相校正系数, 运算结果数据结构如表 2 所示 (85 bit)。

表 2 幅相校正乘法运算结果

符号位	33bit整数溢出位	20bit整数位	30bit小数位
-----	------------	----------	----------

校正后第一路为输入的 21 bit 直接输出, 其他路的结果为 85 bit, 故需将该结果截断为 21 bit 输出。第一路的输入和输出为 $A_1 e^{j0}$, 即 1 bit 符号位 + 20 bit 整数位, 以第二路为例, 其幅相校正系数为 $\frac{A_1}{A_2} e^{-j\beta_2}$ 第二路输入除以第一路输入所得结果, 数据结构如图 6 所示。第二路的输出应为 $A_2 e^{j\beta_2}$ 乘以 $\frac{A_1}{A_2} e^{-j\beta_2}$, 等于 $A_1 e^{j0}$, 数据结构为图 7 所示。其中 31 bit 小数位可以直接舍去, 20 bit 整数位即近似等于第一路的输入 $A_1 e^{j0}$ 的 20 bit 整数位, 因此图 7 中 33 bit 的整数溢出为应该为全 0/1 (符号位为 0/1)。因此, 将第二路幅相校正 85 bit 的运算结果中符号位和 20 bit 整数位进行拼接即为幅相校正之后的输出, 为 21 bit 位宽, 和第一路完美匹配。

4 DBF 系统的实现

本文以 Xilinx 公司 XC6VLX240T 为主芯片的自制板上实现了 4 通道 20 波束的多波束接收系统, 并进行了相关实验。实验环境为微波暗室, 实验结构如图 2 所示, 在 10 号波位 (正前方 30 m 处) 放置信号源, 将接收天线阵元放在转台上, 接收信号模拟下变频后送入 DBF 多波束中频接收系统处理, 对转台进行 $-65^\circ \sim 65^\circ$ 的旋转, 接收处理结果如图 6 和图 7 所示, 分别对经过解算后 10 号波位和 9 号波位的方向图。

在图 6 中, 使用 10 号波位的形成波束观测所测信号峰值在转台为 0 度角方向, 对照图 2 所定义的波束方向, 10 号波位定义为 0° 方向形成波束, 实验结果正确。

在图 7 中, 使用 9 号波位的形成波束观测所测信号峰值在 5 度角方向, 对照图 2 所定义的波束方向, 9 号波位定义在 -5° 方向形成波束, 当转台向右旋转 5° 时, 正好使得 9 号波位对准信号源, 形成波束幅度最大, 实验结果正确。

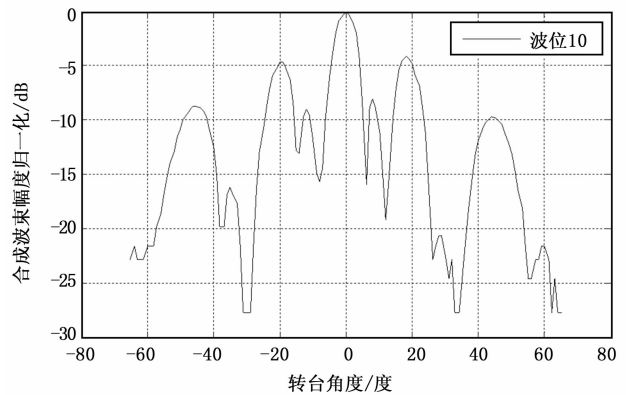


图 6 10 号波位方向图

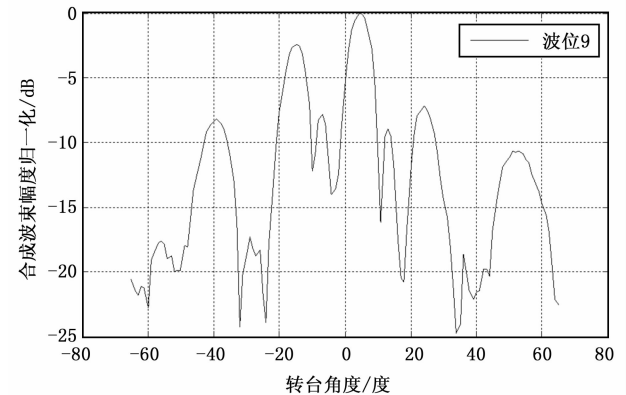


图 7 9 号波位方向图

综上所述实验结果表明, 本文所设计的基于 FPGA 的 DBF 多波束中频接收系统可有效实现通道间失配的校正, 从而完成精确的波束赋形功能。

5 结论

本文采用单 FPGA 实现了 DBF 多波束接收系统, 独特的四通道联合正交下变频模块严格的保证了通道间的相位一致性, 利用严格的幅相校正算法并灵活使用 FPGA 的除法功能, 使得系统不再采用 DSP 完成相关计算, FPGA 可独立完成 DBF 多波束接收系统的全部功能, 同时利用网口与上位机相连, 可灵活的由上位机提供加权权值, 为可重构的 DBF 多波束接收系统的研制踏出了关键的一步, 测试结果表明, 该系统可有效实现通道间失配的校正, 从而完成精确的波束赋形功能。

参考文献:

[1] 程 伟, 左继章, 许悦雷. 数字波束形成器的 FPGA 实现 [J]. 现代雷达, 2003, 25 (5): 34-36.
 [2] 胡可欣, 胡爱明. 数字波束形成技术 (DBF) 在雷达中的应用 [J]. 现代防御技术, 2006, 34 (6): 103-106
 [3] 盛卫星, 崔君军, 管 蓓. 基于 ADSPTS201S 的 DBF 处理器的设计与实现 [J]. 现代雷达, 2005, 27 (8): 55-58.
 [4] 谢礼堂, 曾 浩. DSP+FPGA 的 DBF 基带系统设计 [J]. 重庆大学学报 (自然科学版) 2007, 30 (10): 65-68.