

# 嵌入式应用系统中高速 PCB 设计 技术的研究及实现

李俊杰, 曹旭东, 梁华庆

(中国石油大学(北京)地球物理与信息工程学院, 北京 102249)

**摘要:** 为了能够消除高速 PCB 技术中信号完整性的问题, 需要在高速 PCB 设计过程中解决时序、噪声、电磁干扰等关键问题; 通过对嵌入式 RTU 的高速 PCB 设计过程中出现的串扰、电磁干扰、振铃和电源完整性等信号问题的研究, 提出削弱或消除以上噪声的方法; 用 Altium Designer、PADS 软件绘制电路原理图和 PCB, 借助 Hyper Lynx 和 ADS 仿真软件进行前端和后端可靠性验证, 根据仿真结果确定元器件和接插件的布局以及走线规则, 最后通过对完成布线的 PCB 进行信号完整性验证; 设计的嵌入式 RTU 电路板通过电磁兼容测试, 表明该方法能够有效抑制噪声, 增强高速数字电路设计的稳定性, 提高产品设计的成功率, 对从事相关工作的人员有很重要的参考价值, 在智能设备的升级替换和推进物联网的建设方面有重要的借鉴作用。

**关键词:** 高速 PCB; 信号完整性; 嵌入式; RTU

## Design of High-speed PCB Technology in Embedded Application System

Li Junjie, Cao Xudong, Liang Huaqing

(College of Geophysics and Information Engineering, China University of Petroleum—Beijing, Beijing 102249, China)

**Abstract:** In order to eliminate the incompleteness of signals in high-speed PCB technology, there are some key issues should be solved, including timing, noise, electromagnetic and so on, in the design process of the high-speed PCB technology. In the process of high-speed PCB of embedded RTU, this paper studies the problems like crosstalk, electromagnetic interference, ringing effect and power integrity and so on, and proposes the ways to weaken or eliminate those noises. Circuit schematics and PCB are drawn by using Altium Designer, PADS software and the reliability of the front and rear parts is verified by means of Hyper Lynx and ADS simulation software. At the same time, the layout of components and connectors and wiring rules are determined based on the simulation results. Finally, this paper verifies the completeness of signal through the wiring of the PCB. The electromagnetic compatibility test shows that this method can suppress noise effectively, enhance the reliability of high-speed digital circuit design, and increase the success rate of product design, having a great reference value for the personnel engaged in related work. And there are important references in the replacement and upgrade of smart devices and promotion of networking building.

**Keywords:** high speed PCB; signal integrity; embedded; RTU

## 0 引言

现代的电子系统向着封装小、规模大、速度快的趋势发展, 与此同时, 超大规模集成电路中, 芯片的密度越来越大, 这就不可避免的会带来一些问题, 即如何分析和处理高速电路设计中互连线和叠层特征等因素。当今电子产品的时钟频率达到几百上千 MHz, 信号的上升沿和下降沿变的越来越陡, 因此, 设计此类产品时, PCB 的布局布线规则和板材介电常数对系统的电气特性至关重要。

高速 PCB 电路设计是当前众多电子产品研发的必要流程和重要环节, 时序问题、噪声干扰、电磁干扰等是高速 PCB 电路设计的主要难题, 这些问题的解决将关系到系统设计的正常运行。

国内在高速电路板绘制方面的研究起步相对较晚, EDA 生产厂商的软件分析能力和设计优化流程还不完善, 研发设计高速 PCB 电路需要投入大量的人力和财力。如果仍然采用传

统的设计方法, 生产出来的产品可靠性小、成功率低。因此, 嵌入式应用系统中高速 PCB 的研究具有很高的实用价值和广阔的市场前景。

## 1 系统方案设计

图 1 所示为嵌入式 RTU 的功能框架, 可以看出系统采用的是自上而下的通信结构, 数据采集层包含电能单元、传感器单元和模拟量测量单元等; 数据传输层的设备是网关, 它通过 Internet 接收工程中心的命令调控上传数据采集层的数据; 数据处理层由 APP 监控软件实现, 实时处理、存储和分析数据, 并将数据曲线面向用户操作界面, 提高了数据采集的灵活性和管理效率。

## 2 RTU 系统硬件构架

本嵌入式物联网 RTU 系统硬件主要由 USB2.0、AT91SAM9263 处理器、CAN、SDRAM、Nand Flash、Data Flash、以太网控制器、时钟芯片、RS232/485 接口、电源管理和数据采集部分组成。

该设计支持 Linux 操作系统, 管理内存和设备的能力更强, 可以实现复杂算法和通信协议的多任务实时性调度<sup>[2]</sup>, 负责网络连接、数据通信、配置采集设备等功能。图 2 是本文设计的 RTU 电路板。

收稿日期: 2016-04-06; 修回日期: 2016-05-04。

**基金项目:** 国家发改委下一代互联网技术在智慧油田的应用示范项目(CNGI-12-03-043)。

**作者简介:** 李俊杰(1989-), 男, 山东潍坊人, 硕士研究生, 主要从事油田电子信息与通信技术方向的研究。

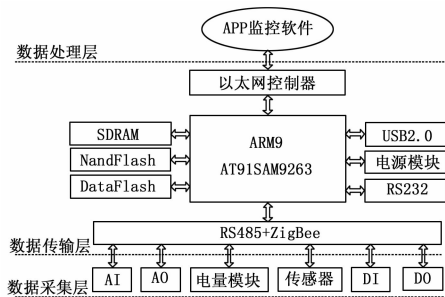


图 1 嵌入式 RTU 功能结构

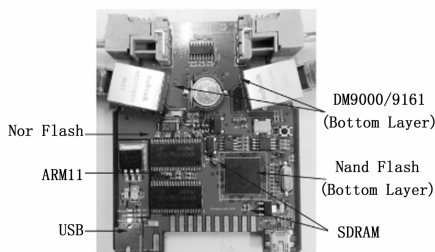


图 2 物联网 RTU 六层电路板

该系统支持 IPv6 和 IPv4 双栈协议, 可以满足数据传输的及时性与实时性; 在数据存储方面, 满足在通信阻断下的本地存储, 存储空间为 8M; 在通信接口方面, 具备 RS485、RS232、CAN 总线等多种不同现场数据通信接口, 支持 Modbus RTU 数据通信协议, 可满足不同接口、不同通信速率的需求。

### 3 RTU 系统 PCB 设计

#### 3.1 系统 PCB 叠层设计

PCB 叠层通常是 2~32 层, 根据设计的难易程度选择。该 RTU 电路系统中元器件的封装密集、布局布线空间小、信号频率高等因素决定设置六层 PCB, 由上到下为 Top 电气层、电源网络内电层、信号电气层 (InnerSignal1)、信号电气层 (InnerSignal2)、地网络内电层、Bottom 电气层。本系统中的 FLASH 和 SDRAM 都选为带状线结构, 布线在 PCB 叠层参数中的 InnerSignal 1 和 InnerSignal 2 两层。

#### 3.2 系统 PCB 约束规则制定

高速 PCB 电路设计过程中, 信号线布线的间距、线长、线宽以及环路的就近处理将很大程度的影响到阻抗连续性和 EMI 等。元器件布局和布线的好坏关系到最终设计能否成功, 因此必须合理制定 PCB 的约束规则。

Hyper Lynx 具有干扰图表分析功能, 可以采用 IBIS 模型精确模拟有损传输、差分信号和随频率变化的过孔模型<sup>[4]</sup>。利用其中的 Line 对系统中的主要网络在布线前仿真, 改善高速 PCB 中的叠层结构和布线阻抗, 根据仿真结果设计高速 PCB 网络的布线规则, 提高设计效率。

##### 3.2.1 阻抗控制规则

图 3 为本设计中主控芯片 ARM9 与存储芯片 SDRAM 之间的重要信号 EBIO\_D0-DQ0 的 Line 仿真原理图。

指派 AT91SAM9263 的 EBIO\_D0 管脚为驱动端, K4S561632H 的 DQ0 管脚为接收端, 传输线类型选择带状线 (Stripline), 线宽 0.12 mm, 线长 76 mm, 与上下两个参考层的距离为 0.25 mm, 驱动端输入 220 MHz 的激励源。

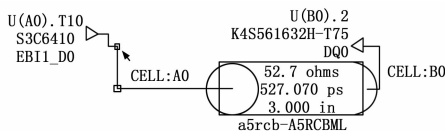


图 3 Line 仿真原理图

由于本设计的时序比较繁琐, 因此在设计中布线长度延迟必须小于速率的 1/6, 板材选用电容率为 4.3 的, 计算得信号延迟  $1.47 \times 108 \text{ m/s}$ 。查看驱动端 IBIS 文件中上升沿  $dv/dt_r$  一般为 1.43 ns, 因此走线最长为  $1/6 \times 1.4 \times 5.79 = 34 \text{ mm}$ , 根据反复试验, 得出最小振铃的走线为 8.89 mm。

根据设计的规则, 带状信号线的阻抗是 52.7  $\Omega$ , 驱动侧的 I/O 阻抗是 9.6  $\Omega$ , 由此可得串联电阻的阻值为 43.1  $\Omega$ 。

##### 3.2.2 布线参数规则

高速 PCB 电路在设计过程中, 必须要注意控制高速信号的串扰布线, 制定布线约束规则。在 Line 仿真原理图中配置三条关键信号线 EBIO\_D0-DQ0、EBIO\_D1-DQ1、EBIO\_D2-DQ2, 布线都在 Stripline 层, 与电源内电层和地内电层的距离分别为 0.254 mm 和 0.508 mm, 线宽为 0.12 mm, 线间距为 3.05 mm, 耦合布线长度为 8.89 mm, 设计目标是串扰强度不超过 165 mV, 仿真结果如图 4 所示。

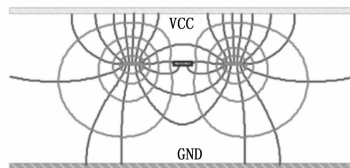


图 4 串扰仿真图

图 4 中, 由信号线向外散射的线条是电场线, 以信号线为中心的环形线是磁场线, 可见, 串扰是容性耦合和感性耦合噪声的叠加。根据设计原理, 适当加大三根信号线的距离可以消除串扰的噪声, 但是由于布线密度大, 调整信号线的距离会加大布线的面积, 因此, 在保持 PCB 电路板大小不变的情况下, 不仅需要最大程度的改变线与线之间的距离, 电路板中的信号层尽可能接近参考平面。将线间距变为 0.38 mm, 将内层带状线与电源层距离变为 0.203 mm, 带状线与地层距离调整为 0.46 mm, 图 5 为调整后的仿真结果。

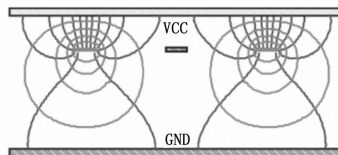


图 5 调整后的串扰仿真图

综上所述, 在绘制 PCB 之前, 通过 Hyper Lynx 软件做前端仿真, 最终制定系统高速信号线的约束规则为: 线宽 0.12 mm; 线间距 0.38 mm; 走线长 8.89 mm。

#### 3.3 系统 PCB 板级仿真

高速 PCB 设计中, 前端仿真使用理想传输线模型, 一次只能对有限数量的信号线进行仿真, 而 PCB 后端仿真中的传输线是实际的 PCB 走线, 掺杂了过孔、切换层次等影响特征阻抗的因素, 这种情况下得到的仿真结果真实性强<sup>[5]</sup>。

在系统核心电路的设计过程中, 单端信号的终端匹配电阻要求在 40~60  $\Omega$  之间, 信号线的相互串扰阈值为 165 mV。而

且,为了让 DM9000 和 DM9161 网络控制器能够自适应 100 Mbps 的通信速率,差分阻抗必须匹配在  $100 \pm 5 \Omega$  范围之内。这里仍然使用 Mentor Graphic 公司的 Hyper Lynx 仿真软件对 SDRAM 总线、以太网差分总线、电源完整性和电磁兼容性进行了 PCB 板级仿真。

### 3.3.1 SDRAM 总线设计

在设计带状线时,串扰和过孔是生成时延的主要原因。即便按照 Line 仿真工具确定的布线规则来绘制 PCB,在项目的研发中,不可避免地碰到元器件管脚太多和电路板尺寸有限等问题,所以,利用 Board 仿真工具对多个网络进行适当的仿真是必须的。

根据仿真,虚线网络 EBI\_D0 和 EBI\_D2 的串扰强度大于 165 mV,这两条网络对 EBI\_D1 的进行攻击,查找耦合地方,是因为图中黄色标示区域蛇形线间距不合适。可知,加大布线间距就不会存在这样的问题,但是,我们更应该关心为什么攻击网络有如此强的干扰,可能是因为实际的布线过程中,端接电阻选取不恰当,造成阻抗不匹配的原因。目前选取的端接电阻阻值为  $43.1 \Omega$ ,在 220 MHz 的激励情况下,网络 EBI\_D1 的分析仿真波形如图 6 所示。

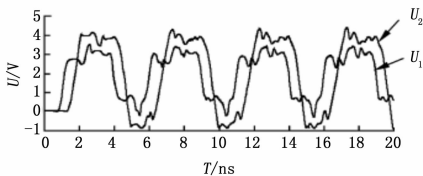


图 6 Board 板级 D1 的仿真图

由图 6 可以看出 EBI\_D1 传输线发生阻抗突变,信号波形已经发生畸变。虽然不会造成系统无法启动,但是设计出来的产品运作的稳定性无法保障。回到 Board 仿真,使用过孔和有损仿真,运行 Wizard 向导,把 EBI\_D0、EBI\_D1、EBI\_D1 端接电阻阻值改为  $46.9 \Omega$ 。此时仿真分析,被害网络和进攻网络的串扰如图 7 所示,网络的信号已经得到改善,在 EBI\_D1 上引起的干扰强度也明显降低。

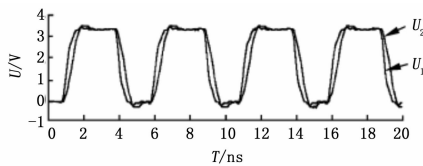


图 7 改变串接电阻后的仿真图

### 3.3.2 Ethernet 差分总线设计

Hyper Lynx 的 Board 仿真模块具有针对高速、“3GIO”互连设计的特点,根据差分信号总线的标准使用超快速的串行数据通路、源同步技术,为高速 PCB 设计提供了方便、高效的解决方案<sup>[6]</sup>。本系统中的 DM9000 和 DM9161 都有两对高速信号差分总线:TX+、TX-和 RX+、RX-,差分阻抗必须为  $100 \Omega$ ,从其传输原理不难得到差分阻抗的计算公式为:

$$Z_{diff} = \frac{V_{diff}}{I_{one}} = \frac{2 \times V_{one}}{I_{one}} = 2 \times Z$$

式中,  $Z$  是每条信号线的传输阻抗,它对有用信号的通信距离和抗噪声能力有重要影响。这里选择 DM9000 的发送差分对网络 TP\_E\_TX+ 和 TP\_E\_TX-,为了减少反射的影响,在信号线最后都并联  $100 \Omega$  电阻,同时使能过孔模型,如图 8 所示,当前设计的差分阻抗为  $102.1 \Omega$ 。



图 8 网络控制器差分阻抗仿真图

### 3.3.3 系统电源完整性设计

如图 9 所示为基本的电源分布模型,电流通过电源层传输到各负载,然后由地层形成回路。

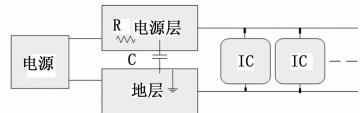


图 9 基本电源分布模型

在绘制高速 PCB 过程中,要计算电路系统中每个单元的功耗,正确布局并适当增大电源网络的宽度。

归纳 6 个层面的电源完整性,最大压降为 2.1 mV,靠近于 0.06%,电流的最大密度为  $16.3 \text{ mA/m}^2$ ,在适当范围内,如果电流密度大于  $50 \text{ mA/m}^2$  会造成 PCB 板升温,对运行过程中的主要芯片和信号线造成影响。铜皮宽度的适当加大可减小电流密度,如果条件不允许,可以加厚信号导线的厚度,降低 PCB 板的温度。

### 3.3.4 系统电磁兼容性分析

电磁干扰通常是以耦合的形式掺杂有用信号作为载体传导。本设计中使用 Hyper Lynx 仿真软件对初步设计完成的 PCB 做辐射强度分析。选择 ARM9 和 SDRAM 之间的关键信号线 D4,分别设置探针位置 3 m 和 10 m,在 220 MHz 激励源的情况下,得到 FCC 和 CISPR 国际标准的仿真数据,如图 10 所示。

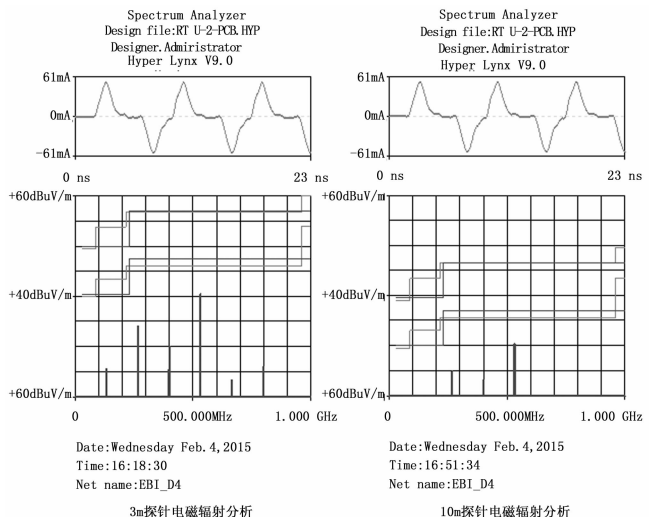


图 10 信号线 D4 电磁辐射仿真分析

从仿真结果可知,距离 PCB 越近,受电路板的辐射影响越强,且随着传输信号的频率不同而变化。在设计高速数字电路时除了优化电路板本身的抗干扰性能,还要尽可能的降低产品对外的噪声辐射。

(下转第 277 页)

率为 92.57%, 平均定位准确度为 84.88%。造成算法差异较大的原因主要有: 1) 灰色车辆与背景颜色相近, 引起车窗定位的偏移; 2) 夜晚光照条件较差, 图像质量较差, 造成车型轮廓不明显, 且车内无灯光, 梯度变化范围小, 影响了定位效果; 3) 部分车牌定位错误, 影响右侧车窗图像的切割。经过本文算法处理后, 图片质量有所改善, 准确率有所提高。

## 5 结论

安全带定位是实现智能交通系统中未系安全带识别的关键组成部分。为提高目前车窗定位及安全带定位的准确度和效率, 本文给出一种基于梯度变换的定位方法, 该方法采用逼近方式, 对复杂的图像环境逐步剖析处理, 将安全带定位转化为单线梯度定位计算, 具有较强的适用性, 对提高安全带检测的自动化处理具有一定应用价值。

### 参考文献:

- [1] 俞学群, 武阳丰. 机动车安全带的作用、使用现状及干预策略 [J]. 中国预防医学杂志, 2008 (5): 439-442.
- [2] 葛如海, 胡满江, 符凯. 基于灰度积分投影的安全带佩戴识别方法 [J]. 汽车工程, 2012 (9): 787-790.
- [3] 黎华东. 智能交通中的违章识别算法研究 [D]. 哈尔滨: 哈尔滨工业大学, 2014.
- [4] 王运琼, 游志胜. 基于色差均值的快速车窗定位算法 [J]. 计算机应用与软件, 2004 (1): 78-79, 117.
- [5] 刘直芳, 徐欣, 游志胜, 等. 基于遗传算法的车窗定位 [J]. 计算机应用研究, 2002 (11): 72-74, 98.
- [6] 张轶, 罗中良, 邵鹏, 等. 一种车窗定位算法的设计和实现 [J]. 西安航空技术高等专科学校学报, 2006 (1): 12-14.

(上接第 270 页)

## 4 网络通信测试

把制作好的 Uboot、内核和文件系统下载到电路板中, PC 机连接网关的调试串口, 给电路板上电, 在 Secure CRT 终端中可以看到串口的打印信息, 说明内核和文件系统移植成功, 电路板启动正常。在终端用 # ifconfig 命令查看电路板两个网口 eth0、eth1 的 IPv4 地址为 192168115 和 192168118, IPv6 地址为 fe80:: 5a76: 75ff: fe10: 57/64 和 fe80:: 1034: 56ff: fe78: 9000/64, 而且 eth0 的 HWaddr 是 58: 76: 75: 10: 00: 57, 这正是在 DM9000 驱动程序的 dm9000\_plat\_data 结构体中定义的。

用 ping 命令与 IPv4 地址为 192168166 的虚拟机进行数据通信, 双方各自收发 10 个数据包, 在 Redhat 平台用 wire-shark 工具监控网络通信, 数据包丢失率为 0。

## 5 结论

在高速 PCB 的设计过程中, 本文解决了时序、噪声、电磁干扰等关键问题, 提出了削弱或消除在高速 PCB 设计过程中出现的串扰、电磁干扰、振铃和电源完整性等信号问题, 设计的高速 PCB 成功克服了信号完整性问题。

设计的基于嵌入式处理器 ARM9 的 IPv4/IPv6 双协议栈物联网 RTU, 经过连通性测试、协议转换测试、远程控制等多方面测试, 表明功能和性能指标稳定。该方案适用于 10/100 MHz 以太网接口模式, 并实现了全双工通信方式的自动

- [7] 吴法. 图像处理与机器学习在未系安全带驾车检测中的应用 [D]. 杭州: 浙江大学, 2013.
- [8] 陈雁翔, 李康. 基于 AdaBoost 的安全带检测系统 [J]. 电子测量技术, 2015, 38 (4): 123-127.
- [9] 李冬梅. HOV 乘客计数中的车窗定位与提取算法研究 [D]. 北京: 北京交通大学, 2007.
- [10] 李冬梅, 郝晓莉. 基于 Hough 变换的车窗提取算法 [J]. 中国测试技术, 2007 (3): 50-52, 83.
- [11] 骆玉荣. 安全带识别系统的研究与实现 [D]. 北京: 北京工业大学, 2008.
- [12] 侯殿福. 车窗检测技术研究 [D]. 北京: 北京交通大学, 2012.
- [13] 雒涛, 郑喜凤, 丁铁夫. 改进的自适应阈值 Canny 边缘检测 [J]. 光电工程, 2009, 36 (11): 106-111, 117.
- [14] 文学志, 方巍, 郑钰辉. 一种基于类 Haar 特征和改进 AdaBoost 分类器的车辆识别算法 [J]. 电子学报, 2011 (5): 1121-1126.
- [15] 潘秋萍, 杨万扣, 孙长银. 基于 Haar 与 MB-LBP 特征的车牌检测算法 [J]. 东南大学学报 (自然科学版), 2012, 42 (s1): 74-77.
- [16] 黄泽锋. 基于 Adaboost 的车牌定位方法的研究与实现 [D]. 广州: 华南理工大学, 2012.
- [17] 蒋传伟. 车牌识别系统中车牌定位与字符分割的研究 [D]. 武汉: 华中科技大学, 2006.
- [18] Abolghasemi V, Ahmadyfard A. An edge-based color-aided method for license plate detection. Image and Vision Computing, 2009, 27 (8): 1134-1142.
- [19] 吕文强. 基于 Adaboost 和 SVM 的车牌识别方法研究 [D]. 南京: 南京理工大学, 2013.

识别, 能够有效地利用宽带资源, 提升网络数据的传输速度。

测试结果表明此方案设计的嵌入式 RTU 系统工作稳定, 在智能设备的升级替换和推进物联网的建设方面有重要的借鉴作用。

### 参考文献:

- [1] 邵鹏. 信号/电源完整性仿真分析与实践第 1 版 [M]. 北京: 电子工业出版社, 2012.
- [2] 吴蕾. 基于 ARM9 的车载彩色液晶仪表显示平台设计 [D]. 哈尔滨: 哈尔滨工程大学, 2009.
- [3] 朱亚地. 高速 PCB 信号反射及串扰仿真分析 [D]. 西安: 西安电子科技大学, 2012.
- [4] GangDing, Sahinoglu, Orlik et al. Tree-Based Data Broadcast in IEEE 802.15.4 and ZigBee Networks. IEEE transactions on mobile computing, 2006, 5 (11): 1565-1568.
- [5] 闫铁铮. 高速 PCB 信号完整性分析及硬件系统设计中的应用 [D]. 厦门: 厦门大学, 2009.
- [6] 胡海欣. 高速 PCB 板级信号完整性问题研究 [D]. 长沙: 国防科技大学, 2004.
- [7] GangDing, Sahinoglu, Orlik, et al. Tree-Based Data Broadcast in IEEE 802.15.4 and ZigBee Networks [J]. IEEE transactions on mobile computing, 2006, 5 (11): 1565-1568.
- [8] Stevens W R. TCP/IP 详解第 1 版 [M]. 范建华, 译. 北京: 机械工业出版社, 2000.
- [9] 杜晓, 雷治军. 一种嵌入式 IPv4/IPv6 双协议栈的实现 [J]. 计算机应用, 2008, 28 (2): 407.