

# 基于图像数据封装包文的数据采集方法

谈恩民, 伍庆海

(桂林电子科技大学 电子工程与自动化学院, 广西 桂林 541004)

**摘要:** 针对如何在工业应用中找到一种实现周期更短和更低成本的图像数据采集方法进行了研究; 通过分析以太网帧格式和 JPEG 图像数据特点, 给出了一种对 JPEG 图像帧进行分片并对分片进行数据封装的方法, 在此基础之上实现了基于图像数据封装包文的数据采集设计; 最后在 FPGA 环境中对该设计进行了实现, 此实现成功应用到了工程项目当中; 实践表明, 基于图像数据封装包文的数据采集方法能够在不添加外置存储器等复杂器件的情况下实现稳定的、实时的 JPEG 图像数据采集。

**关键词:** JPEG; 图像采集; 数据分片; 数据封装; FPGA

## Data Acquisition Method Based on Image Data Encapsulation

Tan Enmin, Wei Qinghai

(School of Electronic Engineering and Automation, Guilin University of Electronic Technology, Guilin 541004, China)

**Abstract:** How to find an implementation for a shorter period and lower cost of image data acquisition method in industrial applications were studied. By analyzing the Ethernet frame format and JPEG image data characteristics, given a JPEG image frames of fragmentation and the fragmentation data encapsulation method, on this basis to realize the data acquisition method based on the packet of image data encapsulation. Finally the design was implemented in the FPGA environment, and this implementation was successfully applied to the project. Practice shows that the proposed method can achieve stability and real-time JPEG image data acquisition without adding external memory devices and other complex devices.

**Keywords:** JPEG; image data acquisition; data fragmentation; data encapsulation; FPGA

## 0 引言

在工业现场, 由于各种极端的环境和具体应用需求, 通常需要对工业设备或现场进行实时的图像采集。目前, 国内应用于视频监控领域的图像采集方案多采用 CCD 图像传感器+视频解码器(如 SAA7113H)+FPGA/CPLD+DSP 实现, 这种方案开发周期较长<sup>[1-3]</sup>, 并且在现有的通用图像采集处理系统中, 需要用帧缓存模块对图像数据整帧或多帧进行存储, 存储设备一般采用 SDRAM、SRAM 等<sup>[4-6]</sup>, 这种大容量的高速存储器件成本较高。

针对现有图像采集方案所存在的问题, 本文充分利用 JPEG 压缩图像数据量小的优势和 FPGA 的高速数据处理能力, 提出了基于图像数据封装包文的数据采集方法, 这种方法只需缓存数据包文而不需要对图像数据的整帧进行存储, 从而可以不用外部存储器。基于此实现了图像传感器(可直接驱动输出 JPEG 图像)+FPGA+以太网的图像采集方案, 该方案实现简单、开发周期短, 并降低了开发成本。

## 1 JPEG 图像数据分片与封装的实现

### 1.1 以太网帧格式简介

以太网有多种帧格式, 按照目前最常用的 Ethernet V2 标准的规定, 以太网 MAC 帧长度要介于 64~1 518 Byte 之间,

其数据部分要介于 46~1 500Byte 之间, 当数据字段的长度小于 46 字节时, MAC 子层就会在数据字段的后面填充无效数据以满足数据帧长不小于 64 字节<sup>[7]</sup>。如图 1 为以太网 MAC 帧格式, 数据部分为实际需要传输的客户数据, 当其字节数低于 46 时, 会包含一定的填充数据。以太网 MAC 层对数据添加一定的帧首和帧尾封装为 MAC 帧数据报。

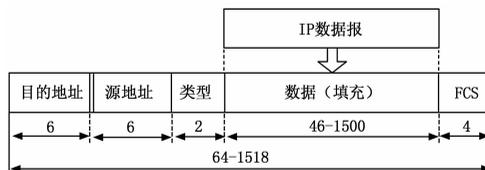


图 1 Ethernet V2 标准 MAC 帧格式 (单位: Byte)

设 MAC 帧首、帧尾信息大小为  $S_h$  字节, 数据部分大小为  $S_c$  字节, 则实际数据报利用效率  $G = S_c / (S_h + S_c)$ 。可见当  $S_h$  大小一定时,  $S_c$  越小, 数据报的利用率越低, 相当于网络的有效负载越小, 因此增大数据报长度可以提高网络利用率。但在本文的实现方案中, 图像数据采集时一次性需发送的数据量越大, 所需的缓存资源也越大, 因本系统无外置存储器, 故需综合考虑网络利用率和硬件资源, 本系统采用最大数据部分长度为 256 字节。

### 1.2 JPEG 图像数据封装

常见图像传感器的输出图像格式有 RGB、YUV 和 JPEG 等, JPEG 是国际标准化组织 (ISO) 和 CCITT 联合制定的静态图像的压缩编码标准, 它与 RGB、YUV 图像相比有如下特点:

1) JPEG 数据量大幅缩小, 使用有损压缩时, 在压缩比

收稿日期: 2015-10-14; 修回日期: 2015-12-18。

基金项目: 国家自然科学基金 (61306024); 国家自然科学基金 (61376024)。

作者简介: 谈恩民 (1966-), 男, 河南光山人, 博士, 教授, 主要从事现代测试理论、电路可测试性设计、计算机辅助测试方向的研究。

25: 1 的情况下, 压缩后的图像与原始图像相比, 视觉上很难看出区别<sup>[8]</sup>;

2) 由于 JPEG 压缩编码过程中涉及到熵编码 (一般采用霍夫曼编码), 其图像帧的数据量是不确定的<sup>[9]</sup>;

3) JPEG 图像帧的起始并不是由行同步信号 (HS) 和场同步信号 (VS) 确定, 而是由特定字节标示, 16 进制数据 FFD8 表示开始, FFD9 表示结束<sup>[10]</sup>。

为了实现基于图像数据包文的数据采集, 在数据经以太网传输之前, 需要对图像帧数据进行分片、封装, 在封装的过程中, 也实现了数据发送端和接收端的通信协议。如图 2 为本图像采集系统采用的数据封装包文格式。

有效长度 (1 Byte)	包文类型 (1 Byte)	图像数据	CRC16校验码 (2 Byte)
------------------	------------------	------	----------------------

图 2 数据封装包文格式

包文中各部分的含义如下:

1) 有效长度: 指示数据封装包的有效数据字节数, 如上即为包文类型、包文数据、CRC 校验码的字节数总和, 在数据接收端, 先接收此字节, 然后根据此字节的指示确定接收数据的长度;

2) 包文类型: 用于标示数据源或目的, 如 0x01 标示摄像头 1 的数据, 0x02 标示摄像头 2 的数据;

3) 图像数据: 实际需要传输的 JPEG 数据;

4) CRC16 校验码: 根据包文数据生成的 16bit 的 CRC 校验码, 用于接收端对接收的包文数据进行校验, 当校验不通过时, 进行错误包文统计并对当前图像帧作出相应处理。

### 1.3 不定长数据封装的实现算法与实现流程

在对数据进行封装时, 封装包文长度的确定, 要综合考虑以太网帧格式和 JPEG 图像帧数据总量不确定的特点。在对 JPEG 图像帧取某定长分片时 (如 256 Byte), 因其帧数据总量不确定, 那么最后一个分片的长度也不确定, 此时就会出现低于 46 Byte 的图像包文, 这样的包文可以直接发送, 但是以太网端填充的无效数据会浪费以太网带宽。为了避免小于 46 Byte 的包文出现, 本系统提出了如下不定长的数据封装方法, 实现更高效的数据传输。

设定最长包文长度是最短包文长度的 2 倍。设允许的最小包文长度为  $K$  (不小于 46 Byte), 则最长包文长度为  $2K$  (不大于 1 500 Byte), 包文中添加的包头、包尾字节数之和为  $C$ , 封装后的包文格式如图 3 所示。



图 3 不定长数据封装包文格式

取最短、最长包文图像数据部分长度分别为  $P_{min}$ 、 $P_{max}$ , 图像数据部分长度之和为  $R$ , 则

$$P_{min} = K - C$$

$$P_{max} = 2K - C$$

$$R = P_{min} + P_{max} = 3K - 2C$$

图像数据的采集时, 到来的图像数据先存于缓存中, 打包

时根据需要从缓存中取一定量的数据。设在图像数据的缓存中, 所统计的当前图像帧数据总量为  $M$ , 则我们对包文的图像数据部分长度  $N$  按照以下公式取值:

$$N = \begin{cases} 2K - C & (M \geq R) & (1) \\ (M + 1)/2 & (P_{max} < M < R, \text{且 } M \text{ 为奇数}) & (2) \\ M/2 & (P_{max} < M < R, \text{且 } M \text{ 为偶数}) & (3) \\ M & (P_{min} \leq M \leq P_{max}) & (4) \\ 0 & (M < P_{min}) & (5) \end{cases}$$

式中,  $N$  为 0 表示不进行数据封装操作, 设最终的包文长度为  $P$ , 则

$$P = N + C$$

可以验证各式中  $P$  的取值范围:

表 1 包文长度  $P$  取值范围

$P$ 长度	最小值	最大值
式(1)	$2K$	$2K$
式(2)	$K + 0.5C + 1$	$1.5K$
式(3)	$K + 0.5C + 0.5$	$1.5K - 0.5$
式(4)	$K$	$2K$

$C$  的值远小于  $K$ , 通过上表分析可知此时  $P$  的最小值为  $K$ , 最大值为  $2K$ , 即经过以上处理算法, 所有数据包文的长度都介于  $K - 2K$  之间, 且没有无效数据的填充, 达到了预定的目的。

为便于不定长数据封装方法的进一步阐明, 取  $K$  为 128 Byte (此时包文长度最小值为 128 Byte, 最大值为 256 Byte), 取  $C$  为 4 Byte, 即假设打包时添加的包头、包尾数据字节数之和为 4。在这种情况下, 以上算法的实现流程如图 4 所示。

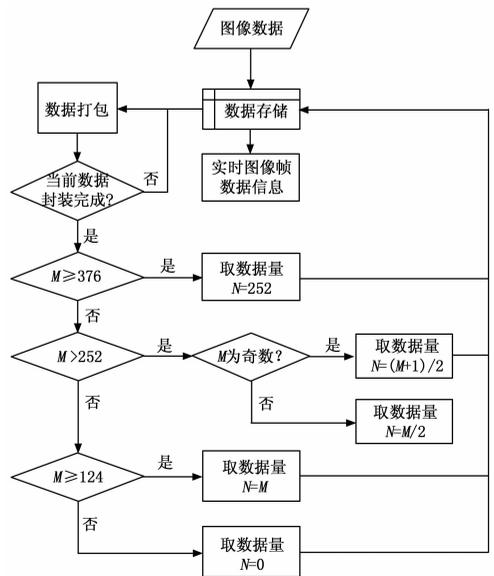


图 4 不定长数据封装方法的实现流程图

## 2 基于图像数据封装包文的数据采集系统

### 2.1 系统功能

系统实现双摄像头的图像采集功能。摄像头图像数据经 FPGA 采集处理后, 经以太网传输给上位机, 上位机端对接收

的 JPEG 数据进行解码并实时显示, 同时上位机也具有对下位机的配置或控制功能, 系统功能框图如图 5 所示。

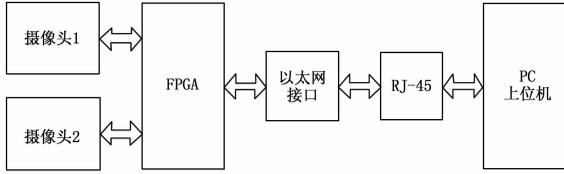


图 5 系统功能框图

### 2.2 系统硬件结构

系统中, 摄像头采用 OV 公司的 OV2640 图像传感器, 该图像传感器在 FPGA 的驱动下, 可直接输出 JPEG 图像, 开发周期短且性能稳定, 输出图像最大支持 UXGA (1600 × 1200 分辨率)、15fps。采集的图像采用 TCP 协议经以太网传输, 本系统采用 TCP/IP 协议栈芯片 W5300 实现高速硬件以太网解决方案, 此方案具有较短的开发周期与较高的弹性, 而且能够增加稳定性与有效降低主 CPU 负担, 模块化的设计也便于以后系统的升级。主处理器采用 Altera 的 Cyclone IV 系列 FPGA 芯片 EP4CE6E22C8, Cyclone IV 系列是 Altera 的低成本 FPGA 系列, 采用经过优化的 60nm 低功耗工艺, 实现了低功耗、高性能和低成本的综合。系统硬件结构如图 6 所示。

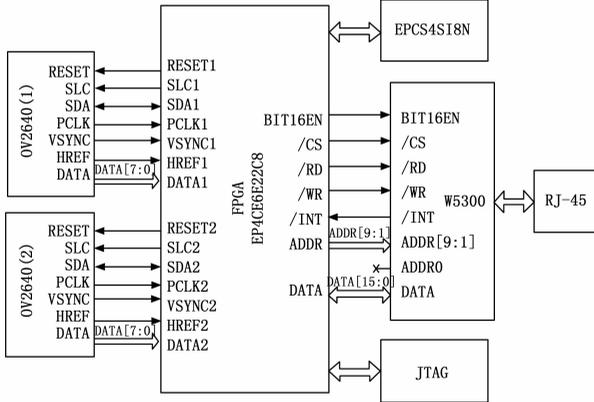


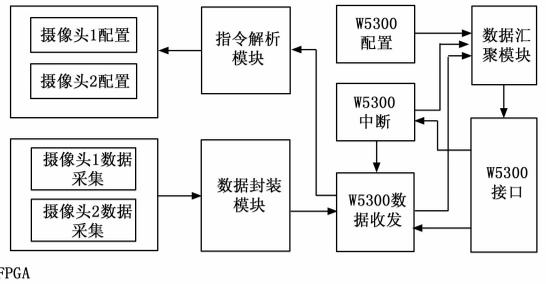
图 6 系统硬件结构

系统初次工作, 通过 JTAG 接口完成系统的配置, 此后系统上电由 EPCS4SI8N 完成系统的自动配置。

### 2.3 系统实现

FPGA 功能模块的实现框图如图 7 所示, 系统工作时, 由 W5300 配置模块完成对 W5300 的配置, 实现 TCP 协议的以太网通信, 然后 PC 上位机发送配置命令, 经以太网传输给 FPGA, FPGA 对配置命令进行解析并完成对两路 OV2640 摄像头的配置, OV2640 按照具体配置输出 JPEG 图像数据, 再由 FPGA 完成对图像数据的分片、封装处理, 经过处理的两路图像数据最终经以太网传输给上位机分别显示, 上位机端在对图像实时显示的同时可以随时发送控制命令, 并经指令解析模块解析, 完成暂停某路图像接收、改变图像输出分辨率、帧率等功能。

数据封装模块完成图像帧的分片、封装功能, 将采集到的原始图像帧数据转化为若干图像包文, 是实现基于图像分片封装包文的核心, 下面对该模块的实现进行说明。



FPGA

图 7 FPGA 功能模块实现框图

在 FPGA 中, 用两个 FIFO 分别对两路图像数据进行缓存, 具体实现时, 不定长数据封装方法的  $K$  和  $C$  的值以及 FIFO 的宽度、深度均以参数化定义, 这样可以很方便的调整数据封装包的格式。本系统实现时, 取  $K$  值为 128 Byte, 考虑到一定的数据突发因素, 取单个 FIFO 深度为 1 024、宽度为 10 (帧开始、结束各 1 bit, 图像数据 8 bit)。实现框图如图 8 所示。

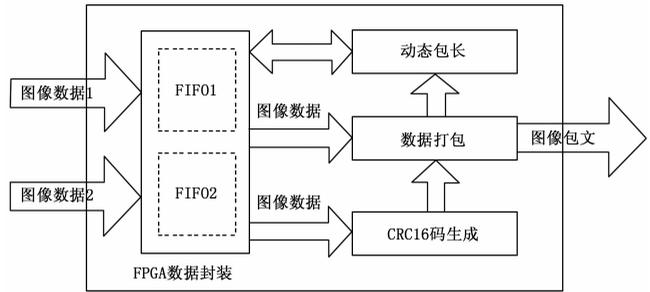


图 8 不定长数据封装方法 FPGA 实现框图

上述方法中, 数据缓存的读写两侧是相互独立的, 可以同时进行, 这符合图像数据随时到来的特点, 因此数据段打包不会影响到图像数据的传输速度。但须注意, 使用前述不定长数据封装的  $M$  是当前帧的数据总量, 而非缓存中有数据的总量, 因为图像数据是随时到来的, 若当前图像帧数据尚未封装完毕, 而下一帧图像又到来时, 缓存中将同时存在两帧的图像数据。

动态包长模块即是根据前述不定长数据封装算法实现。在 FPGA 中, 它依据数据封装模块是否空闲以及 FIFO 中当前图像帧的数据量产生读 FIFO 数据长度值, 因为系统有两个 FIFO, 实现时要根据具体 FIFO 中的数据量选择所读取的 FIFO, 若两个 FIFO 中的数据均满足取数据要求, 则对两个 FIFO 进行轮流选择。所读的 FIFO 以及读数据量确定后, FIFO 根据给定的长度值输出指定长度的图像数据; CRC16 码生成模块产生输出图像数据的 CRC16 校验码; 最终, 图像数据经数据封装模块添加相应的包头、包尾生成图像包文。

如图 9 为 SingalTap II 逻辑分析工具对某帧输出图像最后两个封装包文的实时波形抓取, 该图像帧结束标志 (img\_eop) 到来前, 包文长度 (pck\_cnt) 均为 256 Byte, 图像帧结束标志 (img\_eop) 到来时, 剩余当前帧数据段长度 (fifo\_num) 为 287 Byte, 在不定长数据打包方法下, 分两次发送完成, 先后两次所取图像数据量 (pck\_img\_num) 分别为 144、

143, 包文长度 (pck\_cnt) 字节数分别为 148、147。这样就完成了对一帧数据的完整分片、封装。

最后图像帧数据以图像包文为单位传输给 W5300 接口, 经以太网传输给上位机, 上位机端根据发送端的数据封装协议提取图像数据, 并对数据分片进行重组, 最后对重组的 JPEG 图像帧进行解码并实时显示, 完成了图像采集任务。

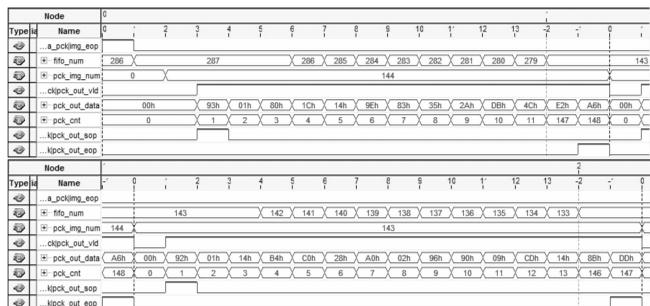


图 9 SingalTap II 实时波形抓取

### 3 结束语

本文所提出的 JPEG 图像采集方案, 整体硬件结构简单、实现方便, 大大缩短了项目开发周期, 同时, 在硬件处理速度与资源足够时, 本方案能够在不添加任何额外硬件的前提下实现摄像头的扩展。本文所提出的方法在基于 FPGA 的工业相

机项目中得到了应用, 实践证明, 本方案性能稳定, 能够满足具体应用环境的需求。

#### 参考文献:

[1] 王巧玉. 基于 FPGA 的网络视频监控系 [D]. 西安: 西安电子科技大学, 2011.

[2] 付 强, 夏靖波, 杨 军. 基于 FPGA 的多路图像采集系统的软件设计 [J]. 电子设计工程, 2011, 19 (3): 174-177.

[3] 牛彦明, 史忠科. 基于 DSP 和 FPGA 的多路图像信息提取系统设计 [J]. 弹箭与制导学报, 2007, 27 (5): 341-343, 346.

[4] 彭加进. 基于 JPEG 图像压缩的嵌入式视频采集处理系统 [D]. 南京: 河海大学, 2007.

[5] 张小琴. 基于 FPGA 的高速图像数据采集系统设计 [D]. 武汉: 武汉理工大学, 2010.

[6] 龚 涛. 基于 FPGA 的图像采集处理系统 [D]. 武汉: 华中科技大学, 2005.

[7] 范兴刚, 孙优贤. 以太网帧 [J]. 工业控制计算机, 2002, 15 (10): 29-31.

[8] 唐赛明. 基于 FPGA 的 JPEG 压缩编码的研究与实现 [D]. 长沙: 湖南大学, 2007.

[9] 张元伟, 刘彦隆. 基于 JPEG 标准的静态图像压缩算法研究 [J]. 电子设计工程, 2010, 18 (2): 78-80.

[10] 邢赛鹏, 平西建, 詹杰勇. JPEG 图像数据格式简明分析 [J]. 微计算机信息, 2005 (36): 166-168.

(上接第 168 页)

### 4 系统测试与结果分析

为了检验本文研制的网络数据记录器功能, 首先在地面实验室环境下与机载网络测试系统进行联试, 并进行时间授时和网络数据记录功能验证, 其联试结果表明在实验室环境下可很好的完成时间授时和网络数据记录功能。

其次, 该设备也安装在了飞机上进行长时间的飞行实验。对记录的数据进行卸载和丢包分析处理, 其数据分析和处理后的结果如图 6 所示 (图中左侧为数据记录盘在数据卸载计算机上的文件系统显示, 右侧用画线的方式数据进行丢包分析), 其最终结果显示记录数据安全可靠, 无数据丢包现象。

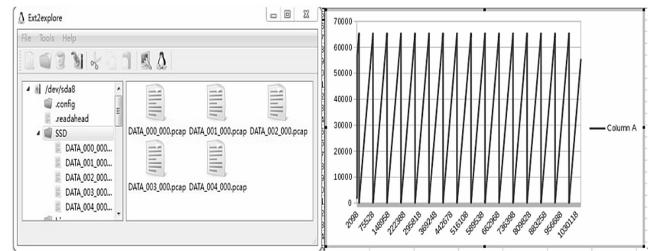


图 6 实验数据结果分析图

### 5 结束语

本文利用基于 X86 架构的工控主板和标准 SSD 固态硬盘的千兆网络数据记录器的研制成功, 不仅有效的解决了当前机载网络化测试系统中高速率, 大容量的网络数据记录问题; 而且由于可以使用市面通用工业级 SSD 固态硬盘简单改造成数

据记录介质, 极大地降低了记录器使用过程中的数据记录成本。该记录器研制成功后, 通过在多个型号飞机的飞行试验中的应用, 表明该设备安全可靠, 无数据丢包现象, 是机载网络化测试系统中对网络数据记录的一种理想设备。

#### 参考文献:

[1] 熊华钢, 周贵荣, 李 峰. 机载总线网络及其发展 [J]. 航空学报, 2006, 27 (6): 1135-1143.

[2] 戴卫兵, 王文丽, 网络技术在 ARJ21 试验测试中的应用 [J]. 测控技术, 2010, 29 (12): 42-47.

[3] 刘 明, 孙 科, 连 帅, 等. 基于动态测试的网络选择编程台设计与实现 [J]. 计算机测量与控制, 2013, 21 (9): 2385-2387.

[4] Akyildiz I F, Su W, Sankarasubramaniam Y, et al. Sensor networks: A survey [J]. Computer. Networks, 2002, 38 (4): 393-422.

[5] 刘 丹, 霍建华, 郭世伟. 新一代遥测网络系统及其传输组网方式研究分析 [J]. 计算机测量与控制, 2015, 23 (3): 1023-1025.

[6] iNET TmNS Architecture (Version 2008) [Z].

[7] iNET System Architecture (Version 2007) [Z].

[8] 吴 卫, 陈建军, 宋 虎. 基于 FPGA 的 IRIG-B 码解码器的实现 [J]. 雷达与对抗, 2009, 3 (37): 24-27.

[9] 郑海龙. 基于嵌入式的工业控制人机界面系统研究 [J]. 计算机测量与控制, 2015, 23 (30): 959-963.

[10] 李木国, 尹永洁, 刘于之, 等. 基于 PCIe 总线接口的 EtherCAT 从站网卡设计 [J]. 计算机测量与控制, 2015, 23 (3): 921-923.