

# 一种新型多功能信号源系统的设计

田晓丹<sup>1,2</sup>, 张会新<sup>1,2</sup>, 刘文怡<sup>1,2</sup>

(1. 中北大学 电子测试技术重点实验室, 太原 030051;

2. 中北大学 仪器科学与动态测试教育部重点实验室, 太原 030051)

**摘要:** 为适应航天领域遥测外系统的快速发展, 提出了一种新型多功能信号源系统的设计; 系统以 FPGA 为逻辑控制单元, 采用 PCI 总线接口实现了与上位机的通信, 同时结合 AD5628、AQY210 及 RS422 接口芯片稳定地输出了多路模拟信号、开关信号及一路 PCM 信号; 重点阐述了信号源系统硬件及软件设计中的关键技术; 试验结果表明, 该系统能够提供多种高精度、高可靠性的信号, 且工作性能稳定, 抗干扰能力强, 数据传输速率达到 40 Mbps, PCM 码率高达 983.04 kbps, 满足了系统设计的要求。

**关键词:** 信号源; PCI 总线; FPGA; PCM; AD5628

## Design of a New Multifunctional Signal Generator System

Tian Xiaodan<sup>1,2</sup>, Zhang Huixin<sup>1,2</sup>, Liu Wenyi<sup>1,2</sup>

(1. Science and Technology on Electronic Test & Measurement Laboratory, North University of China, Taiyuan 030051, China; 2. Key Laboratory of Instrumentation Science & Dynamic Measurement (North University of China),

Ministry of Education, Taiyuan 030051, China)

**Abstract:** In order to meet the rapid development of telemetry system in the aerospace fields, this paper presents the design of a new multifunctional signal generator. The system uses FPGA as the logical control unit, and uses PCI bus interface to achieve the communication between the IPC and the system. FPGAs are combined with AD5628, AQY210 and RS422 interface chips to produce many analog signals, switch signals and a PCM signal. This paper chiefly states the key techniques in the hardware and software design of the system. The test results show that the system stably provides a variety of high-precision and high-reliability signals and its anti-interference ability is strong. Data transmission rate can reach 40Mbps and PCM code rate is up to 983.04 kbps, which meet the demands of the design.

**Keywords:** signal generator; PCI Bus; FPGA; PCM; AD5628

## 0 引言

遥测外系统是各种导弹、运载火箭的重要组成部分, 用以获取可信、全面的飞行信息。而导弹和运载火箭在研制和测试过程中需要有设备模拟遥测外系统的各种控制和测量参数, 这对于提高整个系统的研制效率以及保证各子系统性能的可靠性非常重要<sup>[1]</sup>。鉴于以上需求, 提出了一种能够模拟多种控制及测量参数的新型信号源系统的设计。

## 1 系统总体设计

系统采用模块化设计思想, 各模块以 FPGA 芯片 XC3S400-PQ208 为核心, 设计实现了一种标准化、多功能、可扩展的信号源系统。组成框图如图 1 所示, 包括 PCI 总线接口模块、背板、模拟信号源模块、开关量模块、数字量模块。

信号源系统功能的实现过程为: 上位机通过 PCI 总线将 32 位数据信息传送给 PCI9054, 再经过 FPGA 将 32 位数据打包为 40 位命令数据包, 通过光口转发给背板, 背板解析接收到的数据包, 得到执行命令字的对应的板卡号, 并将命令字转发至下游的各功能模块。根据收到的命令字, 模拟量模块输出

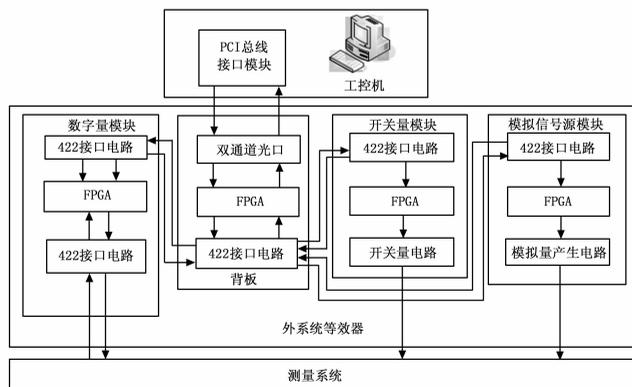


图 1 系统构成框图

48 路  $-10 \sim 10$  V 范围的直流模拟量, 开关量模块输出 64 路开关指令信号, 数字量模块发送 1 路 PCM 信号, 供测量系统使用。

## 2 各模块硬件设计

### 2.1 PCI 总线接口模块

目前在自动测试领域, 计算机与测试设备之间的通信接口常采用 USB 接口、以太网接口<sup>[2]</sup>和 PCI 总线。由于使用 USB 接口传输数据经常会出现掉线的现象, 基于以太网接口的数据传输又容易受外界干扰, 而基于 PCI 总线的传输过具有数据

收稿日期: 2014-07-18; 修回日期: 2014-09-18。

基金项目: 国家自然科学基金(61335008)。

作者简介: 田晓丹(1991-), 女, 山西省人, 在读硕士研究生, 主要从事电路与系统方向的研究。

稳定快速的特点。因此选用 PCI 总线, 并且采用通用接口芯片 PCI9054 实现上位机与 FPGA 之间指令信号的传递以及状态信息的回读, 其工作模式为 C 模式, 数据传输方式为从模式<sup>[3]</sup>。

PCI9054 提供了三种物理总线接口: PCI 总线接口、LOCAL 总线接口和串行 EEPROM 接口。EEPROM 每次上电后, PCI9054 都会自动读取其中的数据进行配置, FPGA 作为逻辑控制器件用来控制 PCI9054 实现功能, 其内部 FIFO 及扩展的外部 FIFO 起缓冲数据的作用, 用于匹配数据传输速率。40 MHz 晶振用以保证 FPGA 和 PCI9054 的时序同步。

根据选择 EEPROM 的两个要求<sup>[4]</sup>, 选用具有 2 K 位电可擦除的 ROM 芯片 93LC56。使用时, 将 93LC56 的 4 个引脚 DI、DO、SK、CS 分别与 PCI9054 的 4 个引脚 EEDI、EEDO、EESK、EECS 对应相连。因为需要对串行 EEPROM 进行写操作, 串行 EEPROM 需处于可编程而且非保护状态, 所以 PE 需通过 10 kΩ 的电阻上拉, 而 PRE 需通过 10 kΩ 的电阻下拉。

### 2.2 模拟信号源模块

模拟信号源模块设计输出 48 路直流模拟信号, 硬件设计主要包括隔离电路、D/A 转换电路、偏置电路及放大电路。

硬件组成框图如图 2 所示, 模拟信号源模块通过 RS422 接口接收背板转发来的命令, 经 FPGA 解析得到所要转换的通道及数字量信息, 为了避免模拟信号与后续数字信号间的串扰, 使用数字隔离芯片 ADuM1400 进行隔离。隔离后的数字量经 D/A 转换芯片 AD5628 产生 0~5 V 模拟量。为实现 -10~10 V 范围的直流模拟量输出, 需利用偏置电路输出的 2.5 V 使模拟量产生 2.5 V 的负偏移, 即得到 -2.5~2.5 V 的模拟量, 最后经过放大为 5 的标准放大电路, 提供给测量系统的模拟量范围为 -12.5~12.5 V, 包含了一 -10~10 V。

AD5628 无需使用模拟开关, 而是通过刷新 FPGA 内部寄存器来实现 8 个通道的模拟量输出, 同时自带的锁存功能可避免因通道切换引起的串扰。设计中使用 AD5628 的片内 2.5 V 基准电压源, 但上电时默认无效, 需通过修改输入 AD5628 的 DIN 引脚的串行数据来设置。

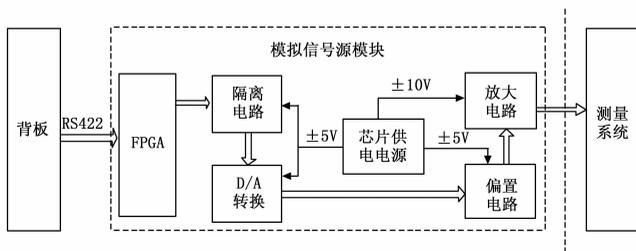


图 2 模拟信号源模块硬件框图

### 2.3 开关量模块

在遥测系统中, 开关量通常是直接从其它箭载单机设备以电平方式传输给遥测系统的控制命令或者是某些状态信息。

为了在同一电路实现 15 V 带电、5 V 带电和不带电开关量信号的多种接法, 专门设计了一种小型电阻配置网络来选择, 如图 3 所示。当光耦继电器 AQY210 的管脚 1 和 2 之间有电流流过时, 管脚 4 和 3 导通<sup>[5]</sup>。当需要输出 15 V 开关量时, 用电阻将电阻配置网络的 2、3 端和 5、6 端分别焊在一起; 而需要输出 5 V 开关量时, 用电阻将 3、4 端和 2、1 端分别焊在一起。

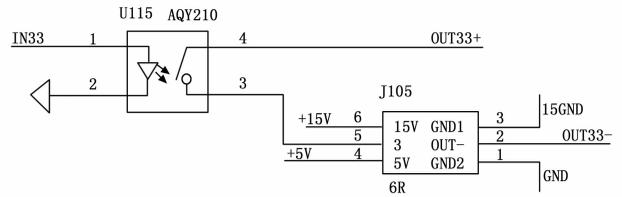


图 3 开关量模块电路图

### 2.4 数字量模块

为了实现 RS422 遥测 PCM 信号的可靠发送, 测量系统需向信号源系统提供 1 路码同步信号和 1 路字同步信号, 而信号源系统的数字量模块只需在码同步及字同步的上升沿, 将 PCM 信号按字节发送出去。设计的码同步波特率范围在 245.76~983.04 kbps 之间, PCM 数据的容量为 48 kbps, 即每秒可以发送 3 k 个字节。该模块采用了 RS422 传输的常用芯片 DS26C31TM 和 DS26C32ATM, 其中 DS26C32ATM 接入端需端接 100 欧终端匹配电阻, 消除反射。

## 3 软件设计

### 3.1 PCI9054 时序逻辑设计

PCI9054 通过本地总线与外围设备进行通信, 它提供 2 种访问方式, 即单周期访问和突发访问<sup>[6]</sup>。该设计中 PCI9054 采用单周期方式访问本地总线, 并使用状态机实现 FPGA 对 PCI9054 的时序控制。在图 4 所示的状态图中, 6 个状态分别表示: 状态 0 为空闲状态; 状态 1 为总线保持状态; 状态 2 为启动总线读写操作状态; 状态 3 为进行总线读操作状态; 状态 4 为进行总线写操作状态; 状态 5 为总线操作完成状态。

FPGA 与 PCI9054 的数据传输流程具体描述如下: 上位机通过 PCI9054 与本地总线的通信是采用握手的方式建立的, 即上位机通过将 L\_HOLD 信号置 1 向本地总线发送请求, 申请占用本地总线, 而 PCI 总线接口模块中的 FPGA 通过将 L\_HOLD\_A 信号置 1 对该请求进行应答。因此当 FPGA 检测到 L\_HOLD 信号为 1 时, 从状态 0 跳转到状态 1, 此时 L\_HOLD\_A 信号置 1, 否则在状态 0 等待; 然后检测 ADS 信号, 若为 0, 则表示需要访问本地空间进行数据传输, 否则在状态 1 等待; 接着判断 LWR 信号, 若为 0, 则跳转到状态 3 进行总线读操作, 此时 READY 信号置 0, 表示数据有效, 若为 1, 则跳转到状态 4 进行总线写操作, 同样 READY 信号也置 0; 在状态 3 和状态 4 时分别判断 BLAST 信号, 若为 0, 则跳转到状态 5, 表示单周期总线读写操作完成。

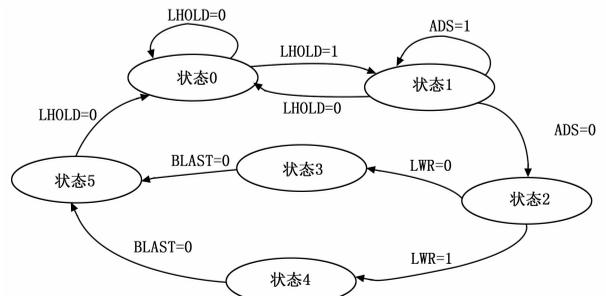


图 4 PCI9054 的时序控制状态图

### 3.2 PCM 数据发送时序设计

模拟信号源系统采用 RS422 电平协议向测量系统发送遥

测信号。当信号源系统接收到测量系统发送来的字同步信号和码同步信号的上升沿时，开始发送遥测 PCM 信号，每接收到一个码同步的上升沿时发送一位，发送的数据以字节为单位，高位在前，低位在后。同时为了使数据的接收准确可靠，测量系统应在字同步上升沿之后的第一个码同步的下降沿开始串行接收 PCM 数据<sup>[7]</sup>。

为了增加系统测试可靠性，产生的 PCM 码流帧格式设定为帧头 (EB90)、字节内容、帧长度及帧尾 (146F)，并且字节内容可以选择发送递增数模式或固定数模式，以使用户产生所需要的 PCM 码流，还易于检验数据是否正确。

根据 PCM 码流帧格式要求，编写本模块程序时设置了五个寄存器：帧头寄存器、帧尾寄存器、帧长度寄存器、发送模式寄存器以及启动停止命令寄存器，分别用来存放相应的字节内容，并按列表 1 中的字节顺序依次发送出去。发送每一个字节的 PCM 数据的流程图如图 5 所示。考虑到实际发送过程中字同步和码同步的上升沿几乎不可能同时到来，如果按照图 5 左边的流程 (流程 1) 执行发送，势必会造成丢数。经改进后决定采用图 5 右边的发送流程 (流程 2)，在单元选中的上升沿发送最高位数据的同时通过判断移位脉冲电平的当前值和前刻值，就可以得出当前时刻在单元选中信号的上升沿到来时，移位脉冲的上升沿是否已经到来。

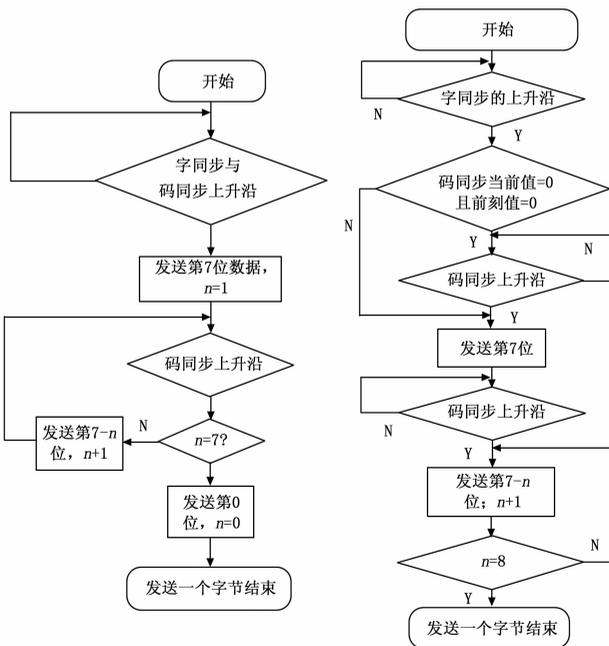


图 5 发送 PCM 数据流程图

### 4 实验结果

图 6 (a) 和图 6 (b) 分别为系统模拟信号及开关信号实测波形，可以看出，输出信号的波形平滑，误差范围为 ±100 mV，与设计相符。

验证数字量模块设计的合理性时，使用信号源系统上的另外一个数字量模块来产生字同步和码同步信号，同时将产生的 RS422 遥测 PCM 数据接收回来，并且实时通过上位机软件显示。为了对比 3.2 节中提到的两种 RS422 遥测数据发送流程的不同效果，令接收遥测数据的数字量模块产生两种不同的字同步与码同步信号：一种是两者的上升沿同时产生，另一种是

将个别的码同步信号向后延时，以达到实际传输过程中，由于线路的传输延时而导致的字同步和码同步上升沿不能同时到来的效果。两种情况下上位机软件接收到的数据如图 6 (c) 和 6 (d) 所示。

从图中可以看出，流程 2 接收无误，数据中有帧头 EB90、帧尾 146F、字节内容为 00~F7 的循环数。而流程 1 出现了误码，本应是“11 12 13 14”的地方变成了“11 12 27 14”。27 的二进制码为 0010 0111，13 的二进制码为 0001 0011，这说明接收方没有接收到 13 的最高位，而是从其次高位开始接收。这样在最后一个码同步信号的下降沿时，系统已经停止发送数据，数据线上只是保持着最后一位发送的数据‘1’。因此，本应接收的 13，被接收成了 27。

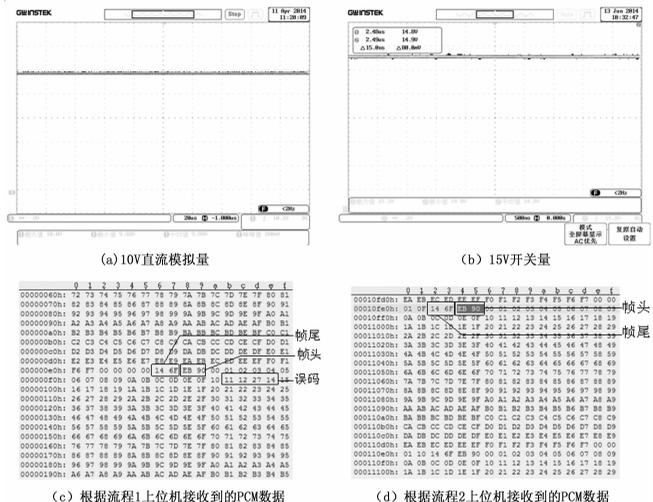


图 6 实测结果

### 5 结束语

本文采用模块化、通用化思想，提出了一种新型多功能信号源系统的设计方案，在实现功能的基础上使设计具有弹性、留有裕量，以备对系统进行升级。通过自行搭建的验证系统验证，并和真实的测量系统联试，结果证明本系统工作稳定，完全满足工业现场的要求。本系统已成功应用于某型号航天器遥测设备的地面测试系统。

### 参考文献：

- [1] 侯钰龙. 一体化综合测试台设计与实现 [D]. 太原：中北大学，2012.
- [2] 陈嫣然，张会新，郑燕露. 基于以太网的高精度测试系统设计 [J]. 自动化与仪表，2012，28 (2)：35-36.
- [3] 安冬冬，刘文怡，鄧振周. 基于 PCI9054 从模式的数据采集卡设计与应用 [J]. 计算机测量与控制，2010，18 (10)：2439-2440.
- [4] 陈有信，黄发钧，张俊. 基于 PCI9054 的接口卡 [J]. 电子设计工程，2010，18 (7)：41-44.
- [5] 陈海洲，叶勇，沈三民. 一种测量系统等效器的设计 [J]. 计算机测量与控制，2012，20 (5)：1414-1416.
- [6] 张会新，陈嫣然，郑燕露. 基于 PCI9054 的通信卡设计 [J]. 电视技术，2012，36 (5)：33-34.
- [7] 于丽娜. 某数据记录装置地面测试设备的设计与实现 [D]. 太原：中北大学，2012.