

基于三模冗余设计的低成本高可信 微纳通用计算机

何 健, 张旭光, 刘凯俊, 邱 源, 王 豪

(上海航天电子技术研究所, 上海 201109)

摘要: 引入商用现货技术成为微纳卫星设计的发展趋势; 针对微纳卫星电子系统低成本、小型化、高可靠的应用发展需求, 分析对比国内外微纳卫星星载计算机设计特点, 提出一种基于三模冗余设计的低成本、高可信微纳通用计算机体系架构, 利用接口标准化、软件分层化设计和三模冗余、硬件看门狗等加固设计, 构建了一套通用、稳定、可靠的电子系统, 并展望了其在科学实验与新技术演示验证、分布式空间系统、军事等方面良好的应用前景。

关键词: 微纳卫星; 星载计算机; 三模冗余; 商用现货

Low-cost and High-reliability Universal Nano-OBC Based on TMR

He Jian, Zhang Xuguang, Liu Kaijun, Qiu Yuan, Wang Hao

(Shanghai Aerospace Electronic Technology Institute, Shanghai 201109, China)

Abstract: The introduction of commercial off-the-shelf (COTS) technology into micro-nano satellite design becomes a development trend. In view of low cost, miniaturization and high reliable application development needs of micro-nano satellite electronic system, the design features of micro-nano satellite's on-board computer (OBC) are compared both at home and abroad. A low cost and high reliable micro-nano universal OBC architecture based on the triple modular redundancy (TMR) is put forward. Using standard interface, layered software and TMR, hardware watchdog design, a kind of general, stable and reliable electronic system is designed and its good application prospect in the scientific experiment and new technologies demonstration, distributed space systems and military is discussed.

Keywords: micro-nano satellite; on-board computer; triple modular redundancy; COTS

0 引言

随着航天技术的不断发展与创新, 成千上万个微纳卫星集群作业、星间组网等全新空间应用模式^[1]使宇航电子系统走向综合化成为航天产品应用的发展方向。为满足未来应用需求, 微纳卫星星载计算机已借助工业领域商用现货 (COTS) 及相对成熟的开发工具与航天高可靠开发经验结合, 将整星星务管理、姿轨控、遥测遥控、数传基带处理、火工品驱动和数字配电管理等功能集成在单板计算机实现^[2]。这种设计思路和方法可极大提升产品性能、集成度, 减小产品体积、功耗, 降低研制成本, 并缩短研制周期, 成为未来发展趋势。

电子系统集成度随着集成电路技术的进步显著提高, 但同时电子系统出现故障的可能性也随之增加^[3]。COTS 器件本身抗单粒子翻转 (SEU) 能力较弱, 也使得基于该类器件设计的星载计算机容易出现故障。常用的加固设计有软、硬件冗余容错技术^[4], 如硬件方面的高等级元器件选用, 模块级、系统级的硬件冗余技术和屏蔽技术, 硬件看门狗设计等; 软件方面的重复执行指令^[5]、回滚操作和针对数据流的软错误纠正^[6]等。

低成本、小型化、高可信是微纳卫星电子系统的设计目标。为此, 本文分析国内外微纳卫星发展趋势及星载计算机体系架构特点, 提出一种基于三模冗余 (TMR) 设计的低成本、

高可信微纳通用计算机体系架构, 通过核心部组件的三模冗余及硬件看门狗等硬件加固方法来提高系统可靠性, 并探讨其应用前景。

1 国内外微纳卫星星载计算机体系架构分析

微纳卫星^[1]从概念产生到如今得到大力发展已有十几年了。据初步估计, 目前全球约有 60~70 所大学和研究机构, 包括美国波音公司空间研究中心、美国国家航空航天局 (NASA) 艾姆斯研究中心等都加入到微纳卫星开发研究行列中。

随着航天技术的发展以及工业领域微电子技术、MEMS 技术的日臻完善, 微纳卫星电子系统在 COTS 器件应用、功能集成度、高性能处理器 (CPU)、标准化等 4 个方面取得显著成效。

1.1 COT 器件应用方面

在设计和制造微纳卫星的过程中, 学术界和工业界普遍大量使用 COTS 器件和开源软硬件以降低成本, 如 NanoSatisfi 使用工业界成熟的开源 Arduino 开发板和开源软件来处理卫星载荷, 美国海军科学实验室使用 COTS 太阳能板来进行光电转换等。国防科大 2012 年 5 月研制并发射的天拓一号技术试验卫星 90% 以上元器件采用 COTS 器件筛选和加固, 已在太空遨游一年多, 先后完成多项科学实验, 目前在轨运行良好。

使用微机电 (MEMS) 技术提高元器件功能密度, 利用 COTS 器件^[7]降低成本等成为未来微纳卫星的主要发展方向^[8]。

虽然 COTS 器件在太空环境中容易受到宇宙射线的影响

收稿日期: 2014-12-26; 修回日期: 2015-04-07。

作者简介: 何 健 (1982-), 男, 安徽蚌埠人, 博士生, 工程师, 主要从事星载计算机设计方向的研究。

进而影响纳卫星的寿命, 但是只要通过合理的抗辐射机制, 如三模冗余、抗辐射罩、抗辐射半导体工艺等, 就可以使微纳卫星的工作稳定性和寿命极大提高。

1.2 功能集成度方面

与传统大卫星相比, 微纳星载计算机系统功能集成度已大大提升, 用单板计算机实现多种功能的集成, 如法国 Proteus 微型卫星平台的数据处理单元 (DHU) 集星务管理、固态存储、GPS 接收机、遥控遥测、数传等功能于一体, 其内部组成如图 1 所示。

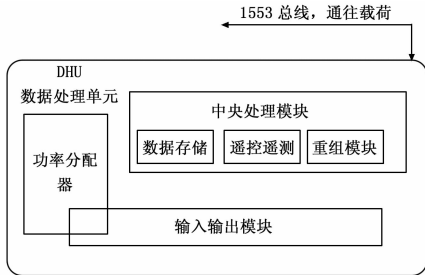


图 1 Proteus 平台 DHU 组成框图

Pumpkin 公司著名的 CubeSat 综合电子系统单板集成星务管理、测控通信、固态存储、总线管理和对外接口控制等功能, 其内部组成如图 2 所示。

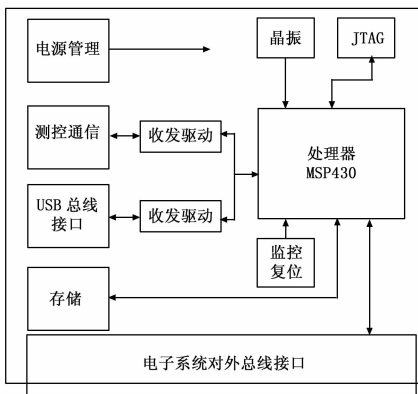


图 2 CubeSat 综合电子系统组成框图

1.3 高性能 CPU 方面

微纳星载计算机用核心 CPU 种类繁多, 性能高低不一, 呈现多样化方向发展。如 Proteus 平台的 DHU 基于成熟的 16 位 MA31750 进行设计, 处理能力为 3MIPS; CubeSat 平台以 TI 公司的超低功耗 16 位 RSIC 架构的 MSP430 单片机为核心进行设计, 运行模式时的电流仅为 $160 \mu\text{A} / \text{MHz}$; 萨瑞大学研制的两款微纳通用星载计算机—OBC695 和 OBC750, 分别基于 32 位 SPARC V7 架构的 TSC695 和高性能 32 位 RSIC 架构的 PowerPC 为核心进行设计, 处理能力分别为 11 MIPS 和 200 MIPS。

1.4 标准化方面

CubeSat 技术^[9]是目前微纳卫星设计的主流技术之一, 卫星采用标准模块化设计, 模块尺寸为 $10 \text{ cm} \times 10 \text{ cm}$, 卫星设计标准体积为 $10 \text{ cm} \times 10 \text{ cm} \times 10 \text{ cm}$, 质量为 1 kg (如图 3 所示)。标准化的模块设计易于功能扩展, 可维修性强。

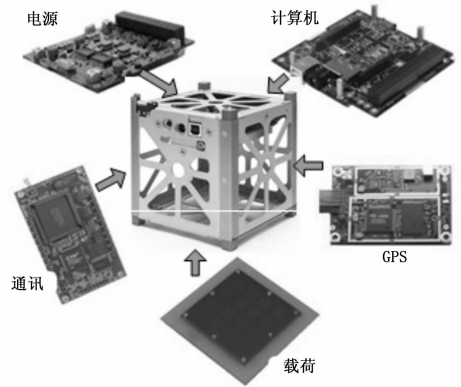


图 3 1U 标准的 CubeSat 卫星

2 基于三模冗余的低成本高可信微纳通用计算机

2.1 系统架构设计

根据微纳卫星未来的应用发展需求, 基于 COTS 器件, 设计了一种基于三模冗余的低成本、高可信单板式微纳通用计算机系统架构, 代替传统意义上基于多块印制板的星载计算机设计方案, 如图 4 所示。

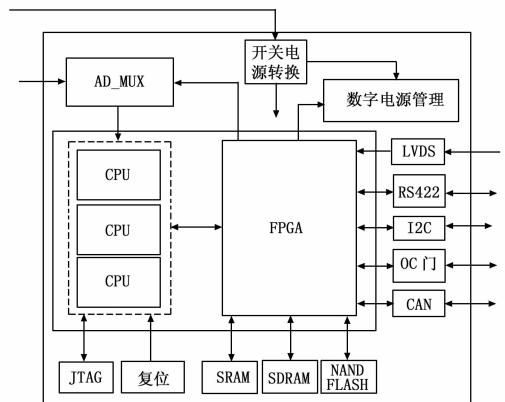


图 4 基于三模冗余的低成本微纳通用计算机系统架构框图

该微纳通用计算机设计标准尺寸为 $19 \text{ cm} \times 10 \text{ cm}$, 以高性能、低功耗的工业级 ARM 为控制核心, 通过 FPGA 协助 CPU 完成外围接口设备的控制, 大大提高了硬件平台的灵活性和扩展性。系统集成星务管理、姿轨控、测控、数传基带处理、热控、火工品驱动、数字电源管理等功能, 并实现 CAN 总线统一管理, 同时保证系统具有对自身程序和数据的管理与监控, 为卫星系统软件运行提供硬件平台。通过统一 CAN 总线实现上行遥控下行遥测信息的传递。

2.1.1 核心 CPU

CPU 选用 ST 公司 32 位 ASIC 架构的 ARM 处理器—STM32F417, 内部集成 Cortex—M4 内核, 工作频率最高 168MHz, 处理能力达到 210MIPS; 内部 1MB 的 flash 和 196KB 的 SRAM, 内部 1MB 的 flash 和 196KB 的 SRAM, 同时提供丰富的片上资源 (12 位精度的 AD 转换)、外部通讯接口 (如 I²C、SPI、UART) 和外部存储控制功能。

2.1.2 高性能 FPGA

为了增强系统灵活扩展性, 选用 ACTEL 公司高性能 Flash 型三百万门级 FPGA—A3PE3000 协助 CPU 完成外围接口电路的控制与通信。片内自带 1 kbit 的 flash ROM 空间, 可

多次擦除在系统可编程，掉电后数据不丢失；不同的封装形式最高可达 620 个通用输入输出脚；带有可调的 4608bit 双端口 SRAM 和 FIFO，为快速灵活开发提供强大支持。

2.1.3 存储空间

外置 2 Mbit 的 SRAM 和 512 Mbit 的 SDRAM 作为外部存储空间，为程序和数据存储提供更多容量扩展。选用两片非易失性 Flash 存储芯片作为固态存储器，每片容量为 2 G × 8 bit，提供有效载荷信息存储空间。

2.1.4 高集成器件

采用高集成电路提高系统集成度，减少器件数量，降低可靠性风险。采用七通道集成三极管阵列芯片 ULN2003，一方面用于 OC 门脉冲输出，另一方面用于控制配电模块的开关功能；四通道通信驱动芯片 DS26LV31/32；32 通道的多路开关芯片 ADG732；两路集成 MOS 管阵列完成数字电源管理。

2.1.5 对外接口

根据接口功能划分，该通用计算机对外接口主要包括串行通信接口、遥测及指令 & 总线及测试接口、电源与直供电接口、控制供电接口共 4 种，可为用户提供一次电源输入输出接口、一/二级控制供电和 5 V、12 V 控制供电接口、RS422 通讯、LVDS 接收、OC 指令输入输出、CAN 总线接口、I2C 总线接口、AD 采集通道接口、看门狗准禁接口和地面测试接口等，如图 5 所示。

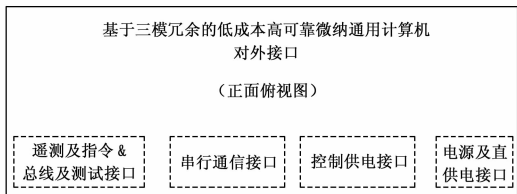


图 5 通用计算机对外接口示意图

2.2 底层驱动管理

在软件设计上，采用软件分层架构设计思想，将整星软件分成应用层软件、管理层软件和驱动层软件（如图 6 所示），通过预先定义的标准接口协议进行通讯。

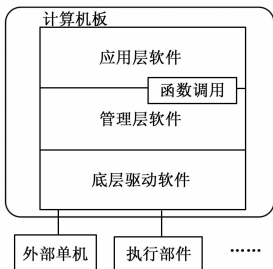


图 6 通用计算机软件架构

底层驱动软件实现计算机底层硬件接口的驱动和管理，通过标准函数库 LibFun 为系统用户二次开发提供透明调用，便于用户使用。标准函数库包括 ADFun ()、CANFun ()、OpenComm ()、ReadComm ()、WriteComm ()、PowerCtlFun () 等接口函数。

管理层移植 eCOS 操作系统，实现任务调度和管理。

2.3 可靠性设计

2.3.1 三模冗余设计

在可靠性设计方面，该通用计算机主要采用部组件级冗余

设计，即采用 3 个 CPU 进行热冗余备份，通过 FPGA 完成仲裁，信息通过高速 SPI 口实现信息交互。三模冗余设计方案如图 7 所示。

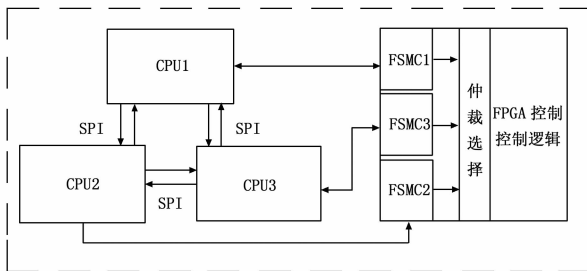


图 7 三模冗余设计方案

如图 7 所示，CPU1、CPU2 和 CPU3 通过 SPI 总线进行相互通信。所选 CPU 支持的 SPI 最高速率可以达到 37.5 Mbits/s，传输 8 字节的协议只需要 3.14 μs，满足三机信息交互的要求。每个 CPU 内部 SPI 数据冗余交换区包括 RAM 块 CRC 校验值、关键寄存器、当前优先级状态和本机状态评分共四部分信息，如图 8 所示。

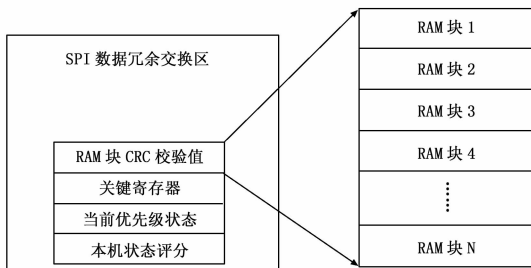


图 8 SPI 数据冗余交换区信息

FPGA 每次收到 CPU 的最新状态信息后进行更新。仲裁选择模块根据 3 个 SPI 数据冗余交换区的信息进行三取二判决，将判决结果告知各 CPU。各 CPU 依据判决结果判断自己是否当班。

2.3.2 硬件看门狗

在通用计算机内部设计硬件看门狗电路，防止功能错误、看门狗咬狗或软件运行跑飞。当主机功能正常时，看门狗喂狗正常；当功能错误，看门狗咬狗或软件跑飞等导致主机异常时，产生看门狗复位信号。当主机在一小时内检测到超过两次的看门狗复位发生时，将发出切机指令。

2.3.3 抗闩锁保护电阻

各关键器件采用独立供电，保证关键器件工作不受其它器件影响，并在供电端加限流电阻以避免出现闩锁效应烧毁元器件，保证系统可通过断电重启以恢复正常工作。

2.4 系统特点

系统特点可总结如下：

- 1) 超高性能、超低功耗、超可靠，支持 eCOS 等操作系统，便于系统应用开发，适用于多领域控制系统；
- 2) 星上统一 CAN 总线、RS422 总线接口形式和标准通讯协议规范，简化接口类型，提高系统效率；
- 3) 高功能密度器件减少器件使用种类和数量，提高系统集成度；

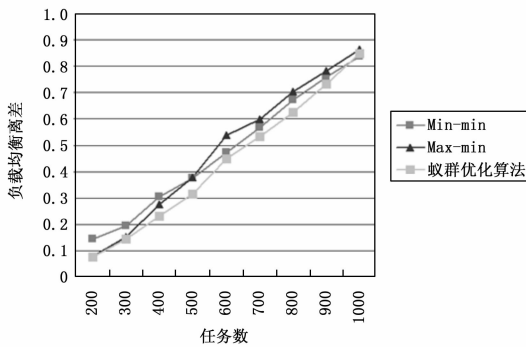


图 4 负载均衡偏差对比

调度的执行效率，缩短了任务执行时间，适合应用于大规模计算任务的云计算环境下资源调度。

4 结论

针对资源调度策略，本文构建了资源评价模型，提出了一种蚁群优化算法实现对虚拟资源的高效调度，在仿真平台上通过重新编写实体类，搭建仿真环境对基于蚁群优化算法的资源调度策略进行仿真实验，并通过与传统最小负载优先调度算法、轮转调度算法的对比表明该策略在任务执行效率和负载均

衡度方面具有较好表现。

参考文献:

[1] 王 鹏. 走进云计算出版社 [M]. 北京: 人民邮电出版社, 2009.
 [2] MaoZhenLi M B. 网格计算核心技术 [M]. 王相林, 张善卿, 王景丽译, 北京: 清华大学出版社, 2006.
 [3] 方 巍, 文学志, 潘吴斌, 等. 云计算概念, 技术及应用研究综述 [J]. 南京信息工程大学学报(自然科学版), 2012, 8: 28-28.
 [4] 王永贵, 韩端莲. 基于改进蚁群算法的云环境任务调度研究 [J]. 计算机测量与控制, 2011, 19 (5): 1203-1204.
 [5] 华夏渝, 郑 骏, 胡文心. 基于云计算环境的蚁群优化计算资源分配算法 [J]. 华东师范大学学报: 自然科学版, 2010, 1 (1): 127-134.
 [6] 李锋华. 基于蚁群算法的云计算资源负载均衡调度算法研究 [D]. 昆明: 云南大学, 2013.
 [7] 史恒亮, 白光一, 唐振民, 等. 基于蚁群优化算法的云数据库动态路径规划 [J]. 计算机科学, 2010, 37 (5): 143-145.
 [8] 田文洪, 赵 勇. 数据中心资源优化调度: 理论与实践 [J]. 计算机安全, 2014 (3): 56.
 [9] 刘 波, 刘青凤. 基于 QoS 和效用的云计算资源调度模型 [J]. 计算机测量与控制, 2014 (3): 56.
 [10] 张 牧. 云计算和多维 QoS 环境中基于蚁群优化算法在虚拟机资源负载均衡问题中的研究 [J]. 计算机科学, 2013, 40 (11A): 60-62.

(上接第 2558 页)

4) 基于 COTS 器件开发, 有效降低研制成本, 缩短研制周期。

3 应用前景

基于三模冗余的低成本高可信微纳通用计算机易于实现标准化、模块化, 易于技术更新, 研制周期短, 经济成本低, 可应用于空间科学实验与新技术演示验证、分布式空间系统^[10]及空间安全与快速侦察等应用领域。

3.1 空间科学实验与新技术演示验证

基于三模冗余的低成本高可信微纳通用计算机采用成熟的 COTS 器件设计, 研制周期短、成本低、设计约束限制较小, 支持和大量的设计新概念、新方法; 提高广大航天爱好者的广泛参与度。

同时也可充分利用先进的微电子技术、MEMS 技术、FP-GA 技术、片上系统技术和集成技术等进行太空演示验证, 大大提高系统的可靠性和卫星功能密度, 减少卫星体积、重量、功耗以及研制成本。

3.2 分布式空间任务应用

基于该微纳通用计算机搭建的微纳卫星体积小、特点突出, 可以搭载成百上千颗一次发射, 通过星间组网通信、编队飞行共同完成空间环境的科学测量、空间碎片监测等分布式空间任务; 也可在太空中部署成毯状或者伞状星云, 利用星座和集群特点实现分布式空间天线功能, 增强通信链路通信能力, 可用来探测宇宙、进行地球观测研究时作为通信系统。

3.3 空间安全与快速侦察应用

由于体积小、重量轻、成本低的特点以及批生产和快速研发部署等能力, 使其组装的微纳卫星具有隐蔽性强、空间生产能力强、系统可重组和再生能力强等优势, 难以追踪和摧毁, 可用于海上目标侦察、多幅低分辨率高清成像、敌方局部区域探测, 特别适合于执行空间安全任务, 在空间军事应用上具有很好的前景。

4 结论

本文针对微纳卫星应用发展需求, 基于 COTS 器件, 提出了一种基于三模冗余的低成本高可信微纳通用计算机体系架构, 通过三模冗余设计、硬件看门狗、看门锁电阻设计等硬件加固设计增强系统可靠性, 利用硬件接口标准化、软件分层化提高系统通用性, 使其在科学实验与新技术演示验证、分布式空间系统、军事等方面具有良好的应用前景。

参考文献:

[1] 林来兴. 立方体星的技术发展和应用前景 [J]. 航天器工程, 2013 (6): 90-98.
 [2] He J, Qiu Y. COTS-Based On-Board Computer Design and Reliability Study [A]. 2013 the 5th ICAT [C]. 2013.
 [3] 傅忠传, 陈红松, 崔 刚, 等. 处理器容错技术研究及展望 [J]. 计算机研究与发展, 2007, 44 (1): 154-160.
 [4] 王 挥, 潘海燕, 沙李鹏. 嵌入式星载计算机故障注入系统 [J]. 计算机测量与控制, 2011, 19 (10): 2335-2336.
 [5] OhN, Shriven P, McCluskeyE. Error detection by duplicated instructions in super scalar processors [J]. IEEE Transactions on Reliability, 2002, 51 (1): 63-75.
 [6] 李爱国, 洪 炳, 王 司. 一种星载计算机数据流软故障纠正算法 [J]. 宇航学报, 2007, 28 (4): 284-288.
 [7] 李军予. 立方体纳卫星的发展及其启示 [J]. 航天器工程, 2012 (6): 80-87.
 [8] Lai A. Space-ready, Radiation Tolerant Processor Modules: A COTS Technology Strategy, Military Embedded Systems Resource Guide [Z].
 [9] Lee S, Toorian A, Munakata R, et al. CubeSat design specification [S]. Oklahoma: C. P. S. University, 2009.
 [10] 苏瑞丰, 张科科, 宋海伟. 甚小型卫星发展综述 [J]. 航天器工程, 2013, 22 (6): 104-111.