

# 基于 SOPC 的微型无人机构容错飞行控制平台设计

张小林<sup>1</sup>, 李海生<sup>2</sup>, 原丹丹<sup>2</sup>

(1. 西北工业大学 第 365 所, 西安 710065; 2. 西北工业大学 电子信息学院, 西安 710072)

**摘要:** 针对微型无人机的高可靠性和微型化要求, 将可编程片上系统 (SOPC) 技术和容错技术相结合, 设计出一套双余度容错飞行控制平台; 从容错方案的选取到硬件和软件的实现给出了具体实施方案, 并对同步技术、故障诊断与定位、动态重构与隔离等关键技术进行了研究; 经过仿真验证和试验表明, 该方案设计合理, 系统平台不仅可以实现无人机飞行控制的基本功能, 而且具有很高的集成度和灵活性, 并且满足一次故障安全。

**关键词:** 无人机; 飞行控制; 可编程片上系统; 容错

## Flight Control Platform Design for Small UAV Based on SOPC

Zhang Xiaolin<sup>1</sup>, Li Haisheng<sup>2</sup>, Yuan Dandan<sup>2</sup>

(1. Research Institute of 365, Northwestern Polytechnical University, Xi'an 710065, China;

2. Northwestern Polytechnical University, Xi'an 710072, China)

**Abstract:** Over the last three decades, the growing demand for safety, reliability, maintainability, and miniaturization in small unmanned aerial vehicle (UAV) has motivated significant research in new technology. A dual redundant fault tolerant flight control platform is designed based on the technology of system on a programmable chip (SOPC) and the fault-tolerant technology. The implementation scheme about hardware and software of fault-tolerant system is given in detail. The key technology about the synchronization technology, fault diagnosis and location, dynamic reconfiguration and isolation is studied in detail. After lots of simulations and experiments, it shows that the design scheme is reasonable. The platform not only realizes the basic function of the flight control, but also has a high level of integration and flexibility, and can keep safe after a failure.

**Keywords:** unmanned aerial vehicle (UAV); flight control; system on a programmable chip (SOPC); fault-tolerance

## 0 引言

随着航空微电子技术、微型传感器以及控制理论的发展, 微型无人机以其尺寸小、应用灵活、隐蔽性强和功耗低等特点, 在民用和军事领域得到了广泛的应用。微型无人机应用范围及场合的扩大, 其执行任务复杂度的增加, 环境条件的多变复杂, 对无人机的可靠性和稳定性提出了更高的要求。

飞行控制计算机作为无人机飞行控制系统的核心部分, 负责完成机载传感器的数据处理、飞行控制律的解算、导航控制和无线电链路的管理等多重任务, 其可靠性和安全性直接关系到无人机的性能<sup>[1]</sup>。然而对于提高飞行控制计算机的可靠性, 单从元器件和部件质量以及装配工艺等方面难以满足要求, 因此需要从飞行控制计算机的体系结构出发, 采用冗余容错技术来提高系统的可靠性, 保证无人机稳定安全飞行, 顺利完成各种复杂任务。

然而, 飞行控制计算机的容错设计必会带来系统结构的冗余, 研究设计具有容错能力并且满足微型化要求的飞行控制平台显得十分必要。

## 1 容错设计

在容错飞行控制系统结构设计中, 冗余方案和冗余模型的

选择是关键。一般采用余度技术, 建立以硬件冗余为基础, 软件冗余、信息冗余和时间冗余为辅的容错体系结构。

### 1.1 余度数目选择

采用余度技术可以提高飞行控制计算机系统的任务可靠性, 但并不是余度数越多, 系统的任务可靠性就越高。因为, 随着余度数的增多, 相应的检测、判断、仲裁、隔离和切换装置必然会增多, 它们的串联可靠性将会降低系统整体基本可靠性。所以, 余度数的选择应从系统可靠性指标出发, 并兼顾系统体积、重量、成本和余度管理方式进行权衡考虑<sup>[2]</sup>。

双余度飞行控制计算机系统体积较小、重量轻、成本低、电磁兼容性好, 这对于微型无人机是个首选方案。

### 1.2 余度结构选择

根据不同标准, 余度结构具有不同的分类。在双余度系统中, 按照冗余部分的工作方式可以分为待命储备式、负荷分担冗余式和双机并行冗余式 3 种。双机并行冗余式不仅满足飞行控制系统的实时性和可靠性要求, 而且可以保证在故障出现后不会导致复位, 避免出现时间上的控制盲区, 实现双机的无缝切换<sup>[3]</sup>。

微型无人机体积小, 集成度高, 而冗余的设计必会带来系统体积和功耗的成倍增加。考虑到处理器是飞控系统平台的“大脑”, 起到关键的作用。并且, 硬件的稳定性通常要比软件的稳定性高, 所以本设计中只对处理器做冗余设计。

### 1.3 余度管理

余度管理是余度设计中一个关键环节, 是对余度系统运行机制的管理和对故障的处理。目的就是最大限度的提高系统资源利用率, 增强系统的动态重构灵活性, 使系统具有最大的容

收稿日期: 2015-01-30; 修回日期: 2015-03-20。

基金项目: 国家 863-705 基金资助项目 (2010AA1071)。

作者简介: 张小林 (1964-), 男, 陕西西安人, 研究员, 主要从事无人机体及飞行控制系统方向的研究。

错能力。在双余度容错系统中，一个作为主机，另一个为副机，两个同时完成相同的任务，并定期进行通信和监督，当故障发生后，仲裁模块对通道进行选取并进行输出的切换<sup>[4]</sup>，工作框图如图 1。

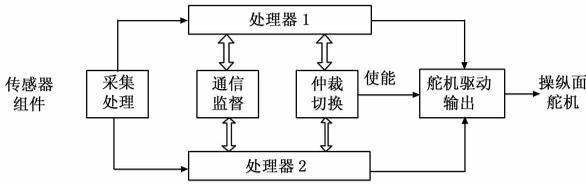


图 1 双余度容错系统工作框图

### 1.4 系统可靠性分析

飞控计算机硬件故障的发生是由主要器件失效导致，属于偶发性失效，比较符合实际的可靠性函数是指数函数。所以，单机的可靠度函数为：

$$R_S(t) = e^{-\lambda t} \quad (1)$$

式中， $\lambda$  表示系统单元的失效率（单位 1/h）； $t$  为该单元的工作时间（单位为 h）。

双余度的飞控计算机是两个单余度（单机）的并联，其可靠度为

$$R_{DMR}(t) = C_2^2 R_S^2 + C_2^1 R_S(1 - R_S) = 2e^{-2\lambda t} - e^{-2\lambda t} \quad (2)$$

系统的平均失效前时间（mean time to failure, MTTF）是系统发生第一次故障的期望时间，可以通过概率密度函数计算得到

$$MTTF = \int_0^{\infty} t f(t) dt = \int_0^{\infty} R(t) dt \quad (3)$$

其中：概率密度函数  $f(t) = -\frac{dR(t)}{dt}$ 。

将 (1) 和 (2) 式分别带入 (3) 式后，可得单机和双机系统的 MTTF 分别为

$$T_{M,S} = \int_0^{\infty} R_S(t) dt = \frac{1}{\lambda} \quad (4)$$

$$T_{M,D} = \int_0^{\infty} R_{DMR}(t) dt = \frac{3}{2\lambda} \quad (5)$$

通过式 (4) 和式 (5) 的计算推导可以看到，双余度系统的 MTTF 要比单机的长，即发生故障的几率要低。由此可见，采用双余度冗余技术后，飞行控制系统的可靠性得以提高。

## 2 飞行控制平台设计

### 2.1 平台介绍

对于微小型无人机而言，其自身特点决定了系统在满足各方面性能的前提下集成度尽可能得高且功耗低，选择合适的开发平台很重要。基于可编程片上系统（SOPC）具有灵活的设计方式，集成度高、功耗低、可升级、可扩充和裁减，并具备软硬件可编程的功能。所以，将 SOPC 技术应用于微小型无人机的飞行控制计算机上，不仅可以进一步实现无人机的微型化，而且可以提高设计灵活性且系统易于升级。

### 2.2 系统组成

飞控系统平台选用 Altera 公司的 Cyclone IV 系列的高性能、低功耗 FPGA 芯片，外部电路分为存储模块、信号调理模块、A/D 和 D/A 模块、通信模块、接口模块等，系统框图如图 2 所示。

无人机通过传感器模块采集高度、速度、姿态等模拟量，

经过信号调理滤除干扰后传给 A/D 模块，A/D 转换器将其转换成数字量送入微处理器，微处理器将飞机的各项参数经过控制律解算后输出数字控制信号，经 D/A 转化后将数字信号变为驱动舵机的模拟信号，通过舵机来调节无人机的相应控制面来实现飞机的飞行姿态调整<sup>[5]</sup>。

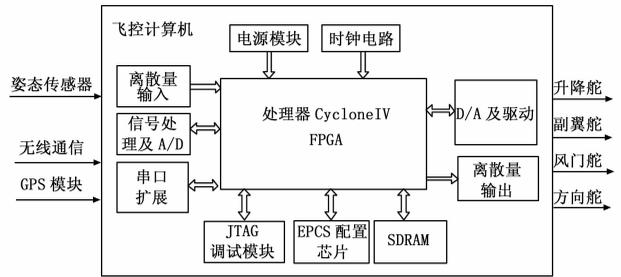


图 2 系统硬件框图

### 2.3 片上系统设计

在 FPGA 芯片里嵌入两个 Nios II 处理器，构成双余度体系结构，提高系统容错能力，增强系统的可靠性。对于 A/D、D/A 转化芯片、RS232、RS422 以及 CAN 等外围模块的驱动用 Verilog 语言进行编写，然后封装定义成嵌入式外围 IP 核挂载到 Nios II 的 Avalon 总线上，这样处理器就可以随时与外围器件进行通信。由于外围模块的通信是通过硬件方式 IP 核来实现，相对软件实现而言，实时性要高且稳定不易出错。设计的 FPGA 内部系统结构如图 3。

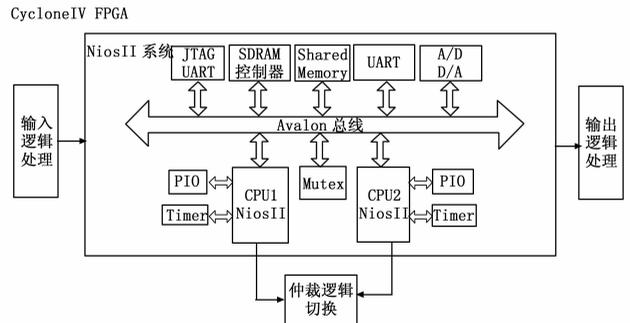


图 3 系统硬件框图

### 2.4 系统软件冗余设计

飞行控制系统开发主要是基于 FPGA 的开发，用 Verilog 语言编写外围模块的底层驱动并将其封装成 IP 核，然后通过 Qsys 工具在 FPGA 内部搭建双核处理器以及外围 IP 组件，最后通过 NiosII EDS 软件分别对 CPU1 和 CPU2 进行软件开发和编程。为了避免软件发生共模故障，提高系统可靠性，两个处理器的软件程序分别选择 C 语言和汇编语言进行编写。

两个处理器共同组成双余度的容错系统，分别进行机载传感器信号采集处理、飞行控制律的解算、地面站的通讯、故障的自诊断和自检测等任务，并借助于互斥核（Mutex）完成双核之间的资源共享和相互间通信监督。最后根据双机的故障信息进行余度管理，输出正确的控制量完成飞行控制，实现一次故障安全，系统软件结构如图 4。

## 3 关键技术研究

### 3.1 同步与通信

双机同步是整个余度管理系统的核心，只有在保证各冗余

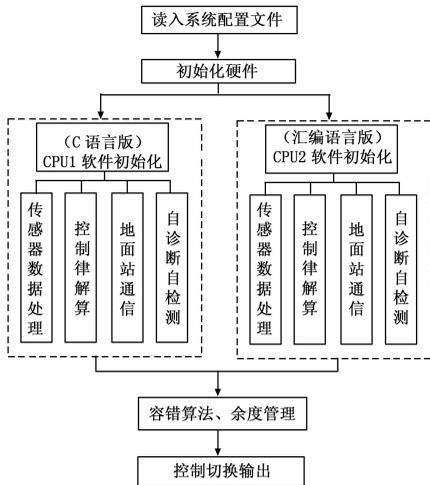


图 4 非相似双余度软件结构图

模块间保持步调一致的前提下, 容错系统中的比较和表决才有意义。按同步方式, 同步一般分为: 时钟同步、松散同步和任务级同步 3 种。其中, 任务级同步是以独立运行、具有一定逻辑的任务一次运作作为同步基础, 在任务中设立一个或多个比较点, 对相应的数据进行一致性判断。由于任务级同步执行松散, 不需时钟的同步, 可以具有很高的实时性和灵活性<sup>[5]</sup>。双机任务同步流程如图 5。

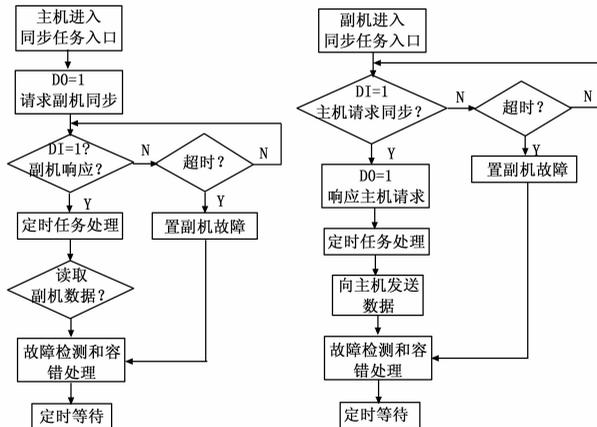


图 5 双机任务同步流程图

### 3.2 故障诊断与定位

故障的诊断和定位主要通过双机的互检和自检实现, 互检是双处理器在执行周期性任务工程中, 通过对输入的数据、中间运算的结果和输出的结果进行实时比较表决来完成。主机读取副机的数据进行比较, 如果对应的数据不一致, 则说明主机或副机至少有一个出现故障。双机各自启动自检和自测试, 具体实现方法:

- 1) 通过设置监督定时器 (俗称“看门狗”), 在软件运行中定期执行数据寄存器写入, 当软件运行跑飞或陷入死循环时, 设置定时器的逻辑输出从 1 变 0, 表示故障发生。
- 2) A/D 和 D/A 数据读写, 通过加载已知的电源电压 (0 V、1.2 V、2.5 V、3.3 V), 将转化结果进行对比。如果超过误差允许范围, 则表示发生故障。
- 3) 运行一段已知结果的计算程序, 将所得结果和预设结果比较, 如果两者不一致, 说明该处理器出现故障。

4) 读取共享片上 RAM 的预存数据, 如果互斥核获取或 RAM 读取有问题时, 在设定时间内数据未读到或两者不一致时, 置处理器故障。

### 3.3 动态重构与隔离

在进行故障诊断后, 仲裁逻辑根据输出的故障信号和优先级来选取稳健的处理器来控制输出。当两个处理器都正常时, 选取优先级高的作为主机, 控制输出<sup>[6]</sup>。当主机出故障后, 副机 (优先级低的) 替换主机, 转为单机模式, 负责控制输出。控制输出的逻辑使能信号:

$$Out\_en = P \cdot As + \bar{P} \cdot As \cdot \bar{Bs} \quad (6)$$

其中:  $P$  为处理器的优先级信号, “1”表示优先级高, “0”表示优先级低。 $As$  和  $Bs$  分别代表处理器 A 和 B 的故障信号, “1”表示处理器完好, “0”则表示有故障。

## 4 双机输出通道切换验证

为保证余度管理模块能够根据双处理器的故障信息做出正确逻辑仲裁和通道切换, 通过人为注入故障信息, 得到图 6 的输出通道切换结果。其中,  $PA$  和  $PB$  为处理器 A 和 B 的优先级信号, 设 A 的优先级高于 B;  $As$  和  $Bs$  为处理器 A 和 B 的故障信号, “0”为故障;  $Out\_en$  为输出控制选择信号, “1”为处理器 A 作为主机, 控制输出, “0”则是 B 作为主机。根据注入的故障信号, 可以看到通道选择正确, 可以实现故障隔离和系统重构。

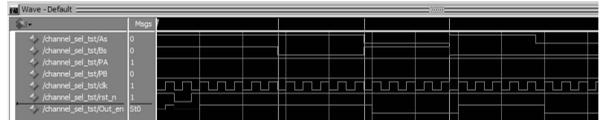


图 6 通道切换仿真真波形

## 5 结论

将 SOPC 技术与容错技术相结合应用于微型无人机的飞行控制平台设计, 从硬件和软件两方面进行了分析和设计。通过实际的仿真和试验, 该方案能够实现故障的检测、隔离和系统重构。实践证明, 该设计有效地解决了微型无人机体积小、重量轻、集成度高、环境复杂和可靠性高之间的矛盾, 不仅提高了系统的集成度和灵活性, 而且提高了飞行控制计算机的可靠性、可用性、可维护性和安全性 (RAMS), 具有广阔的应用前景。

### 参考文献:

- [1] Zolghadri A, Henry D, Cieslak J, et al. Fault Diagnosis and Fault-Tolerant Control and Guidance for Aerospace Vehicles. Springer London [M], 2014: 119-149.
- [2] 张小林. 小型飞行器机载计算机的余度设计技术 [J]. 西北工业大学学报, 2001, 19 (2): 274-278.
- [3] 杨林芳. 无人机容错飞行控制系统研究 [D]. 南京: 南京航空航天大学, 2007.
- [4] Efimovs D, Cieslak J, Henry D. Supervisory fault-tolerant control with mutual performance optimization [J]. International Journal of Adaptive Control and Signal Processing, 2013, 27 (4): 51-279.
- [5] 潘计辉, 张小林. 三余度飞控计算机关键技术研究及工程实现 [J]. 计算机测量与控制, 2010, 18 (2): 440-442.
- [6] Zhou Q Z, et al. Fault Tolerant Reconfigurable System with Dual Module Redundancy and Dynamic Reconfiguration [J]. Journal of Electronic Science and Technology of China, 2011, 9 (2): 167-173.