

# 基于 PCI-E 总线的高速多通道信号发生器设计

邱政, 赵龙龙, 蒋楚欧

(中国人民解放军 91388 部队, 广东 湛江 524022)

**摘要:** 针对现代水声定位系统性能检测需求, 设计了一种基于 PCI-E 总线的高速多通道信号发生器; 利用 PC 机 LABVIEW 软件生成不同的电模拟信号, 通过 PCI-E 总线板卡输出到信号发生板, 实现信号高速稳定传输; 以 FPGA 为核心控制器, 利用 PCI9054 桥芯片实现本地总线转换, 经过 DA 逻辑控制以及多通道模拟电路调理, 最终完成多通道信号波形输出; 经测试系统功能稳定, 达到了指标要求; 该设计结构简单, 可扩展性强, 具有广阔的应用前景, 目前已成功应用于某水声定位系统实验室功能检测。

**关键词:** 水声定位; 多通道; 信号发生器; PCI-E 总线

## Design of High Speed Multi-channel Signal Generator Based on PCI-E Bus

Qiu Zheng, Zhao Longlong, Jiang Chuou

(91388 Troops of PLA, Zhanjiang 524022, China)

**Abstract:** In order to meet the modern acoustic positioning system performance test requirements, the paper designs a high speed multi-channel signal generator based on PCI-E bus. Using the PC to generate different electric analog signal and generating board through PCI-E bus board output to the signal, it realizes the signal transmission of high-speed stability; Taking FPGA as the core controller, and achieve local bus conversion using PCI9054 bridge-chip, finally it complete the multi-channel signal waveform output through the DA logic control and multi-channel analog circuit conditioning. The system function is stability, and meets the requirements by the experimental test. The design has the simple structure, strong scalability, and the broad application prospect, and has been successfully applied to function of the laboratory detection of underwater acoustic positioning system.

**Keywords:** acoustic positioning; multi-channel; signal generator; PCI-E bus

## 0 引言

随着我国国防建设和海洋资源开发的飞速发展, 各种类型的水声定位设备已经在军事和经济领域内得到了极其广泛的应用<sup>[1]</sup>。伴随现代水声定位系统不断向高精度、高可靠性、高数据传输方向发展, 对测试设备的性能要求也日益提高, 传统信号发生器已难以满足其对实时性、多通道、高速率的检测需求, 因此需要研制高性能、通用化的信号发生器, 以便更好的实现水声定位设备在外场试验前期、中期性能检验和维护工作。由于当前信号发生器对通道数、采样率及复杂波形等要求越来越高, 如何选择高速总线进行数据传输成为信号发生器设计的关键。为了能够获得更高的总线带宽和更低的传输延迟<sup>[2-3]</sup>, 目前多数工业检测设备都是采用类似于 PCI 等内部总线进行数据传输的, 现今国内外相关产品大部分是采用 PCI、PXI、LXI、PXI-E 等前两代总线技术的, NI、Agilent、AX-IOMTEK 等大型公司近年虽有基于 PCI-E 总线的信号发生器产品, 但是造价昂贵, 不能满足某些特定场合的需求, 而国内基于 PCI-E 总线的信号发生器还处于研制阶段。基于此本文提出了一种基于 PCI-E 高速总线传输技术的多通道信号发生器设计思路, 分析讨论了系统设计中的关键问题, 详细介绍了其软硬件设计方法, 经测试该信号发生器满足实验室水声定位系统的测试要求, 并成功应用于某被动式水声定位系统的实验

室调试, 在水声领域具有广泛的应用前景。

## 1 总体方案

该系统硬件以 PCI-E 桥芯片 + FPGA 控制器为开发平台, 实现基于 PCI-E 总线的 PCI-E 板卡和基于 PMC 接口的信号发生板的设计。PCI-E 接口板选用专用桥芯片 TSI381 实现 PCI 总线转换, 通过标准接口与计算机上的 PCI-E 插槽连接, 信号数据通过 PC 机 PCI 总线传送到板上的 PCI-E 桥芯片, 实现与上位机的高速数据交互。信号发生板以 Cyclone III 系列的 FPGA EP3C25 芯片作为本地总线控制器, 通过 PCI9054 接口芯片将 PMC 标准接口转换为本地总线接口, 采用 FPGA 来管理本地总线上的逻辑时序、DA 控制以及中断管理, 并通过本地总线将数据存到 FPGA 的 FIFO 缓存中, 以解决不同时钟域上的数据传输, 最后将数据通过 8 通道 D/A 转换器发送出去, 实现模拟信号的生成, 并通过滤波及调理电路提高输出信号的带载能力, 实现外接系统与信号发生器的更好匹配, 最终完成多路信号的输出。系统结构如图 1 所示。

## 2 系统设计与实现

### 2.1 PCI-E 桥设计

为了满足信号发生器对数据吞吐率的要求, 在硬件设计中, 和 PC 机的数据传输接口选用 PCI-E 总线。PCI-E 总线是计算机和通信平台应用中的第三代高性能 I/O 总线, 与前两代 PCI 总线相比, PCI-E 总线能够提供更稳定更大的带宽, 获得更稳定可靠的高速数据传输<sup>[4]</sup>。在本设计中我们选择 IDT 公司的 TSI381 接口芯片来完成 PCI-E 接口板的总线转

收稿日期: 2014-10-04; 修回日期: 2015-03-19。

作者简介: 邱政 (1984-), 男, 湖北随州人, 硕士, 助理工程师, 主要从事水声信号处理技术方向的研究。

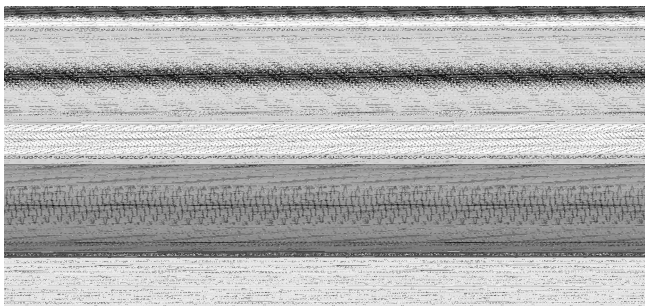


图 1 系统结构框图

换,它具有高性能、小型封装以及低功耗的特点,符合最新的 PCI Express Base 1.1 标准,最大可以提供 2.5 Gbps 的带宽,完全可以满足大容量的数据交换。

作为一款专用 PCI-E 桥接芯片,数据从 PCI-E 总线前端进入芯片内部,通过数据链路层流控制处理后<sup>[5]</sup>,进入地址译码模块。译码后的数据流首先经过内部 FIFO 缓存,按照 DMC 数据传输时序传递到 PCI 接口。芯片内部集成了时钟/复位控制接口,方便通过外部复位电路将总线复位,TSI381 具有两种时钟模式,为简化外围电路设计,本设计中采用主时钟模式<sup>[6]</sup>,用户可以根据实际需求,通过内部锁相环电路将 PCI-E 总线的参考时钟分频,改变外部电路端口连线和配置内部寄存器的相应参数,灵活的调整时钟输出。

### 2.2 FPGA 接口电路及内部逻辑设计

考虑到系统通用性及数据采集等扩展功能,方便与 PXI、CPCI 总线等工业标准板卡连接,信号发生器本地总线前端采用 PMC 标准接口,通过 PLX 公司的 PCI9054 总线转换芯片完成 PMC 接口的本地总线转换控制<sup>[7]</sup>,采用 ALTERA 公司 Cyclone III 系列的 EP3C25 芯片作为本地总线控制器负责总线逻辑时序控制。在本地总线逻辑控制上,需要完成 PCI9054 的寄存器配置和数据 DMA 传输时序控制。PCI9054 有 A、B、C 三种总线工作模式,由于本设计中总线控制器为 FPGA,因此将模式选择引脚 MODE [1:0] 硬连接接地,使 PCI9054 工作在 C 模式下,并通过配置 GCR 的不同偏移地址来区分是寄存器配置还是 DMA 操作<sup>[7-8]</sup>,本地总线控制模块外部接口示意图如图 2 所示。

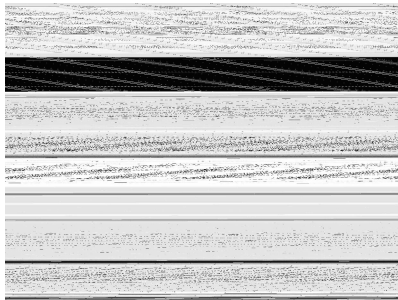


图 2 本地总线控制模块外部接口示意图

单次写寄存器时,首先将 lhold 信号拉低,并通过拉低 lholda 信号来获得本地总线控制,当 ads 信号拉低时数据传输开始,此时地址总线 la 给出数据传送寄存器地址,数据传输在 lclk 时钟信号的上升沿完成,当 blast 信号拉低后,GCR 数据便全部存入寄存器缓存 reg32 中,完成了寄存器配置。当 PCI9054 寄存器配置完毕后,上位机便可以通过 DMA 方式向信号发生器传送数据。DMA 数据传输有 3 种方式:单次突发

LWORD、4LWORD 突发和连续突发。单次突发传输与单次写寄存器操作类似,由于 PCI9054 的 DMA 缓存为 16 个 LWORD,因此采用连续突发传输即每个地址周期传输 16 个 LWORD。本地总线控制逻辑的 burst DMA 方式传输时序图如图 3 所示。

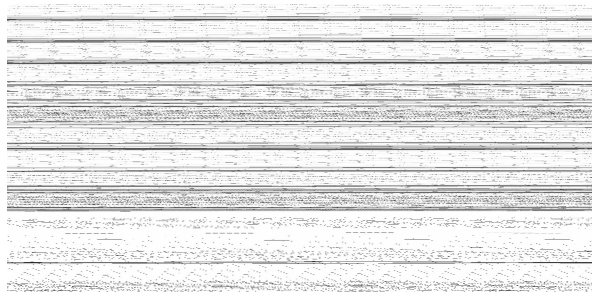


图 3 DMA 传输时序图

### 2.3 多通道 DA 转换及模拟调理电路设计

由于需要 8 通道的模拟信号输出,如果采用单路模拟通道的话,将大大增加电路板的布线密度,并且会占用更多的 FPGA 引脚资源。为此我们选用凌特公司的 LTC2600 转换芯片,它在很小的封装内集成了 8 通道 DA 转换器,使用较少的外围元件便可达到 8 通道模拟信号输出<sup>[8-9]</sup>。它采用简单的 SPI/Microwire 兼容的四线接口 (CS、SCK、SDI、CLR) 与 FPGA 的数字信号接口相连。为了能够根据实际需要控制各个通道的开启与关闭,调整信号发生器的采样频率,在 DA 控制逻辑的设计中需对 DA 数据包进行控制,采用命令字、地址字和数据字的数据格式,根据不同数据命令进行相应的寄存器数据读取,其数据包控制命令如表 1 所示。

表 1 数据包命令

c3	c2	c1	c0	命令字意义
0	0	0	0	写入寄存器 n
0	0	0	1	开始 DACn 的转换
0	0	1	0	写入寄存器 n 并开始所有 DAC 转换
0	0	1	1	写入寄存器 n 并开始 DACn 的转换
0	1	0	0	关闭 DACn
1	1	1	1	无操作

由于经过 DA 转换完成后的输出信号带有高频分量,为减少高频电磁干扰,必须通过平滑滤波将其过滤掉。调理电路采用低通滤波器设计,采用两个 OPA2378 运算放大器级联构成了二阶 S-K 型滤波器,并利用电阻、电容、运算放大器分立元件搭建外围电路。取通带增益为 1,并通过的放大电路调节最终放大倍数,同时将输出的信号转换成水声定位系统中所需的差分信号。

## 3 实验测试

### 3.1 信号发生器功能测试

为了检测信号发生器的各项功能是否达到指标要求,通过 Labview 软件开发控制程序,通过人机交互界面设置信号参数,控制信号的发送,利用示波器观察发送信号波形。测试时,采用单板 8 通道同步输出,使用 TDS1014 示波器测试输出信号波形,与 Labview 显控界面生成的原始波形进行对比。图 4、5、6 为截取的部分波形对比图,从对比图中可以看出,

实际输出信号波形与要求设计波形完全一致。

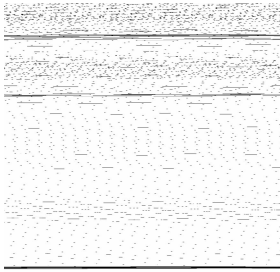


图 4 正弦信号波形对比图

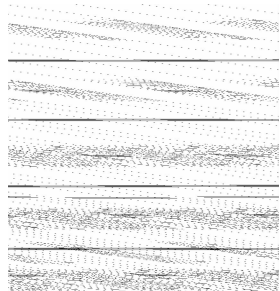


图 5 高斯白噪声信号对比图

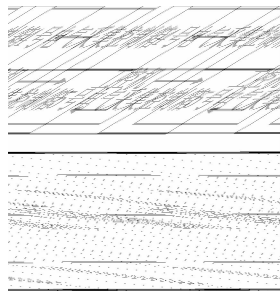


图 6 CW 脉冲信号对比图

### 3.2 数据传输性能测试

为了测试 PCI-E 总线上 DMA 传输速率, 使用 PLXmon 软件进行传输速率测试<sup>[9-10]</sup>。为满足实际应用环境, 传输方向设为 PCI-E 总线到本地总线传输, 传输方式为中断查询, DMA 单次传输数据量为 32 kB, 测试时间为 60/s, DMA 传输速率测试结果如图 7 所示。

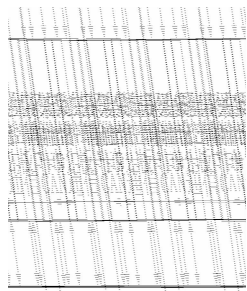


图 7 DMA 传输速率测试结果图

从图 7 可以看出, 传输速率曲线相当平坦, 没有出现波动或跳变, 数据传输速率稳定保持在 27.07 MB/s, 表明数据传输稳定连续。根据设计指标需求, 该信号发生器 16 位 DA 转换需要工作在 400 kSps 的采样频率下, 并且 8 通道信号同时发送, 经计算传输链路上所需的最低传输速率为 6.4 MB/s,

考虑传输延迟等因素的影响, 27.07 MB/s 的传输速率已经完全达到了设计要求。

为验证传输数据的有效性, 使用 Quartus II 软件中的 Signal Tap 逻辑分析仪读取总线数据与原始数据进行了对比, 如图 8 所示。从 Signal Tap 逻辑分析仪上给出的各个引脚信号波形可以看出, PCI9054 内部 DMA 传输时序准确, 从数据总线以及内部缓存信号上读取到的数据为 0000 h-0015 h, 与发送数据完全吻合, 数据传输正确无误。

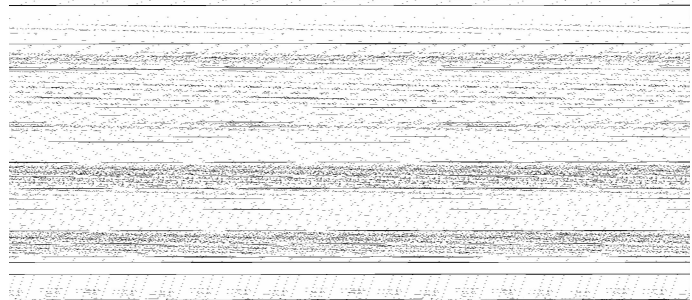


图 8 各引脚波形图

## 4 结束语

为满足高速率、多通道及复杂波形信号检测的需求, 采用 PCI-E 桥总线和 FPGA 嵌入式结构设计了一种高速多通道多波形信号发生器, 并利用多种测试手段进行了系统功能测试, 结果表明该信号发生器达到了设计要求, 能够正确的输出正弦波、CW 脉冲、LFM 信号、双曲调频信号、高斯白噪声、方波及三角波等多种测试信号波形, 并稳定高速的实现了与上位机进行数据交互, 目前该设计已用于某被动式水声定位系统的实验室调试。此外本设计中电路板接口部分均采用标准接口, 具有很强的通用性和可扩展性, 能够与多种功能的 PMC、PXI、CPCI 等工业标准的板卡连接, 实现数据采集等扩展功能, 具有广阔的工业前景。

### 参考文献:

- [1] 田 坦. 水下定位与导航技术 [M]. 北京: 国防工业出版社, 2007.
- [2] 马鸣锦, 朱剑冰, 何红旗. PCI、PCI-X 和 PCI Express 的原理及体系结构 [M]. 北京: 清华大学出版社, 2007.
- [3] 齐广保, 严胜刚, 张之雯. FPGA 与 PCI-E 总线在声靶控制器中的应用 [J]. 计算机测量与控制, 2006, 32 (23): 253-25.
- [4] 韩雪峰, 黄 焱, 杨 涛. 基于 PCI 总线的高速数据采集接口的设计与实现 [J]. 微计算机信息, 2008, 16 (8): 1107-1108.
- [5] 徐君明, 裴先登, 王海卫. 高性能计算机 I/O 技术 PCI Express 分析 [J]. 计算机工程, 2004, 30 (12): 6-8.
- [6] IDT. TSI381 PCI E-to-PCI Bridge User Manual [Z]. 2009: 1-15.
- [7] PLX Technology. PCI9054 Databook and Performance Tests [Z]. 2004, 9: 4-18.
- [8] 周俊峰. 基于 PCI Express 总线数据采集记录系统硬件设计 [D]. 成都: 成都电子科技大学, 2004.
- [9] 王旭东. 基于 PCI 总线的数据采集系统的设计与实现 [D]. 哈尔滨: 哈尔滨工程大学, 2009.
- [10] 李丽斯, 崔志华, 殷 晔, 等. 基于 FPGA 的 PCI-E 总线 DMA 控制器的设计与验证 [J]. 计算机测量与控制, 2014, 22 (4): 1168-1169.