

# 基于 USB 总线的离散量接口设计与实现

张建东<sup>1</sup>, 王 瑞<sup>1</sup>, 张国全<sup>2</sup>, 喻 芳<sup>3</sup>, 史国庆<sup>1</sup>

(1. 西北工业大学 电子信息学院, 西安 710129;

2. 航空电子系统综合技术重点实验室, 上海 200241;

3. 中航工业江西洪都航空工业集团有限责任公司, 南昌 330024)

**摘要:** 为了满足航空电子仿真系统对离散量输入输出控制的需求, 设计开发了一种基于 USB 总线的离散量输入输出接口; 该接口采用 USB 芯片 CH375 完成板卡与主机数据通信, 51 单片机作为主控制器, CPLD 实现地址译码和逻辑控制, 光耦和继电器分别为输入和输出隔离器件, 具有采集 56 路光耦输入信号和 56 路继电器输出信号的功能; 文章详细探讨了系统总体设计、硬件实现、软件配置和 workflows, 给出了系统硬件的框架结构、软件架构, 详细讨论了系统的驱动软件开发; 该接口满足不同仿真系统离散量输入输出的需要, 具有稳定性高、可热插拔、通道数目可变的特点, 在工程应用中收到了很好的效果。

**关键词:** USB 接口; CPLD; 51 单片机; 离散量输入输出

## Design and Realization of Discrete Interface Based on USB

Zhang Jiandong<sup>1</sup>, Wang Rui<sup>1</sup>, Zhang Guoquan<sup>2</sup>, Yu Fang<sup>3</sup>, Shi Guoqing<sup>1</sup>

(1. School of Electronics and Information, Northwestern Polytechnical University, Xi'an 710129, China;

2. Key Laboratory of Science and Technology on Avionics System Integration, Shanghai 200241, China;

3. AVIC Jiangxi Hongdu Aviation Industry Group Corporation Limited, Nanchang 330024, China)

**Abstract:** In order to meet the avionics simulation system for discrete input and output control requirements, design and develop a discrete USB bus-based input and output interfaces. The interface uses a USB chip CH375 completed card data communication with the host, 51 series microcontroller as the main controller, CPLD realize and address decoding logic control, optocouplers and relays are isolated from the input and output devices, has collected 56 optocouplers input signals and 56-way function relays output signal. Paper discusses in detail the overall system design, hardware, software configuration and workflow framework gives the system hardware architecture, software architecture, are discussed in detail-driven software development system. The interface to meet the needs of different discrete simulation system input and output, high stability, hot-swappable, variable number of channel characteristics, received good results in engineering applications.

**Keywords:** USB interface; CPLD; 51 series microcontroller; discrete input and output

## 0 引言

在航空电子系统地面仿真中, 为了使航电子系统能够正常工作, 需要加激励信号驱动。而激励信号中许多离散量的信号是 +27 V、悬空或接地。而货架产品中离散量接口板输出是 0 V、±5 V 和 ±10 V 电压, 不能满足激励输入需要, 需要进行自主设计。在文献 [1-7] 中都研究了离散量采集激励, 而文献 [1] 采用 PCI 总线, 不具备热插拔的特性, 文献 [2-7] 中采用不同的 USB 总线接口芯片, 实现了离散量的采集。本文设计了一种基于 USB 总线的离散量接口板, 可以实现仿真系统离散量的采集和激励, 满足不同电压幅值和驱动能力的需要。光耦输入具有电气隔离、抗干扰能力强等优势; 此外, 继电器输出端采用开关控制, 加之 USB 总线的可扩展性, 仿真系统可以根据不同的工程物理需求, 灵活的改变输入输出通道

数目。

## 1 系统总体设计

### 1.1 系统任务需求分析

本文基于机载设备仿真激励系统的分析的研究, 设计一个能够采集数据、控制离散量输出的系统接口, 随着系统仿真激励规模的变化, 可以灵活的控制系统输入和输出接口的数量。

### 1.2 系统功能分析

根据离散量接口板的任务需求, 系统的设计主要功能如下:

- 1) 系统能够通过计算机总线与仿真计算机(上位机)进行通信, 完成数据交互;
- 2) 系统能够即插即用, 实现离散量数据的采集与输出;
- 3) 系统能够对输入输出信号进行逻辑控制, 且通道数目可变。

航空电子仿真系统中可选择的总线类型很多, 考虑到系统接口的便携性和可扩展性, 不使用 PCI 总线等并行总线, 使用串行总线。较为成熟且符合标准的 USB 总线由于它的速度、通用性和热插拔的优势, 成为首选, 因此本设计采用 USB 总线作为系统与仿真计算机通信的总线。

收稿日期: 2014-09-02; 修回日期: 2014-10-23。

基金项目: 航空科学基金资助项目(20125553032; 20135153031; 20135553035)。

作者简介: 张建东(1974-), 男, 山东人, 副教授, 主要从事航空电子综合化系统及仿真技术、复杂系统建模、仿真及效能评估、先进火控理论方向的研究。

### 1.3 系统功能和框图

根据离散量接口板的需求和功能分析，系统主要由 USB 总线接口、控制器模块、逻辑控制模块和输入输出模块组成。系统的总体框图如图 1 所示。

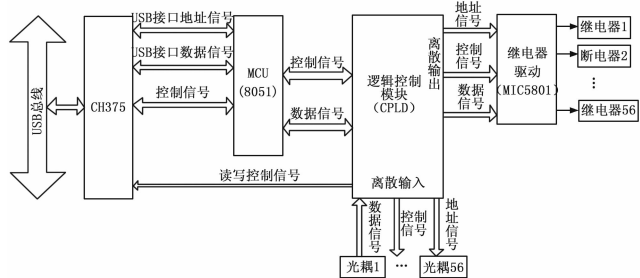


图 1 系统总体框图

控制器主要给 USB 接口芯片和逻辑控制模块提供控制信号；

逻辑控制模块主要实现对各路输入/输出模块选通、信号控制功能；

输入输出模块分别实现对离散量数据的采集和输出。

## 2 系统硬件设计

### 2.1 USB 通信模块设计

USB 通信模块主要是 USB 接口芯片及其外围电路组成，本系统接口中采用 CH375 芯片。由于 CH375 具有部分内部组件，编程较方便，选用 CH375 芯片作为 USB 总线通信接口芯片，主要用于板卡供电和与计算机进行数据通信，收发数据，完成数据的串并转换。芯片支持 USB-HOST 主机方式和 USB-DEVICE / SLAVE 设备方式。在本地端，CH375 具有 8 位数据总线和读、写、片选控制线以及中断输出，可以方便地挂接到单片机的系统总线上。本设计中，CH375 是 USB-DEVICE / SLAVE 设备方式。

### 2.2 控制器模块设计

单片机由于其高性能、低功耗、价格低廉等优点，作为本设计微控制器的首选。控制器模块主要由 8051 单片机及其相关外围电路组成。以系统做输出控制使用为例，单片机以中断方式获知 CH375 产生的中断信号时，接收 CH375 的数据 D0-D7；单片机给 CPLD 发出地址信号和地址锁存信号；之后，写选通引脚发送写选通信号，并给 CPLD 发送数据。单片机的读/写选通信号同时控制 CH375 的读/写选通引脚。晶振时钟选取 12 MHz。

### 2.3 逻辑控制模块设计

CPLD (complex programmable logic device) 复杂可编程逻辑器件，是从 PAL 和 GAL 器件发展出来的器件，它具有编程灵活、集成度高、保密性强、价格大众化等特点。

CPLD 模块功能图，如图 2 所示。该模块主要由 CPLD 芯片、电压转换器及外围电路组成。所选用的 CPLD 芯片工作在 3.3 V，需使用电压转换芯片将内部 5 V 电源转换为 3.3 V 电源。

CPLD 与 CH375 的 RD、WR、A0、CS，单片机的 P0、P2、WR、RD、ALE\_in 相连，主要实现单片机软件复位、地址译码和选通的功能。具体实现如下：当使用输出功能

时，CPLD 上电后，单片机复位后开始工作；CPLD 与单片机 P0 口相连，接收 USB 从上位机采集到的数据；同时，CPLD 将单片机 P2 口的 A2~A0 地址数据进行地址译码，控制继电器驱动芯片的选通。当使用输入功能时，输入信号通过各自的引脚输入到具有选通功能的模块；CPLD 将单片机 P2 口的 A2~A0 地址数据进行地址译码，控制数据组的选通，选通的数据组被发送到单片机，未被选通的数据自动舍弃。CPLD 程序是系统中将单片机与输入输出信号连接的硬件程序。

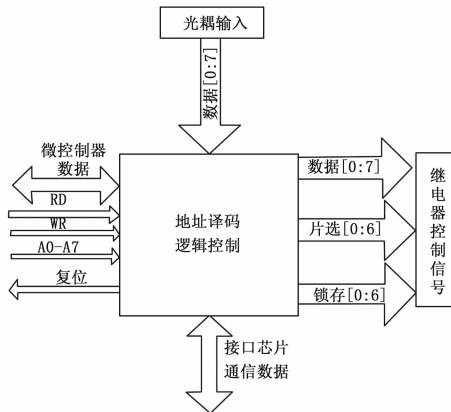


图 2 CPLD 模块功能图

### 2.4 输入输出模块设计

#### 2.4.1 输入模块设计

光耦合器以光为媒介传输电信号，它对输入、输出电信号有良好的隔离作用，所以，它在各种需要隔离需求的电路设计中得到广泛的应用。本设计中输入模块选取光耦为数据采集元件，图 3 为光耦合器基本连接方式，考虑到输入端可能出现反向电压或电压过高，二极管电流过大等问题，输入端并联了 RC 保护电路。当输入 IND 为高电平“1”（5 V 或 27 V）时，经过光耦模块将其转换为内部高电平（5 V）；输入低电平转换为内部低电平。转换后的数据通过 CPLD 发送到单片机；如果未选通，数据会自动舍弃被后续数据替代，保证系统的实时性。

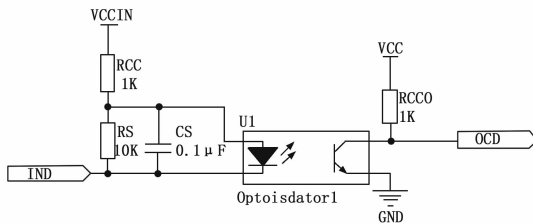


图 3 光耦模块工作原理图

#### 2.4.2 输出模块设计

电磁继电器由于其低的残留输出电压、不需要散热片、价格便宜、可以提供多组触点和常开闭触点、无漏电流、AC 和 DC 兼容及尺寸紧凑等优点，广泛应用于电子工程领域。为了防止供电功率过大损坏板卡，采用继电器作为输出控制，同时采用继电器输出的另一个优点是输出电压可以根据仿真系统需求的不同灵活可变。该模块选用欧姆龙继电器为元件，本设计共使用 56 路继电器。在电路设计中，采用 MIC5801 作为驱动

芯片, 该芯片内部锁存器接达林顿管, 同时具备信号锁存和继电器驱动的功能。每路继电器通过 2 个跳线开关实现输出方式的扩展。

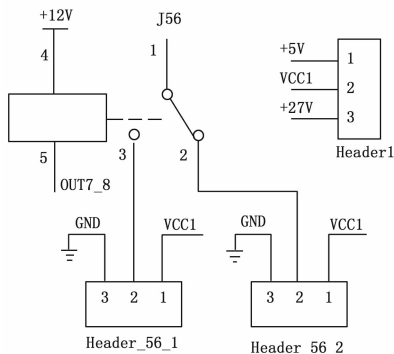


图 4 继电器输出原理图

以某一路继电器为例, 如图 4 所示, 继电器的 4 号引脚接 12 V 电源, 在本设计中继电器的供电电压为 12 V 时, 系统的功耗较低; 5 号引脚接 MIC5801 输出的信号, 作为继电器的控制端口; 1 号引脚作为公共输出端口, 外接插座; 2 号和 3 号引脚是常闭开关和常开开关, 分别接到三脚插针的中间管脚, 可以方便的实现跳线选择常开和常闭的输出逻辑。继电器受主机控制, 完成选择输出不同信号的选择的功能。

当控制端(引脚 5)为逻辑“1”时, 继电器线圈未导通, 继电器衔铁处于释放状态, 1 号引脚与 2 号引脚导通, 2 号引脚外接跳线开关, 输出可在高电平电压、地和悬空 3 种状态之间选择。高电平电压通过跳线开关实现外接 5 V、27 V 和悬空 3 种状态; 当控制端(引脚 5)为逻辑“0”时, 继电器线圈导通, 开关吸合, 1 号引脚与 3 号引脚导通, 3 号管脚的外接电路与 2 号管脚相同, 外接跳线帽开关, 输出可在高电平电压、地和悬空 3 种状态之间选择。高电平电压通过跳线开关实现外接 5 V、27 V 和悬空 3 种状态。这样, 继电器的输出电压有多个值, 实现输出离散量信号的灵活选择。

### 3 系统软件设计

本系统中软件部分主要是单片机控制程序、CPLD 译码程序和驱动程序的编写。其中, CPLD 完成地址译码和逻辑控制功能, 采用 VHDL 语言编写, 较为简单。应用程序可以在驱动程序的基础上开发, 用于用户对硬件的可视化操作。

#### 3.1 通信协议

USB 接口与计算机之间的通信协议由两部分组成, 即命令帧和响应帧。

命令帧是计算机向系统发送的命令数据包, 共有两种类型: 发送命令帧和采集命令帧。

发送命令帧, 主要通知系统进行激励输出; 采集命令帧, 主要命令系统进行数据采集。每种命令帧的帧格式基本相同, 如图 5 所示, 由 12 个字节组成, 命令类型码为 0xAX, 其中 X 值不同, X=1 定义为发送帧; X=2 定义为采集帧。协议定义每帧最大发送 8 字节数据, 控制 64 路离散量; 由于本设计为 56 路输入/输出, 定义其中一字节为保留字, 由数据 1~数据 7 共 56 个数据位, 每一个数据位由表示相应的离散量位。地址保留位用作板卡输入输出通道数目扩展。

发送命令帧格式

A1	A1	地址保留位	数据字1	数据字2	数据字3	数据字4	数据字5	数据字6	数据字7	保留字1	校验和
----	----	-------	------	------	------	------	------	------	------	------	-----

采集命令帧格式

A2	A2	地址保留位	保留字1	保留字2	保留字3	保留字4	保留字5	保留字6	保留字7	保留字8	校验和
----	----	-------	------	------	------	------	------	------	------	------	-----

图 5 发送/采集命令帧格式

响应帧是系统向计算机发送的相应数据包, 发送命令帧没有响应帧, 因此只有采集响应帧一种类型。响应帧由 12 个字节组成, 命令类型码为 0xBX, 其中 X=2, 值与命令帧相对应, 帧格式如图 6 所示。

采集响应帧格式

B2	B2	地址保留位	数据字1	数据字2	数据字3	数据字4	数据字5	数据字6	数据字6	保留字1	校验和
----	----	-------	------	------	------	------	------	------	------	------	-----

图 6 采集响应帧格式

协议中, 均利用字头 0xAX, 0xBX (与类型码相同) 来完成系统数据帧同步。保留字作为备用字节, 设置为 0x00。检验和采用的是代数和校验, 长度为一字节, 长度溢出时, 忽略高位, 取低 8 位, 即检验和为除去校验和字节外所有字节累加和的低 8 位。

#### 3.2 驱动程序

直接使用 DDK 来开发驱动过于复杂, 这里选择了第三方工具 Driver Studio (DS)。DS 以类的方式对 DDK 进行了包装, 可以使用简单的向导方式来生成一个驱动程序框架, 生成的驱动程序框架中有一些 bug, 如不修改, 访问该端点时仿真计算机会蓝屏。在 weaponsimDevice.c 中, IN2 的初始化函数地址 82 改为 0x82。再对 IRP\_MJ\_DEVICE\_CONTROL 中提到的两个函数 (IN2\_READ\_Handler、IN2\_WRITE\_Handler) 进行修改。分别在两个函数的 else 中添加创建批量传输函数 BuildBulkTransfer 和提交 Urb 函数 SubmitUrb, 编译链接, 生成 USB 驱动程序。

在板卡与仿真计算机之间的 USB 总线通信中, 主要使用的 USB 传输类型是批量传输。

#### 3.3 单片机程序

单片机作为系统的主控制器, CPLD 和 CH375 的控制程序都由单片机程序实现。

单片机上电复位后进行初始化, CH375 的上电复位时间比单片机复位时间长, 单片机经过延时等待 CH375 复位成功后进行初始化。单片机首先设置 CH375 工作方式, 选择内部固件模式 (工作方式 2), 使用 USB 芯片内部描述符表; 之后打开外部中断; 初始化成功后, 等待中断。当有中断产生时, 进入中断服务程序。单片机程序流程图, 如图 7 所示。进入中断服务程序首先读取中断类型, 判断是批量上传成功中断还是批量下传成功中断 (即是否输出)。单片机对 CH375 和 CPLD 的控制是批量下传成功中断中进行, 当程序完成一次采集或者输出, 中断服务程序结束, 返回主函数, 等待中断。每执行一次中断服务程序, USB 数据读/写缓存均清零, 保证每次发送的数据都是实时数据。

单片机通过 CH375 从仿真计算机得到控制指令, 判定是从 CPLD 中读数据还是给 CPLD 写入数据; 如果判定结果是写入数据, 单片机从上位机中读取数据, 再传送给 CPLD,

CPLD 再逐次传送给驱动 5801 至继电器。如果判定为读数据，单片机将 CPLD 采集的光耦信号读取进 P0 口。

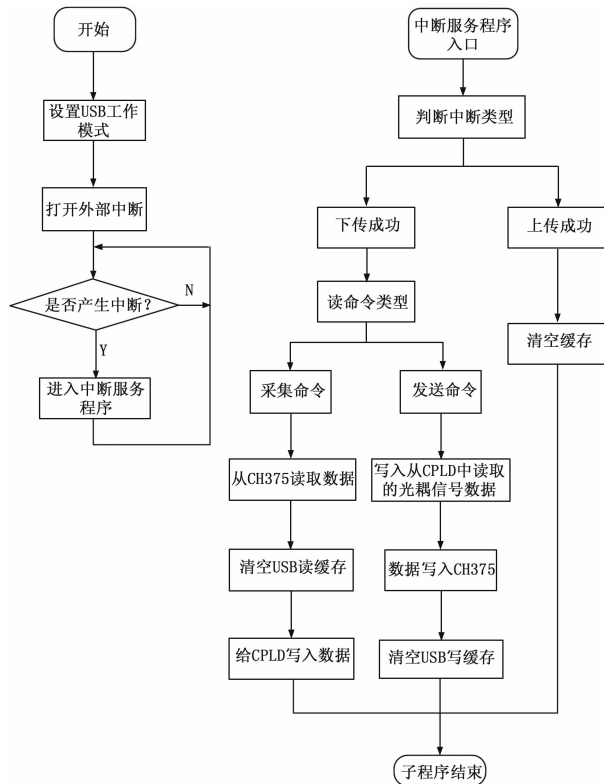


图 7 单片机程序流程图

### 4 实验结果与分析

板卡与上位机通过 USB 数据线连接，用户通过上位机的应用程序实现对系统的可视化操作。光耦输入端与电源相连，输入和输出端引脚的电压状态通过万用表测量。输入和输出各进行 6 组实验，光耦和继电器每 8 路为一组，实验数据如表 1 和表 2 所示，其中表 2 中的“高”和“低”表示高电平电压和低电平电压。

表 1 输入状态表

组别	8 路光耦采集/V								计算机采集数据
	1	2	3	4	5	6	7	8	
1	0	0	0	0	0	0	0	0	00000000
2	5	5	5	5	5	5	5	5	11111111
3	7	0.5	7	0.3	0	0	0	6	10100001
4	0.1	0.3	6.5	7	7	7	0	0.1	00111100
5	5.5	0	0	5	5	5.5	5.9	0.3	10011110
6	6.3	6	7	5.6	7	7.3	0	5	11111101

通过实验数据分析可知，板卡的设计满足系统任务需求，能够实现数据的采集和离散量输出的控制。每路输出可通过跳线帽手动控制输出状态，高电平输出可扩展为高电平 5 V、高电平 27 V、高电平悬空、高电平接地；同理，有低电平 5 V、

低电平 27 V、低电平悬空、低电平接地。

### 5 结束语

本系统采用 USB 总线作为输入输出接口与仿真计算机通

表 2 输出状态表

组别	上位机输出(H)	8 路继电器输出状态							
		1	2	3	4	5	6	7	8
1	00	低	低	低	低	低	低	低	低
2	FF	高	高	高	高	高	高	高	高
3	3F	低	低	高	高	高	高	高	高
4	55	低	高	低	高	低	高	低	高
5	4A	低	高	低	低	高	低	高	低
6	B9	高	高	低	低	高	低	低	高

信的总线，可以采用集线器 HUB 的方式扩展连接多板卡；板卡内部继电器采用开关控制，可手动控制输出通道数目，并且输出电压动态可调。以上两点是了本接口最大的特点，输出通道数目可变。本设计是基于工程应用中的实际需求和 USB 技术上的优势，为解决传统总线复杂或者其他不足之处设计的。同时也弥补了以往离散量输出状态较少、通道数目固定等缺点。该系统相比于以往的系统，结构简单，可即插即用，保密性高、稳定性高、可热插拔、输出通道数目可变。可以广泛用于不同类型系统的离散量激励，具有很好的通用性。

### 参考文献:

- [1] 鲁俊, 吴勇, 张建东. 基于 USB 总线的离散量输入接口板设计与实现. 测控技术 [J]. 2013, 32 (4): 122-125.
- [2] 夏令明, 张建东. 基于 PCI 总线的离散 I/O 接口板设计. 测控技术 [J]. 2013, 32 (6): 104-107.
- [3] 李贺来. 基于 USB 的数据收发系统设计 [D]. 哈尔滨: 中国地震局工程力学研究所, 2009.
- [4] 陈翠华. 基于 ADuC812 的 USB 接口微控制器单元研制 [D]. 西安: 西北工业大学, 2006.
- [5] 石林峰. 基于 USB 的大容量多通道数据采集系统 [D]. 西安: 西北工业大学, 2004.
- [6] 孙育才, 王荣兴, 孙华芳. ATMEL 新型 AT89S52 系列单片机及其应用 [M]. 北京: 清华大学出版社, 2005.
- [7] 张领会. 基于 MBF200 和 USB 的数据采集设计方法的研究 [D]. 西安: 西北工业大学, 2006.
- [8] USB 接口开发技术 [M]. 西安: 西安电子科技大学出版社, 2005.
- [9] 方可燕, 张双民, 徐振明. Visual C++ 6.0 实战与精通 [M]. 北京: 清华大学出版社, 2000.
- [10] 武安河. Windows 2000/XP WDM 设备驱动程序开发 [M]. 北京: 电子工业出版社, 2003.
- [11] 孙鑫, 余安萍. VC++ 深入详解 [M]. 北京: 电子工业出版社, 2006.
- [12] 南京沁恒电子有限公司. USB 总线接口芯片 CH375 [EB/OL]. <http://www.wch.cn/product/usb/ch375.asp>.