

载人航天器系统测试智能通用化数字接口设计

刘增波, 刘宗玉, 张 强

(北京控制工程研究所, 北京 100191)

摘要: 航天器系统接口种类和数量繁多, 以往的测试系统需要针对卫星接口进行专门地面测试设备接口设计, 工作量大, 通用性差; 为提高系统设计效率, 文章提出了一种基于 PXI 总线技术的高性能通用数字接口模块设计方法, 在给出模块结构的基础上, 详细介绍了该模块的硬件主体及接口设计原理, 并给出了软件设计策略及用户接口函数的定义; 该模块具备多通道、大数据量同时收发功能, 已成功地应用于多个型号的测试系统; 经过应用验证, 该模块能够满足测试系统的使用需求。

关键词: 系统测试; 通用化; 数字接口

Design of General Purpose Intelligent Digital Interface for Manned—spacecraft Test System

Liu Zengbo, Liu Zongyu, Zhang Qiang

(Beijing Institute of Control Engineering, Beijing 100191, China)

Abstract: Since there are many kinds and huge quantity of spacecraft interfaces, specialized interfaces have to be designed for traditional testing systems. This is kind of heavy workload, and it lacks of universality. In order to improve the efficiency of system design, a design method of high performance general digital interface module based on PXI bus is presented in this paper. On the basis of describing framework of the module, the design principles of main board and interface are introduced in detail. The software design strategy and definition of user interface are also provided. This module is capable of sending and receiving massive data via multi—channels. And it has been successfully applied in several models of testing systems. Practical application verifies that this module is able to meet the requirements of testing systems.

Keywords: system test; general purpose; digital interface

0 引言

随着我国航天技术的发展, 航天器测试技术越来越受到重视, 国内早期航天器测试系统采用模块化设计, 针对被测对象设计专用测试模块, 这种测试设备对于长周期研发产品能够适用, 随着航天器型号发射任务的增加, 早期的测试系统已无法满足测试任务的需求, 因此, 需要开发一种通用测试设备, 以满足日益增加的航天型号测试任务需求。

航天器测试系统中, 应用最为广泛的是串行通讯接口, 由于其接口种类繁多、通讯速度快、数据量大等原因, 一般串行通讯接口很难满足使用需求, 为满足当前系统测试过程中多种接口形式测试需求, 本文设计了一种基于 PXI 总线的智能通用化数字通讯接口模块, 该模块能够通过软件设置以及更换接口模块来满足多种测试系统的需求。

1 PXI 总线技术概述

PXI (PCI Extensions for Instrumentation) 是一个专为工业数据采集与自动化应用度身定制模块化仪器平台, 其核心是 CompactPCI 结构和微软操作系统。PXI 总线技术较 VXI 和 PCI 总线技术而言, 在数据传输速度和容量、同步触发、EMI 防护等方面均有较大进步, 符合工业环境下振动、撞击、温度与湿度的极限条件, 完全符合工业应用的要求^[1]。

由于以上技术优势, 近几年 PXI 技术在测控领域得到广泛的应用。国外主要厂商均推出 PXI 测控设备。例如美国 NI (National Instruments) 公司出品的 PXI 板卡设备型号多样, 配套开发软件技术规格全面, 可用来搭建各种测控平台, 尤其适用于航空、航天等高新技术领域的特殊需要^[2]。本文基于 PXI 总线技术提出了一种智能通用化数字接口模块的设计原理。

2 系统结构设计

为满足多种接口需求, 通用化数字接口模块设计采用母板+接口板的设计方法, 其中母板采用 DSP+FPGA 的嵌入式系统设计, 通过 PXI 总线实现主控机与通用数字化接口模块母板的通讯以及串行通讯数字信号的解码和编码, 母板硬件设计时保证 16 路输入输出通道, 每个通道均具有收发功能, 工作模式、波特率及帧中断均可通过上位机在使用过程中进行配置。接口板使用光电隔离器件将被测设备的信号与测试设备信号进行隔离, 并将母板的串行数字信号进行调理, 形成与被测设备接口相匹配的接口电路, 接口板可以根据对外接口需求进行不同形式设计, 避免了最小系统的重复设计, 使得整个接口模块实现非常灵活。接口板根据需要可选择配置及调理相关通道, 该结构设计既能够满足多通道大数据量传输需求, 又具有接口灵活的优点。系统结构简图如图 1 所示。

2.1 硬件设计

PXI 具有较为复杂的通讯协议, 使用 PXI 总线进行硬件设计时可采用 FPGA 实现协议解析, 也可以使用现有成熟芯片进行协议解析, 智能通用化数字接口模块与 PXI 总线的通讯采用 PLX 公司的 PLX9054 芯片作为接口芯片, 该芯片符合

收稿日期:2014-08-16; 修回日期:2014-10-17。

作者简介:刘增波(1982-),男,山东泰安人,硕士研究生,主要从事航天器导航制导与控制技术总体设计测试方向的研究。

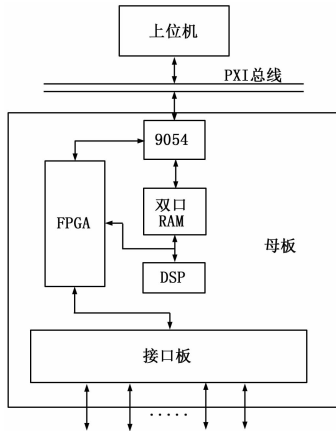


图 1 通用数字通讯模块结构简图

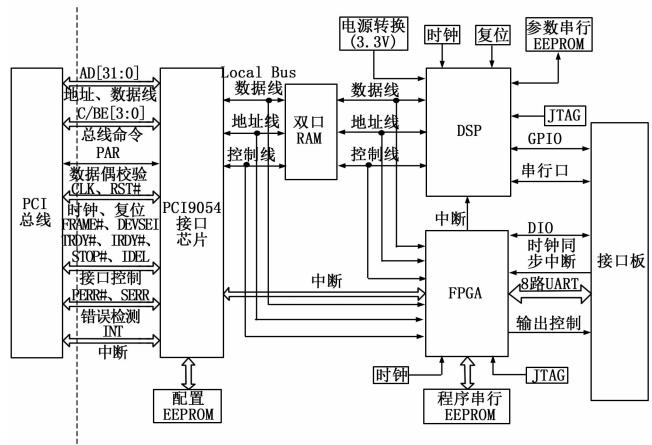


图 2 通用串口模块母板原理框图

PCI V2.1, V2.2 规范, 包含 PCI 电源管理特性; 在 PCI 和 local Bus 上的数据传输速度高达 132 MB/s; 本地总线速率高达 50 MHz, 支持复用/非复用的 32 位地址/数据; 具有可选串行 E2PROM 接口^[3]; 本地总线时钟由外部提供, 该时钟可与 PCI 时钟异步; PLX9054 与 PXI 总线的部分控制信号由 FPGA 实现。

为实现数据缓冲, 使用具有 8 k 存储容量的双口 RAM 进行数据中转, 即上位机和下位机通过双口 RAM 实现数据交互, 通过软件协议保证数据通讯的可靠性。设计中将双口 RAM 划分为 8 个区域, 每个区域包含一个通道的配置数据、接收到的数据和发送的数据, 当双口 RAM 中任意一方发送数据时, 通过中断信号告知另一方接收数据。

智能通用化数字接口模块的本地控制端采用 DSP2812 作为处理器, 主要进行数据运算处理, DSP2812 一方面可以在 FPGA 的时序管理下与双口 RAM 进行数据通讯, 通过双口 RAM 与上位机进行数据交互, 另一方面, 可以通过 FPGA 实现与接口板的数据通讯, 接收外部发送的数据或向外部发送数据。

PXI 总线通讯以及 DSP 的数据通讯均在 FPGA 的时序管理模块协助下工作, FPGA 内部包含 3 个模块, 即 PCI 时序管理、DSP 时序管理、数据的串并转换。前面已经提到, PCI 时序管理主要实现 PCI9054 与上位 PXI 总线的通讯, DSP 时序管理主要实现 DSP 与双口 RAM 之间的数据通讯。FPGA 的另外一个重要作用是实现数据的串并转换, 当 DSP 完成数据处理后需要向外发送数据时, 首先将数据发送至 FPGA 的 FIFO, FPGA 将 FIFO 中的数据逐个取出, 并将数据由并行模式转换为串行数据发送至接口板, 同样, 当接口板收到外界发送的数据时首先由 FPGA 将串行数据转换为并行数据, 然后将数据发送至 DSP, 由 DSP 接收数据后进行运算, 并将运算结果发送至上位机。母板的原理框图如图 2 所示。

智能通用化数字接口模块具备 8 路独立通道的通用模块 (可扩展为 16 路), 每个通道均具有收发功能, 工作模式、波特率及帧中断均可配置。模块由母板和子板组成。母板由 PCI 接口芯片、双口 RAM、DSP、FPGA 及辅助电路组成。PCI 接口芯片是连接 PXI 控制器与通用串口模块的桥梁; 双口 RAM 是 PCI 与 DSP 之间的缓冲区, 用于放置 PCI 与 DSP 之间的命令、地址及数据; DSP 用于处理发送及接收的数据,

根据实际要求组帧或拆帧; FPGA 用于实现 UART 及逻辑处理的功能。

2.2 接口设计

接口板用于信号调理, 实现与用户方的接口匹配, 还可以由控制器控制信号是否输出。接口板的原理框图见图 3。为保证测试系统与被测系统地信号隔离, 该接口模块使用 DC/DC 模块进行电源隔离, 并采用高速光电隔离器件进行信号隔离, 部分信号输入/输出采用继电器进行控制。

由于接口模块主要完成信号隔离和调理, 且设计原理和加工调试工作相对简单, 因此可根据用户需要进行更改设计, 满足不同被测对象的接口类型需求。

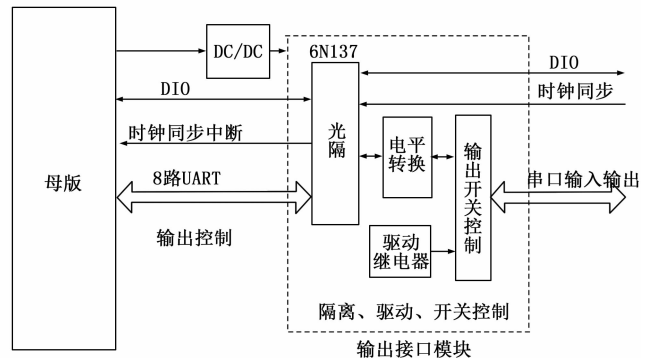


图 3 接口板原理图

3 软件设计

智能通用化数字接口模块的软件包括驱动程序、DSP 程序及 FPGA 程序。

驱动程序用于配置模块的工作模式、波特率及帧中断; 发送或接收数据, 触发 DSP 中断。

DSP 程序用于处理发送及接收的数据, 根据实际要求组帧和拆帧, 根据驱动程序的要求配置 FPGA 中的 UART。为保证数据传输的实时性, DSP 采用中断方式进行数据收发操作。

FPGA 程序分为逻辑处理和串行通讯实现两部分。逻辑处理部分主要处理 PCI 接口芯片与双口 RAM 之间的读写及中断逻辑、DSP 与双口 RAM 之间的读写及中断逻辑。串行通讯实

现部分包括 8 路独立的串行通讯模块。每路串行通讯模块均有可由 DSP 程序配置的控制寄存器、波特率寄存器、状态寄存器、FIFO 收/发寄存器、帧中断控制寄存器及帧中断状态寄存器。用 FPGA 程序实现接口芯片的功能, 包括串并转换, 缓冲区间及中断产生。根据实际使用需求, 串行通讯模块设计了异步串行通讯模式以及不同时序的同步串行通讯模式, 模式的选择可以通过上位机设置 FPGA 控制寄存器相应位实现。

3.1 上下位机通讯策略

根据前述硬件设计, 上位机与下位机间通过双口 RAM 实现数据交互, 为避免数据读写冲突, 设计时采用了全双工数据单向流动的方式, 每个通信通道设置独立状态字地址以及数据区, 上下位机通过命令字传递数据状态信息, 数据区采用循环缓存的方式进行存储和数据传递, 双口 RAM 存储区分配格式如图 4 所示。

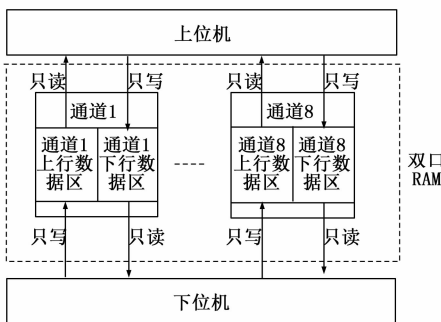


图 4 接口板原理图

当上位机向下位机发送数据时, 首先读取当前写指针, 并根据当前写指针查找数据缓冲区数据存放位置, 开始进行数据写操作, 完成数据写操作后, 将写指针更新为最新状态, 并将 3 个命令字中相关通道数据信息位置位, 告知下位机数据已更新, 下位机循环查询 3 个命令字状态, 当查询到某个通道数据更新时, 首先读取当前读指针, 根据读指针查找上次读操作结束的位置, 并继续进行读操作, 直至读指针与上位机的写指针相同, 说明数据已读取完毕, 更新读指针, 并清命令字。下位机向上位机发送数据的流程为上述流程的逆过程。上述读流程和写流程如图 5 所示。

3.2 用户接口设计

智能通用化数字接口模块的驱动程序基于 NI 公司的 NI-VISA 开发, VISA (virtual instrument software architecture) 为整个仪器测试行业提供了统一的软件基础, 利用通用的 I/O 程序库, 不同厂商的软件可以在同一平台上一同运行。基于 VISA 驱动程序库, 智能通用化数字接口模块为用户提供了多种命令接口, 其中包括系统设置接口、通道状态设置及查询接口、数据操作接口。

系统设置接口包括数字接口模块的初始化、通讯关闭、模块复位、中断使能、中断禁止、版本获取、数据区清空等函数。

通道状态设置及查询接口包括同步状态设置、异步状态设置、同步状态获取、异步状态获取等函数。

数据操作接口包括通道接收使能/禁止函数, 单通道数据接收/发送函数, 多通道数据接收/发送函数等。

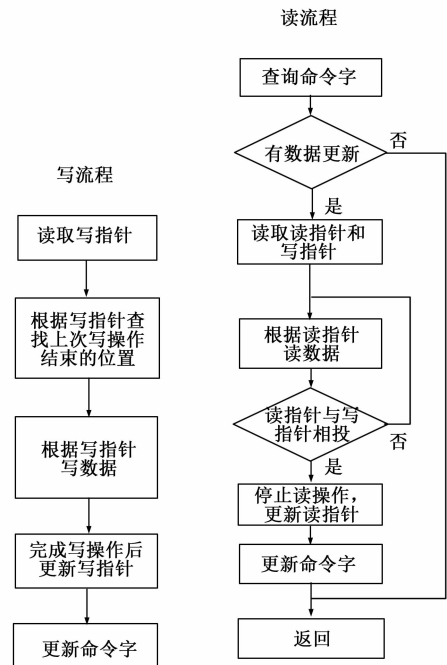


图 5 读流程与写流程

在使用该数字接口模块时, 首先需调用模块初始化函数, 获取板卡的通讯 ID, 然后再利用该 ID 进行板卡操作。首次使用时需设置通讯状态控制字, 如通讯起始位数、数据位数、停止位数、波特率等。设置完毕后即可利用收发函数进行通讯操作。在结束通讯时, 需调用模块关闭函数, 以关闭板卡资源。

4 试验及应用验证

针对测试系统需求, 为通用数字接口模块设计了六类接口板, 软件实现了 21 种异步和同步工作模式。接口模块投入应用前, 针对各种接口及工作模式进行连续可靠性测试, 试验覆盖 1 kbps~1 Mbps 传输速率, 并对每种接口进行了 100 小时以上的连续传输测试, 测试结果表明, 通用数字接口模块配合各类接口板在相应工作模式下通信过程均无故障, 传输数据无误差。

5 结论

本文针对航天系统测试需求, 根据稳定性、有效性、可靠性及灵活性的设计原则, 提出了一种基于 PXI 总线的通用数字化接口模块, 该模块采用 DSP+FPGA 的设计结构, 具有集成度高、传输速度快、数据通讯量大等优点, 同时具有灵活的用户接口。该模块投入运行后, 经多套测试设备试验测试验证, 性能良好, 满足航天器系统测试要求。

参考文献:

- [1] 黄灿杰, 毛 凯. 基于 FPGA 的 PXI 数据采集系统设计 [J]. 计算机测量与控制, 2006, 14 (1): 123-124.
- [2] 王玉铭, 周 强. 基于 PXI 总线的 RS422 通信卡的设计与应用 [J]. 计算机测量与控制, 2008, 16 (12): 1924-1925.
- [3] PCI9054 Data Book [Z]. PLX Technology Inc., 2000.