

# 基于 OMAPL138 和 FPGA 构架的 PC104 主板检测系统

陈岩申<sup>1</sup>, 张波<sup>1</sup>, 管少辉<sup>2</sup>

(1. 海军青岛雷达声纳修理厂, 山东 青岛 266100;

2. 武汉大洋义天科技股份有限公司, 武汉 430205)

**摘要:** 为了对 PC104 主板进行自动检测, 分析了 PC104 主板工作原理及其总线时序, 提出了一种基于 ARM+FPGA 的嵌入式检测系统的设计方案; 该方案采用德州仪器 (TI) 双核架构的高性能芯片 OMAPL138 中的 ARM 核来实现检测系统的应用管理, DSP 核实现数据的处理, 并利用 FPGA 技术来实时采集 PC104 总线数据; 检测系统在 Linux 操作系统下, 通过人机交互方式实现了 PC104 主板的各种功能的自动检测; 实验结果显示该检测快速可靠, 为 PC104 主板的自动检测提供了一种有效的方法。

**关键词:** PC104 主板; 自动检测; ARM+DSP 双核; FPGA

## Mainboard Test System Based on OMAPL138 and FPGA Structure

Chen Yanshen<sup>1</sup>, Zhang Bo<sup>1</sup>, Guan Shaohui<sup>2</sup>

(1. Naval Repair Plant of Radar and Sonar in Qingdao, Qingdao 266100, China;

2. Dayang Technologies Co., Ltd., Wuhan 430205, China)

**Abstract:** To test PC104 motherboard automatically, this paper analyzes the working principle of the PC104 motherboard and its bus timing, and puts forward a kind of embedded test system based on ARM + FPGA design scheme. The scheme is realized by using OMAPL138 chip, which is a high performance chip of the Texas instruments (TI) dual-core architecture, its ARM kernel for test system management of application and DSP kernel for data processing, and using FPGA technology to acquire the real-time data of PC104 bus. Under the Linux operating system, Detection system realize the functions of automatic detection of PC104 motherboard by the man-machine interactive way. The experimental results show that the detection system is fast and reliable, which provides an effective method for automatic test of PC104 motherboard.

**Keywords:** PC104 motherboard; automatic test; ARM+DSP dual-core; FPGA

## 0 引言

PC104 嵌入式主板由于具有高集成度、高可靠性、低功耗等特点, 在现代武器装备中应用越来越广泛<sup>[1-2]</sup>。PC104 嵌入式主板内部结构复杂, 且不易测量, 当装备出现故障时, 一般采用排除法来最后确定是否为 PC104 主板故障。这种方法效率低, 不利于装备的快速保障。针对这种情况, 提出了一种提出了一种基于 ARM+FPGA 的嵌入式检测系统的设计方案来实现对 PC104 主板故障的快速自动检测。

## 1 系统方案

目前 PC104 嵌入式主板大多采用 X86 结构体系<sup>[3]</sup>。其主板一般由 CPU, 存储器, 接口电路及外围电路组成。当主板上电后的第一个动作就从内存最高地址获取第一道指令, 然后跳转到执行 BIOS 程序。BIOS 对主板中主要的 I/O 设备提供了设备一级的控制, 启动后首先进行自检, 在这个过程中, 如果遇到任何错误, 处理器会被挂起, 并将 BIOS 检测代码写入 80 h 端口地址。根据 BIOS 故障代码即可判断主板的故障范围。从这个过程中可看出, 获取 BIOS 故障代码的前提条件是复位信号、时钟信号、总线、CPU 正常。为此检测装置总体

思路是通过扫描 PC104 总线, 获取控制总线、地址总线、数据总线的的数据, 对这些数据进行分析, 并获取 BIOS 的故障检测代码。如图 1 检测装置的系统框图。系统由信息采集及处理模块、人机接口模块等组成。虚框内的信息采集及处理模块通过 PC104 总线采集主板有关信息进行分析诊断, 主要包括电源检测模块、系统时钟检测模块、复位信号检测模块、BIOS 自检结果读取电路及应用程序仿真及相关激励信号产生, 由一片 FPGA 完成。系统选用 OMAPL138 平台, 在 LINUX 操作系统下完成各种应用程序的实现。

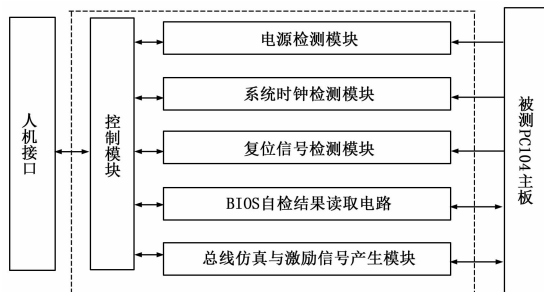


图 1 主板检测系统功能框图

## 2 系统硬件设计

整个硬件系统由主处理器模块、存储模块、信号采集模块、液晶显示模块、通讯接口模块及电源管理模块构成, 如图

收稿日期: 2014-09-22; 修回日期: 2015-03-19。

作者简介: 陈岩申 (1971-), 男, 江苏睢宁人, 博士, 高级工程师, 主要从事雷达维修、自动测试与故障诊断方向的研究。

2 所示。微处理器单元的 ARM 处理器负责整个平台系统的配置管理、信息存储、程序下载和人机接口驱动, 并包括完成和本单元的 DSP 处理器进行数据的交互, 并对采集的数据进行专家分析和诊断, OMAP 单元的 DSP 处理器通过共享内存完成与 ARM 处理器的数据交互, 对从 FPGA 单元采集的数据进行合并、拆分和部分的数据滤波处理等管理功能<sup>[5-6]</sup>。

### 2.1 系统核心模块设计

系统核心模块是由 OMAPL138 双核处理器及其外围设备组成。OMPL138 是德州仪器 (TI) 公司 OMAP 系列双核处理器<sup>[4]</sup>。其中一个核为 ARM926EJ-S RISC 处理器, 负责任务管理, 另一个核是 C6748 DSP 处理器, 负责计算任务。外围设备主要由 DDR2 内存 NAND flash, EMIF 接口, I<sup>2</sup>C 接口硬件如图 2 所示。

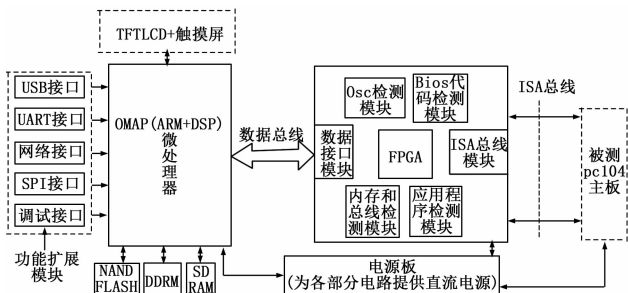


图 2 系统硬件框图

OMAPL138 处理器提供了 DDR2/mDDR 内存控制器接口, 该接口支持 JESD79D-2 标准 DDR2 SDRAM 器件和 JESD209 标准 mDDR SDRAM 器件, 本设计中采用 MT47H64m16HR DDR2 芯片组成了 512 M 外部内存。NAND flash 由 K9K8G08U0A 芯片完成, 它主要用于存储 linux 操作系统及应用文件, 容量为 256 M。NAND flash 通过 EMIF 总线与 OMAPL138 相连。

### 2.2 FPAG 模块设计

FPGA 单元采用 xilinx 工业级可编程芯片 FPGA - XC3S400AN<sup>[7]</sup>。FPGA 模块设计主要包括 EMIF 总线及外围电路设计。当系统运行时, OMPAL138 核心模块通过 EMIF 总线发送指令与数据到 FPGA 模块, FPGA 模块根据指令和数据产生相应的信号及相关动作。FPGA 的外围电路主要 JATG 和 AS 接口。FPGA 主要由 4 个子模块完成: EMIF 接口的数据与地址解析模块、DMA 控制器、存储器、PC104 接口模块, 内部实现方案如图 3 所示。

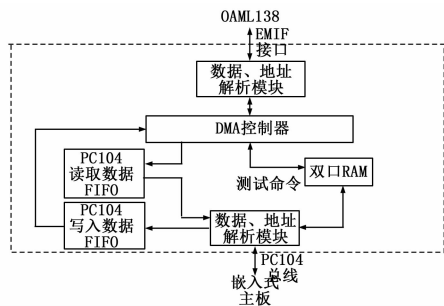


图 3 FPGA 内部实现方案

EMIF 接口, 处理器可控制多种类型的存储器 and 外设。EMIF 接口在时钟作用下可进行同步操作, 接口信号主要有片选信号、地址总线、数据总线、读写使能信号、输出使能信号、等待信号等。FPGA 采用状态机设计来完成地址译码和数据读取等操作, 状态机即如图 4 所示。

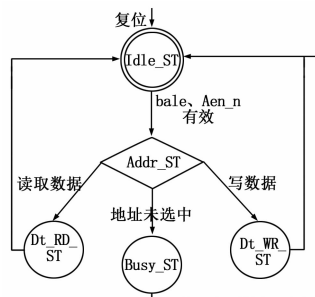


图 4 FPGA 中 EMIF 控制器状态机

状态机代码如下:

```

case pc104_sm_cur is
//IDLE -- Idle condition.
Idle_ST :
if (bale = '1' and Aen_n = '0') pc104_sm_cur <= Addr_ST;
//CMP_ADDR -- device is selected or not
Addr_ST :
if(addrbus = "1001")
if(lor_n = '0') pc104_sm_cur <= Dt_RD_ST ;
elsif(iow_n = '0') pc104_sm_cur <= Dt_WR_ST ;
else pc104_sm_cur <= Busy_ST ;
//RD_DATA -- read data
Dt_RD_ST :
if(lor_n = '0') pc104_sm_cur <= Idle_ST;
//WR_DATA -- write data
Dt_WR_ST : if(iow_n = '0') pc104_sm_cur <= Idle_ST;
-- B_BUSY -- device not involved in current transaction.
Busy_ST : pc104_sm_cur <= Idle_ST;

```

### 2.3 人机接口模块设计

人机接口设计采用 7 英寸 TFTLCD 及四线触摸屏完成。LCD 为人机显示接口, 触摸屏采集用户输入信息, 触摸屏接口电路采用芯片 TSC2046。

## 3 系统软件设计

为了实现 PC104 主板的检测, 系统必须包括如下功能: PC104 主板系统时钟频率、板上晶振频率及复位脉冲宽度等; 捕获 PC104 总线上的数据总线、地址总线及控制总线的工作状态; 获取主板外设 80 H 端口上 BIOS 数据。为此本设计的架构思想是将各功能模块以应用程序方式运行在 linux 操作系统下。

由于 OMAPL138 内含 ARM926EJ 和 C674x DSP 双核, 在进行软件开发时构建了两个开发环境: ARM 端采用 LINUX 操作系统、DSP 端采用 Code Composer Studio 集成开发环境分别作为两个内核的开发平台<sup>[8]</sup>。

LINUX 嵌入式设备开发流程<sup>[9]</sup>包含 Ubl 引导程序, Uboot 引导程序, Linux 内核, Ubifs 文件系统, 设备驱动程序及 Linux 应用程序。图 5 为系统软件平台的程序分布图。

FPGA 驱动程序在整个系统中最为关键, 它在 linux 中一

EMIF (外部存储器接口) 是 TI 器件上的常用接口。通过

般作为字符设备，并以文件的形式存放在/dev目录下，称为“设备文件”。FPGA 驱动实现主要有三步：第一步是设备驱动初始化，这部主要负责初始化 FPGA 工作，其代码如下：

```
# define FPGA_PHY_START 0x08000000 //nGCS4
# define FPGA_PHY_SIZE 0x0f03c //片选大小
# define DEVICE_NAME "FPGA"
# define BUF_SIZE1 10552 * 4 //从 FPGA 读取数据的大小
# define BUF_SIZE2 44 //往 FPGA 写数据的大小
# define FPGA_MAJOR 249
# define FPGA_MINOR 0
```

第二步异步中断响应。在应用程序中，可用如下代码获得中断响应：

```
signal(SIGIO,test_handler);/* test_handler 为函数名字 */
fcntl(fa,F_SETOWN,getpid());
oflags=fcntl(fa,F_GETFL);/* fd 为打开设备返回值 */
fcntl(fd,F_SETFL,oflags | FASYNC);/* fd 为打开设备返回值 */
```

第三步地址映射。在 Linux 设备驱动程序操作的都是设备的虚拟地址，因此，需要将驱动程序对虚拟地址映射到正确的物理地址上去，从而保证驱动程序对设备的虚拟地址的操作。在用户空间对 FPGA 设备的访问可通过内存映射来实现。FPGA 可以看作是硬件连接在微处理器的片选信号 nGPCS4 上的一段物理地址的寻址，然后对该段地址进行读/写。通常用户可用如下代码关联 FPGA 的地址：

```
fpga_base=ioremap(FPGA_PHY_START, FPGA_PHY_SIZE);
```

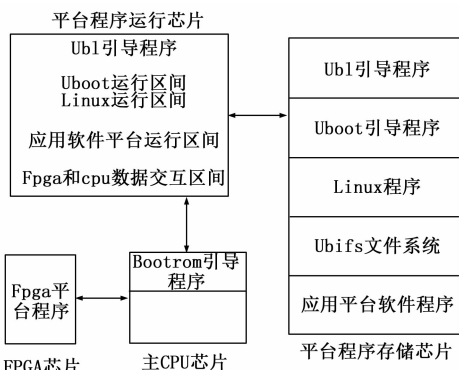


图 5 软件平台程序分布图

### 4 实验结果及分析

本文从 FPGA 模拟仿真及系统实际运行两方面验证检测系统的可靠性及有效性，图 6 为 FPGA 仿真 EMIF 总线的仿真图，图 7 为 FPGA 与处理器通讯的仿真图。从图中可以看出，FPGA 在速度及功能上均能满足要求。图 8 为检测系统在 PC104 主机启动时采集的数据总线，该数据与实际测试结果完全一致。

### 5 结束语

本文设计了一种基于 OMAP+FPGA 架构的 PC104 主板检测系统，检测系统采用德州仪器 (TI) 双核架构的高性能芯片 OMAPL138 中的 ARM 核来实现检测系统的应用管理，DSP 核实现数据的处理，并利用 FPGA 技术来实时采集 PC104 总线数据。通过触摸屏人机交互方式实现了 PC104 主

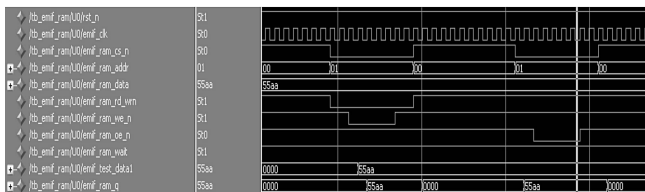


图 6 EMIF 总线仿真图

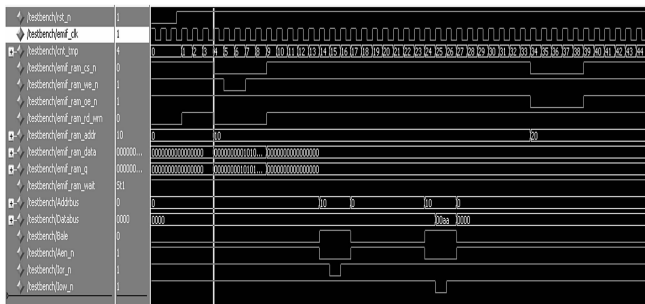


图 7 FPGA 与 OMAPL138 通信仿真图

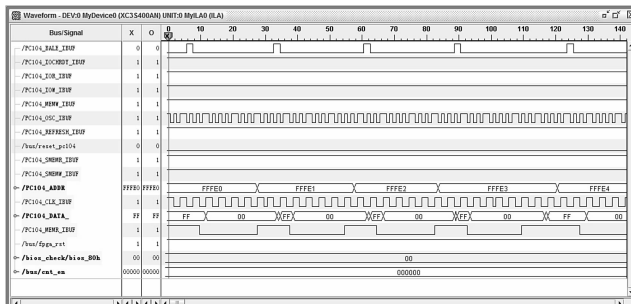


图 8 系统采集 PC104 启动时的数据图

板的各种功能的自动检测。通过仿真与实际测试验证了该系统能快速检测 PC104 主板的故障。该系统具有使用方便，可扩展性强，实时性好，携带方便等优点。

### 参考文献：

- [1] 毛晓慧, 王雅丽, 姚列英, 等. 嵌入式预充电电源控制系统的设计与实现 [J]. 计算机测量与控制, 2012 (6): 1521-1523.
- [2] 曹永辉, 高勇, 石秀华, 等. 基于 PC104 的水下航行器导航系统设计 [J]. 计算机测量与控制, 2006 (3): 368-370.
- [3] Lehrbaum R. Using PC/104 embedded PC modules for embedded application [C]. WESCON, 1993, 13 (1): 633-638.
- [4] Texas Instrument. OMAP-L138 Technical Reference Manual [EB/OL], 2009.
- [5] 马帅旗. 基于 FPGA-ARM 的机载数据获取与记录系统设计 [J]. 计算机测量与控制, 2013 (9): 2582-2584.
- [6] 刘涛, 张大鹏. 基于微控制器和 FPGA 的高可靠步进电机控制器设计 [J]. 计算机测量与控制, 2014 (4): 1145-1147.
- [7] Xilinx. Spartan-3 generation FPGA user guide [Z], 2009.
- [8] 师皓, 江志农. 基于 OMAP-L138 的便携式设备状态监测与诊断仪设计 [J]. 微型机与应用, 2011 (16): 28-30.
- [9] 张光建, 刘政. 嵌入式 Linux 驱动程序开发实例教程 [M]. 北京: 清华大学出版社, 2011.