

基于 FPGA 的电容式编码器数据采集系统设计

设计与实现

李 锋, 祝玉芳, 程 坤

(东华大学 计算机科学与技术学院, 上海 201620)

摘要: 为了精确地获取电容式编码器输出信号中所携带的位置信息, 文章设计了一套基于现场可编程门阵列 (FPGA) 的电容式编码器数据采集系统; 文中介绍了带通滤波器、同步正交解调、低通滤波器和 Cordic 等系统模块, 并详细分析了系统的稳定性和误差; 实验结果表明, 在转速为 800 rpm 时, 角度分辨率可达到 0.192 度, 在一个周期内最大误差 0.002 8 度, 平均误差 0.000 8 度, 静止抖动 0.007 26 度, 统能够实时的获取转子的位置信息, 同时具有较好的精度和稳定性。

关键词: 电容式编码器; 同步正交解调; FPGA; Cordic

Design and Implementation of Capacitive Encoder's DAQ Based on FPGA

Li Feng, Zhu Yufang, Cheng Kun

(Dept. of Computer Science and Technology, Dong Hua University, ShangHai 201620, China)

Abstract: In order to accurately obtain the position information from the output signal, this paper proposed a capacitive encoder's data acquisition system based on FPGA. Algorithm of band pass filter, synchronous quadrature demodulator, low pass filter, and Cordic have been adopted in the design. And we make a detail discussion about the system stability and error. The results show: as rotational speed is 800rpm, resolution is 0.192 degree and the mean error is 0.0008 degree. The system not only obtains the position information of rotor in a real time, but also has a good resolution and accuracy.

Keywords: capacitive encoder; synchronous quadrature demodulator; FPGA; Cordic

0 引言

与常用的光电编码器相比, 电容式编码器有着耐用、可靠和准确的优点^[1-3], 但也由于系统计算复杂度高, 抗干扰性差, 其应用受到很大限制。为提高数据采集抗干扰能力, 提高系统精度和整个系统的集成的方便性, 不同于传统编码器的正弦弦 ($\sin\theta$ 和 $\cos\theta$) 和方波 (PWM) 输出方式, 我们对电机转子输出的信号是经过 2 路激励信号调制后的正弦波 ($\sin(\omega t + \theta)$), 在波形放大、模数转换后, 采用数字滤波和 Cordic 算法, 精确地获取电容式编码器转子的绝对位置。这种处理方法虽然抗干扰和精度有很大提高, 但计算量比较大, 尤其在高速应用领域, 对计算速度要求更高。因此本文采用 FPGA 芯片, 充分利用 FPGA 强大的计算能力, 实现了一个高性能电容式编码器。

1 系统设计与实现

1.1 系统结构

系统结构如图 1 所示, 激励信号发生器分别产生两个同步的激励信号: $A\sin\omega t$ 和 $A\cos\omega t$, 其频率为 10 kHz~1 MHz, 该激励信号和位置信息经正交调制, 完成了对微弱位置信息信号的放大和矫正, 大大提高了系统抗干扰能力, 进而形成含有转子位置信息 $A\sin(\omega t + \theta)$ 的模拟信号。

$$A\sin\omega t \cos\theta + A\cos\omega t \sin\theta = A\sin(\omega t + \theta) \quad (1)$$

收稿日期: 2014-04-26; 修回日期: 2014-06-23。

作者简介: 李 锋 (1969-), 上海人, 副教授, 主要从事智能信息处理、嵌入式系统方向的研究。

为了便于数字处理, 该信号经过 AD 转换后, 送入 FPGA 处理。由于载波解调对信号的质量要求较高, 因此需要对采样后的信号进行带通滤波处理, 以去除电磁干扰及其他的一些低频噪声, 之后再处理后的激励信号与 $\sin\omega t$ 和 $\cos\omega t$ 分别相乘从而进行正交解调。正交解调时须保证调制使用的 $\sin\omega t$ 和 $\cos\omega t$ 与解调使用的两路信号的同步。正交相乘如公式 (2) (3) 所示:

$$A\sin(\omega t + \theta) * \sin\omega t = \frac{A^2 [\cos\theta - (\cos 2\omega t + \theta)]}{2} \quad (2)$$

$$A\sin(\omega t + \theta) * \cos\omega t = \frac{A^2 [\sin\theta - (\sin 2\omega t + \theta)]}{2} \quad (3)$$

正交相乘后, 两路信号中除包含 ($\sin\theta$ 和 $\cos\theta$) 外, 同时还含有高频信号 $\cos(2\omega t + \theta)$ 和 $\sin(2\omega t + \theta)$, 这种高频信号的频率要远远大于 θ 随转子转动的频率, 因此需要通过低通滤波器将其消除掉。经低通滤波器后的两路信号分别只含 ($\sin\theta$ 和 $\cos\theta$) 分量, 再将其导入反正切 Cordic 算法模块得出角度值。编码器的数据采样频率非常高, 数据输出一般采用串行的通信方式, 常用的协议有 Endat, SSI, Biss 等, 本设计采用德国 IC-Haus 公司提出的 Biss 协议。

1.2 ADC 转换模块

ADC 模块是本系统中至关重要的一个模块, 它影响着系统的精度和分辨率, 本设计采用了 TI 公司的 ADS8406, 此芯片具有在 1.25 MSPS 的高处理速度工作时 155 mW 的低功耗性能, 同时能并行输出 16 bit 的有效数据。

为了提高系统的分辨率, 本文通过将电子码盘细分为 16 个信号周期。单个信号周期时机械角 θ 在 $[0, 360^\circ]$ 内的模

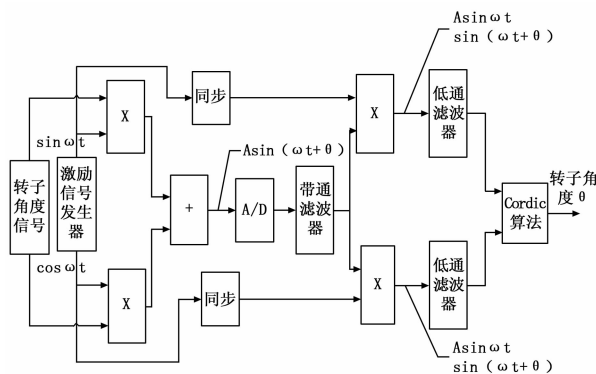


图 1 系统硬件结构框图

拟信号可以转化为 2^{16} 个相应的数字信号。而采用 16 个信号周期时,如图 2 所示一个机械周期已经细分成 16 个电周期,则此时 θ 在 $[0, 360^\circ]$ 内可以得到 16×2^{16} 个数字信号,从而将分辨率提高到了 20 位。

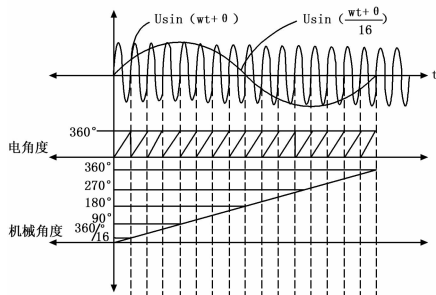


图 2 机械角度细分成 16 个电角度

1.3 带通滤波器模块

电容式编码器对电磁干扰非常敏感,容易产生噪声,而载波解调对信号的质量要求又较高,所以在角度解调前需先对信号做带通滤波处理,以保证解调的准确性。本设计中载波信号 $\sin \omega t$ 和 $\cos \omega t$ 频率为 20 kHz,假设 θ 的最大频率为 1 kHz,即转子的最大转速为 3 750 RPM。此带通滤波器的带通频率为 $[15\ 000, 25\ 000]$ 。

1.4 低通滤波器模块

由公式 (2) (3) 可知,经正交相乘后的两路信号含有高频信号 $\cos(2\omega t + \theta)$ 和 $\sin(2\omega t + \theta)$,这种高频信号的频率要远远大于随转子转动时的频率,因此本文通过低通滤波器将其消除。经过低通滤波器之后输出的两路信号只含转子位置信息 θ 的低频分量 $\sin \theta$ 和 $\cos \theta$ 。

1.5 Cordic 角度细分模块

Cordic 算法模块是本设计中的核心的模块。低通滤波后的正余弦信号携带的转子位置信息与正余弦信号的相位信息相对应,本模块的主要目的是从正余弦信号中提取相位信息。设经过低通滤波器输出的正余弦信号分别为: $u'' \sin \theta$ 和 $u'' \cos \theta$

$$\tan \theta = \frac{u'' \sin \theta}{u'' \cos \theta} = \frac{\sin \theta}{\cos \theta} \quad (4)$$

由式 (4) 可知,正切信号不受正余弦信号幅度波动的影响,因此有更好的线性度和精度。通过转换得:

$$\theta = \tan^{-1} \frac{\sin \theta}{\cos \theta} \quad (5)$$

公式 (5) 是开环细分方法的原理,利用反正切可以细分出转子的位置信息 θ 。Cordic 算法是计算反正切的常用方法。Cordic 算法基本工作原理是通过多次迭代使输入的矢量与纵轴分量收敛于零。

圆周旋转模式迭代方程组为:

$$\begin{bmatrix} x_j \\ y_j \end{bmatrix} = \begin{bmatrix} \cos \beta & -\sin \beta \\ \sin \beta & \cos \beta \end{bmatrix} \begin{bmatrix} x_i \\ y_i \end{bmatrix} \quad (6)$$

公式 (6) 表示向量 (x_i, y_i) 到向量 (x_j, y_j) 的旋转过程,即旋转的相角为 β ,可以通过迭代运算分多步进行角度旋转,每一步完成一次旋转,单步过程可表示为:

$$\begin{bmatrix} x_{n+1} \\ y_{n+1} \end{bmatrix} = \begin{bmatrix} \cos \beta_n & -\sin \beta_n \\ \sin \beta_n & \cos \beta_n \end{bmatrix} \begin{bmatrix} x_n \\ y_n \end{bmatrix} \quad (7)$$

根据公式 (7),必须确切知道每步要旋转的角度。为了计算方便,将公式 (7) 转为为如下形式:

$$\begin{bmatrix} x_{n+1} \\ y_{n+1} \end{bmatrix} = \cos \beta_n \begin{bmatrix} 1 & -\tan \beta_n \\ \tan \beta_n & 1 \end{bmatrix} \begin{bmatrix} x_n \\ y_n \end{bmatrix} \quad (8)$$

每单步旋转角度,即单次旋转最大为当 $n=0$ 时(第一次旋转)旋转,之后每次逐步减小,迭代次数越多,精度越高,本设计中使用了 $N=32$ 次迭代。最终输出角度为:

$$\theta = \sum_{n=0}^N s_n \beta_n \quad (9)$$

$$s_n = \begin{cases} -1, & z_n < 0 \\ 1, & z_n \geq 0 \end{cases} \quad (10)$$

$$z_n = \theta - \sum_{n=0}^{N-1} s_n \beta_n \quad (11)$$

Cordic 算法将直角坐标系上的复杂运算转化为简单的移位和加法运算,其多次迭代特性特别适合 FPGA 的流水操作,利用 FPGA 的并行性特点能够在较小的时间完成 32 次迭代的反正切算法,同时获得较高的分辨率。

2 系统分析和实验结果

本实验选用了 Altera 公司的 Cyclone 3 系列的 EP3C40F324C8 和 16 位 AD9850 DA 转换器同时采用 16 个信号周期的码盘。采样周期为 400 kHz,载波信号角速度为 $\omega = 2 \times \pi \times 20\ 000$,转子转动速度为 800 rpm。图 3 是各处理阶段的采样值输出波形。

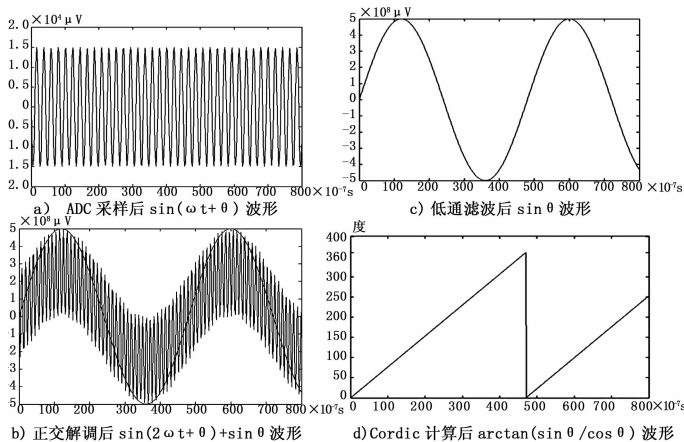


图 3 实验中不同阶段波形

2.1 系统精度分析

受环境等因素影响, 传感器输出的调制信号并不是理想正弦信号, 也存在像光电编码器和电磁式编码器的直流偏置误差, 幅值误差和相位误差^[4]。在数字信号处理过程中还会出现数模转换误差, 滤波器误差和 Cordic 算法误差。

多数论文已经对直流偏置、相位迟滞、幅值增益, 数模转换等误差做过详细的讨论, 本文主要分析由滤波器引起的误差。

由于机器字长的限制数字滤波器都会产生误差, 误差可归为很多种^[5], 其中由于数字滤波器进行乘法和加法运算时的舍入误差引起的误差最为明显, 以低通滤波器为例, 正交相乘后信号为 32 位, 设滤波器系数均为 N 位, 一个两阶 IIR 滤波器相乘相加后输出为 $32+N+4$ 位; 而滤波器实际输出为 32 位, 此时必须对相乘相加后的计算值进行截取, 为了保证截取不丢失最高有效位同时获得较高的分辨率, 必须选择合适的截取开始位, 而所处理的信号幅值是非线性变化的, 对此, 目前尚无理想的精确方法, 不能完全避免由此引起的滤波器截断误差, 只能通过对滤波器输出值范围作预估, 在不影响最高有效位的情况下, 尽量保留低位以提高分辨率。

分辨率是编码器在数值读取过程中能取得的最小变化值^[6]。本实验中采用率为 400 kHz, 转子转速 800 rpm, 采用 16 个信号周期的码盘, 可以计算出每一个采样点间隔 θ 相差的理论值

$$\Delta\theta = \frac{360}{60} * 16 * 0.0000025 * 360 = 0.192 (\text{度})$$

单点理论精度:

$$\text{Accuracy}_{\text{circle}_n} = \frac{360}{2^{20}} = 3.4 * 10^{-4} \text{度}$$

设为第 n 个点采样值, 设为与同步的理论值, 则。通过实验数据分析得其最大误差为 0.002 8 度, 单个周期内平均误差为 0.000 8 度。

2.2 系统稳定性分析

一个稳定的控制系统是伺服电机正常工作的保证。本系统中包含了多个滤波器, 如果滤波器不稳定, 即使输入有微小改变, 输出也可能发生极大的变化, 这将对系统造成巨大的威胁, 所以滤波器的稳定性也是本系统设计的一个重要方面。

在给定滤波特性下, IIR 滤波器比 FIR 所用系数项更少, 还能实现窄带频响。本设计中的带通滤波器和低通滤波器都采用了 IIR。

$$H(z) = \sum_{r=0}^M b_r z^{-r} / (1 + \sum_{k=1}^N a_k z^{-k}) \quad (12)$$

若滤波器的极点都在单位圆内, 则滤波器是稳定的^[5]。任何一个高阶 IIR 滤波器都可以转换为多个 2 阶 IIR 级联形式^[7], 在本设计中, 用一个二阶滤波器进行时分复用, 将节约大量的乘法器资源。同时级联时每个滤波器都有 2 个极点和 2 个零点, 在单独调整零点和极点时而不影响其他任何极点、零点^[8]。这种结构便于准确的调整滤波器的极点和零点, 从而保证滤波器的稳定性。

静止误差率是衡量编码器精度一个重要指标, 可以通过采样转子在静止时 Cordic 模块实际输出值来计算。其计算公

式为:

$$\theta_{\max} = \max(\theta_1, \theta_2, \theta_3, \dots, \theta_N) \quad (13)$$

$$\theta_{\min} = \min(\theta_1, \theta_2, \theta_3, \dots, \theta_N) \quad (14)$$

$$\text{Resolution}_\theta = \frac{(\theta_{\max} - \theta_{\min})}{16} \quad (15)$$

其中: θ_{\max} 为样本中 θ 采样最大值, θ_{\min} 为样本中 θ 采样最小值。通过对静止单点多次采样分析数据得: $\theta_{\max} = 23.417322$ 度, $\theta_{\min} = 23.301171$ 度, $\text{Resolution}_\theta = 0.000726$ 度。

2.3 系统的时间和资源消耗

本实验中采样速率为 400 kHz, 即系统的最大处理时间为 $2.5 \mu\text{s}$, 如果系统的处理时间大于 $2.5 \mu\text{s}$, 将会导致采样点的丢失, 系统就无法准确的解调出转子的位置信息 θ 。FPGA 各模块的处理时间和资源消耗在表 1 中列出。从列表可以看出, 系统各环节总耗时为: $1.05 \mu\text{s}$, 满足设计要求。

表 1 FPGA 各模块的处理时间和资源消耗

模块	计算时间/ μs	资源消耗/LUT
ADC_ctrl	0.08	83
带通滤波器	0.14	410
低通滤波	0.26	1 708
Cordic 算法	0.57	3 127

3 结论

本文提出了基于 FPGA 搭建的电容式编码器数据采集系统, 采用带通滤波器、同步正交解调、低通滤波器、Cordic 算法等获取位置信息。同时对系统的稳定性和误差作了详细分析。实验结果表明, 系统能够精确的解调出编码器输出的位置信息, 同时还能获得良好的分辨率和精度^[9]。

参考文献:

- [1] 李子全, 李新正. 正余弦编码器细分装置的设计 [J]. 微电机, 2010 (12): 48-52.
- [2] 贺传敏, 杨建武. 一种新型实现高倍编码器细分的软件设计 [J]. 电子测量技术, 2008 (8): 103-108.
- [3] Miyashita K, Takahashi T, Yamanaka M. Features of a Magnetic Rotary Encoder [J]. IEEE Transactions on Magnetics, 1987, 23 (5): 2182-2184.
- [4] 代 杰, 樊瑜瑾, 张学丽. 基于单片机的光电编码器位置检测系统设计 [J]. 计算机测量与控制, 2011, 19 (1): 17-19.
- [5] 杜存纲, 韩 威. 数字滤波器的稳定性及舍入误差分析 [J]. 西北师范大学学报, 1998, 34: 58-62.
- [6] 麻远扬, 胡永杠. 轴角编码器的设计与应用 [J]. 计算机测量与控制, 2007, 15 (8): 1084-1086.
- [7] 陈居现, 李英堂, 李英勇. 基于步进电机的一种运动控制系统设计 [J]. 电机与控制应用, 2012 (9): 12-15.
- [8] 赵文峰, 乔彦峰. 25 位绝对式光电编码器数据采集细分系统 [J]. 计算机测量与控制, 2014, 22 (1): 242-244.
- [9] Sloyan T J. Capacitive Encoder Having Multiple Precision Outputs [J]. United States Patent 1986, 23 (11): 340-347.