

超高速多通道瞬态测试系统软硬件设计技术研究

张 荣, 陈 颖, 黄海莹, 王 松

(中国工程物理研究院总体工程研究所, 四川 绵阳 621900)

摘要: 介绍采样频率为 2~10 MHz 的 64 通道超高速同步瞬态测试系统的设计技术, 主要包括超高速瞬态测试系统的两类硬件架构设计及其软件架构设计; 详细讲述基于 PXI Express 总线传输和高速 RAID 阵列数据持续流盘存储与基于大容量板载数据缓存和总线下载传输的测试系统硬件架构, 并应用生产者/消费者结构与有限状态机结合的软件架构进行高性能测试系统软件设计; 针对数十 GByte 海量测试数据的存储、回调编程以及多通道波形显示等系统软件设计关键技术问题提出解决方案; 基于上述技术方案, 设计了 256 MB/s 流盘速度连续采集时间达 5 min 以上的同步流盘测试系统以及 10 MHz/Ch 持续时间 6.4 s 的 64 通道超高速瞬态测试, 满足瞬态测试的各种应用。

关键词: 超高速瞬态测试系统; PXI Express 总线; RAID 阵列流盘; 状态机

Design Technique Research on Ultra High Speed Multi-Channel Transient Testing System

Zhang Rong, Chen Ying, Huang Haiying, Wang Song

(Institute of Systems Engineering, CAEP, Mianyang 621900, China)

Abstract: The design technique for 64 channels ultra high speed synchronous transient testing system with data sampling frequency from 2MHz to 10MHz is introduced. It includes two kind of hardware architecture and software architecture of ultra high speed transient testing system. For hardware architecture, the mode based on PXI express bus data transmission and RAID array stream disk data saving and the mode based on large capacity on-board cache data saving and bus downloading transmission are introduced in detail. For high performance system software design, the design technique with application of producer/consumer architecture and finite state machine is described. And it provides solutions for some system software design key problems of dozens of GB mass data saving and recalling and multi-channel signals displaying. Based on this technical scheme, 64 channels synchronous continuous test system that stream disk speed of 256MB/s and test time up to five minutes and ultra high speed transient test system that sample frequency of 10MHz/Ch and test time up to 6.4 s are designed, they can meet variety of application of transient test.

Keywords: Ultra high speed transient testing system; PXI express bus; RAID array stream disk; finite state machine

0 引言

瞬态测试系统是采集短时和超短时动态信号的仪器。采样频率是瞬态测试系统的主要技术指标, 其中超高速瞬态测试系统是指采样频率为 2~10 MHz 内的并行同步采集系统。超高速瞬态测试系统主要应用在爆炸冲击波超压测试、子弹超高速穿靶碰撞等超短时瞬态测试中, 其测试信号的时间分辨率为 μs 级, 根据采样定理^[1], 为准确获取信号的峰值, 采样率通常应设为 2~10 MHz 甚至更高。

超高速瞬态测试系统设计关键问题: 1) 因通道数多, 采样频率高, 测试将产生海量数据, 如 64 通道同步采集, 采样频率为 2 MHz, A/D 分辨率为 16 位, 则测试数据流速达 256 MB/s, 为避免误触发采集风险, 采样时间设置为数秒, 则单次采集产生的数据将达 GByte 甚至更高, 测试数据的传输、高

速存储和回调分析是必须解决的关键问题; 2) 软件架构设计问题, 合理的软件架构设计可显著提高系统性能并增加系统可靠性; 3) 多通道信号的同步显示和有效测试信号快速定位问题。

本文针对 GByte 海量数据的传输和存储问题, 介绍一种基于 PXIE^[2-3] 总线与 RAID^[4] 磁盘阵列流盘的实时数据传输与存储硬件方案以及一种基于大容量板载缓存和总线事后下载的非实时数据传输硬件方案; 针对提高系统运行性能和可靠性问题, 介绍生产者/消费者结构和有限状态机^[5] 的软件架构; 并给出多通道波形的一种电影放映播放显示方案, 对于海量数据的信号快速分析与有效测试信号快速提取是种有效的方法。

1 系统硬件架构设计

超高速瞬态测试系统设计的技术“瓶颈”是总线数据的传输速率以及数据的高速存储。对于 64 通道 2 MHz 以上的同步采集系统, 数据速率达 256 MB/s, 考虑实时传输, 传统的仪用并行数据总线如 PCI/PXI 总线理论传输速度为 133 MB/s, 不满足要求, 更高的数据传输速率应采用串行总线。PCIExpress^[6] 总线采用串行点对点通信方式, 每个设备具有专用带宽, 使用独立传输链路, 含 $\times 1$ 、 $\times 2$ 、 $\times 4 \dots \times 32$ 多种链路,

收稿日期:2014-02-28; 修回日期:2014-04-10。

基金项目:中物院总体所专项基金(PXI-64)。

作者简介:张 荣(1979-),男,四川资阳人,工学硕士,高级工程师,主要从事环境试验技术、动态测试技术以及计算机软硬件开发技术方向的研究。

×1 链路单向传输率可达 250 MB/s, ×4 链路传输率为 250×4=1 GB/s, 在 PCIeExpress 总线上扩展系统时钟与同步触发总线后构建 PXIExpress 仪用总线, 解决超高速数据传输问题。对于非实时传输, 采用传统总线传输数据即可。

1.1 基于 PXI-E 总线传输与 RAID 阵列流盘架构

PXI-E 总线的数据传输速率根据链路数不同可达到 250 MB/s~6 GB/s, 满足超高速数据采集与实时传输要求, 但高速数据的实时存储对存储介质的读写速度要求更高。IDE 接口硬盘采用 Ultra DMA 模式最高读写速率为 100 MB/s^[7], SATA2.0 接口硬盘以连续串行方式存储数据, 最高读写速率为 300 MB/s, FLASH 固态硬盘的写盘速率 55 MB/s, 而 RAID 磁盘阵列系统采用多磁盘同时读写速度可达 300~600 MB/s 以上。在超高速实时采集时选用 RAID 磁盘阵列进行持续数据流盘比较合适。

RAID 磁盘阵列采用多个冗余磁盘同步读写的方式进行操作, 有 RAID0~RAID7 及其组合形成等多种工作方式, 在超高速数据持续流盘中, 主要应用 RAID0 模式。RAID0 对阵列内的各磁盘没有奇偶数目要求, 采集的数据被平均分配到各个磁盘上, 持续流盘的速度是磁盘数量与单个磁盘读写速度的乘积, 这种模式速度最快, 但当其中一块磁盘损坏时, 整个磁盘阵列损坏, 数据无法修复。

基于 PXI-E 总线传输与 RAID 磁盘阵列流盘的超高速瞬态测试系统硬件架构如图 1 所示。

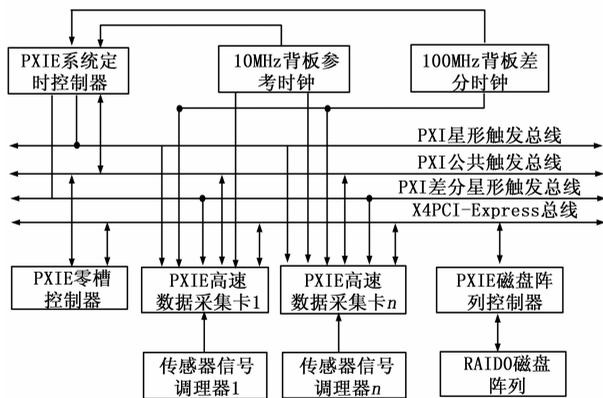


图 1 基于 PXI-E 总线和高速度磁盘阵列的数据实时流盘测试硬件架构

在图 1 所示架构中, 将 PXI-E 零槽控制器、PXI-E 高速数采卡以及 PXI-E 磁盘阵列控制器挂在 PXI-E 机箱背板 PCIeExpress 总线上, PXI-E 高速数采卡与 PXI-E 磁盘阵列控制器具备链路为 ×n (n=1, 2, 4, 8…) 的点对点串行传输接口, 由 PXI-E 零槽控制器控制 PXI-E 高速数采卡连续高速采集数据并向 RAID 磁盘阵列流盘。RAID 磁盘阵列由具备 SATA2.0 接口的多块磁盘组成, 如 12 个 250 GB 硬盘可构成 3TB 的容量。为实现各卡的同步触发采集, PXI-E 定时控制器除提供 PXI 系统固有的星形触发总线、PXI 公共触发总线外, 还增加 100 MHz 的高速差分时钟以及差分星形触发总线, 利用这些同步触发总线可实现各数采卡的采样时钟同步与触发信号同步。

1.2 基于板载大容量缓存和总线下载传输架构

基于板载大容量缓存和总线事后下载传输的测试系统硬件

架构如图 2 所示。系统由 PXI 零槽控制器、多块 PXI 高速数采卡组成。

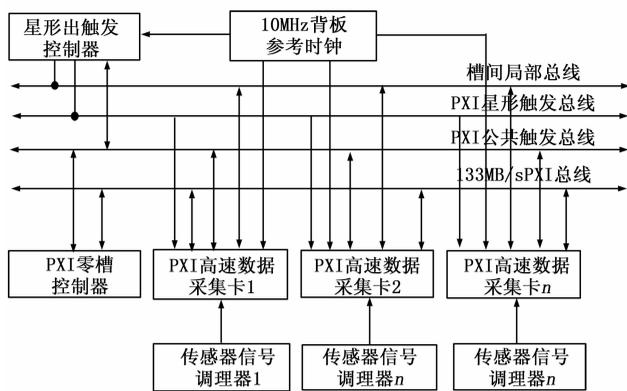


图 2 基于大容量板载缓存和 PXI 总线的多通道测试系统硬件架构

图 2 中, 在高速数采卡上设计大容量存储器, 高速数采卡的各通道共享大容量存储器, 每通道的数据存储量相同, 先将测试数据保存在板载大容量存储器中, 板载大容量存储器的大小决定了单次测试的最长时间, 测试完成后利用 PXI 总线逐卡下载板载缓存数据到内存做后续处理。基于 PXI-E 总线高速流盘的数采卡的板载缓存通常设计为 KB 级, 而该硬件架构下板载缓存要求较大, 常设计为 16 MB~512 MB 等。各高速数采卡通过 PCI 桥接芯片与 PXI 背板总线相连, 实现板卡数据总线、地址总线以及控制总线与 PXI 背板总线的信号交互, 各卡共享 PXI 总线带宽, 因此采集通道数越多, 总线下载数据的时间越长。多通道数据采集同步触发由 PXI 总线的星形触发总线、PXI 公共触发总线完成, 各触发总线可通过路由传输采样时钟与外部同步触发信号到各采集卡上。在 2.5 MHz~10 MHz 采样率和短时采集时建议采用此架构设计测试系统。

2 系统软件架构设计

在超高速瞬态测试系统软件设计中, 采用生产者/消费者结构和有限状态机在 Labview 下高效完成数据采集、存储与分析功能设计。采用生产者/消费者程序结构, 可实现采集分析任务的并行操作, 比基于鼠标点击事件编程的串性法执行采集任务效率更高; 采用有限状态机的模式进行编程, 通过将应用软件功能模块调用以及系统内部动作过程进行状态分类, 确保应用程序执行的可靠性。

2.1 生产者/消费者程序结构

生产者/消费者程序架构采用至少两个 while 循环, 采用队列结构在两个循环间传输数据。第一个 while 循环属于生产者, 负责将软件前面板的各按钮事件产生的数据装入队列, 第二个循环属于数据消费者, 负责从队列中读出前面板事件产生的数据, 并根据前面板的数据采用 case 结构决定执行何种操作。两循环并行运行, 互不干涉。生产者/消费者程序架构如图 3 所示。

图 3 中, 针对超高速瞬态测试系统软件, 将软件前面板的参数设置命令、数据采集命令、数据时域分析各子模块调用命令、数据频域分析各子模块调用命令利用鼠标事件产生命令码, 利用 Producer Cycle 循环维持鼠标事件的持续执行, 命令

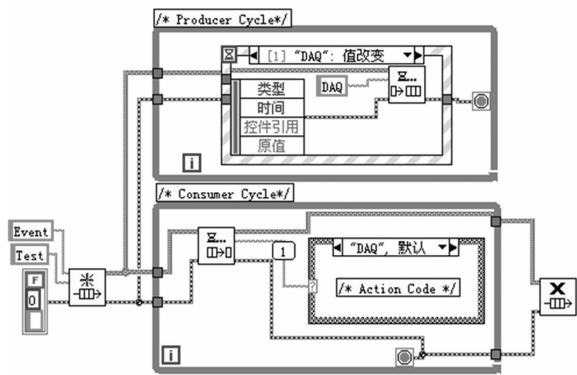


图 3 生产者/消费者程序结构示意图

码装入队列 Queue 中，在 Consumer Cycle 循环中，逐次读出 Queue 中的命令码，利用 case 结构解析命令码，执行前面板具体操作命令。

2.2 功能有限状态机设计

超高速瞬态测试系统要求运行稳定可靠，多个功能模块在执行时具有先后顺序要求，如数据采集命令执行前必须先配置采集参数，采集完成后才能分析数据等。传统的生产者/消费者结构不具备功能模块时序控制能力，各功能模块的执行优先级相同，采用传统方式设计的应用程序要求用户完全了解应用程序的各功能模块的执行顺序，否则可能误操作产生错误，如未配置采集参数便执行数据采集，可能会因为采集参数错误造成系统崩溃等，这在军用试验测试中是不允许的，软件的可靠性设计是重点环节。在程序设计中引入有限状态机 FSM 可实现软件各功能模块的执行顺序控制。

有限状态机由状态 (State)、事件 (Event)、动作 (Action) 三部分组成。包含一个 while 循环、一个移位寄存器和一个 case 结构。其中，while 循环驱动状态机持续运行；移位寄存器用于当前状态到下级状态的跳转传递；case 分支结构对应系统定义的全部状态常量，状态跳转的激励源 Event 作为 case 结构的判断条件决定当前运行状态 currState 及执行 currState 的具体任务，并在 currState 任务中决定下个循环跳转到的状态 nextState。

将有限状态机与生产者/消费者程序结构相结合，可实现各软件功能模块的顺序调用控制，软件架构如图 4 所示。将各软件功能模块名作为软件执行的一个状态常量，在 DAQ E-

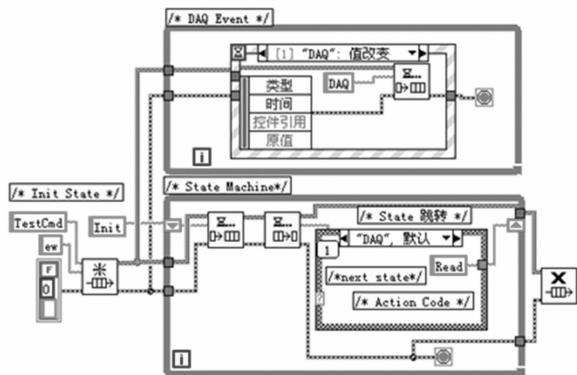


图 4 基于生产者/消费者与有限状态机的软件架构设计

vent 生产者循环中产生功能模块的调用命令码，将该命令码装入队列 Queue 中，作为状态机 State Machine 的外部 Event，在状态机中读出命令码，将命令码与 case 结构中的状态常量相比较，匹配后作为当前状态 Currstate 并执行对应状态功能，并在功能码中利用 if 结构决定当前状态跳转的下一状态变量，将下一状态变量利用移位寄存器装入队列，当前状态执行完成，而在下一循环执行下一状态。

依据有限状态机原理与超高速瞬态测试系统的软件需求，全系统工作主状态及执行任务如下：Idle 状态：空操作；Init 状态：界面初始化，系统全局变量初始化；daqconf 状态：配置数据采集相关参数；Daq 状态：数据采集；daqStop 状态：停止数据采集；datarecall 状态：数据回调分析；datasave 状态：数据存储；datadisplay 状态：数据显示；dataanalysis 状态：数据分析。大型测试系统根据功能复杂度包含数十个状态，用户应根据自己的操作时序需求设计状态跳转条件，本文限于篇幅只描述图 5 所示的超高速瞬态测试系统的主状态转移图。

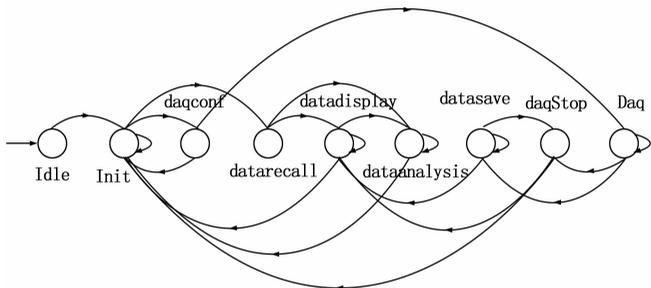


图 5 超高速瞬态测试系统主状态机示意图

3 软件设计中的几类关键问题

3.1 数十 GB 测试数据的存储与回调方案

超高速数据采集产生的数据量巨大，对于 2 MHz 的 64 通道同步持续流盘采集，采集 1 min 数据量达 15.36 GB，对于板载缓存 512 MB/4 通道的 10 MHz 采样 64 通道同步采样，512 MB 充满的数据总量为 512 MB × 16 = 8.192 GB，若将采集的原始二进制数据量化为双精度电压值，则磁盘上的数据总量将达到 32.768 GB。

数据的高速读写编程主要采用 Win32 streaming API 相关函数完成，其操作速度最快，对于单通道的数据采集存储，该方式效率最高，但对于多通道数据采集存储，编程时需根据系统采样频率与通道个数动态计算各通道数据在文件中的偏移量 offset，数据组织编程相当复杂。NI Labview 提供 TDMS^[8] 二进制流文件格式实现高速读写，其采用文件、通道组以及通道三层逻辑结构，每层逻辑结构的属性均可设置，包含 Tdms Open.vi 打开文件、Tdms Set.vi 设置属性、Tdms Read.vi 读数据内容、Tdms Get.vi 读取属性以及 Tdms Write.vi 写数据函数。其内部数据组织清晰，数据读写编程简单，本文推荐使用该方法进行高速多通道测试数据读写。

针对海量超高速瞬态测试数据的 TDMS 格式存储，有两种存储方式，即 scaled 存储方式和非 scaled 方式。scaled 方式将 A/D 转换的电压值 (V) 浮点数存储在 TDMS 中，而非 scaled 方式则存储 A/D 转换的原始二进制值，两种方式各有

优缺点。scaled 方式占用的硬盘空间比非 scaled 方式大, 但其从硬盘读出数据时可减少一级二进制到电压值的转换计算。同时, 为在显示界面上直接得到被测物理量值及对应通道属性, 利用 Tdms Set.vi 函数设置采集属性参数, 将 64 通道的采样速率 fs、各通道的名称 ChannelName、各通道工程标定参数 calivalue 以及各通道的工程单位 EU 作为属性值预先存储在 Tdms 文件的通道属性中。读取数据时首先读出 Tdms 文件的通道属性参数, 根据属性参数以及采集的原始数据计算出各通道被测物理量值。

针对 RAID 阵列的持续高速流盘, Labview2009 专门提供 DAQmx Configure Logging.vi API 函数, 该函数直接将原始数据以及通道标定信息通过 DMA 方式传输到磁盘阵列中存储为 Tdms 格式文件, 在流盘采集任务的初始化配置或流盘采集任务结束后调用 Tdms 属性设置函数设置通道的采样参数, 实现测试数据的完整存储。应用测试表明, Tdms 文件的尺寸可达上百 GB。

3.2 64 通道测试数据的动态显示方案

针对数十 GB 的海量测试数据, 本文采用电影放映模式进行分段数据展示。每次放映的数据称为一帧, 放映动作包括自动定位到首帧 FirstFrame、自动定位到末帧 LastFrame、手动定位任意位置作为播放起点 Position、播放当前帧 currFrame、停止播放帧 Stop、播放当前帧的前一帧 PreFrame、播放当前帧的下一帧 NextFrame。每帧数据的容量根据计算机内存容量和播放速率要求进行设置。采用 Tdms 格式的测试数据在读取时, 可根据起始偏移量 offset 以及读取数据总量 count 随机分段回调测试数据, 为采用电影放映模式遍历测试波形奠定了技术基础。

实践证明电影放映模式播放数据非常适合测试数据的快速分析, 通常为避免误触发等测试风险, 数据采集的总时间比有效采集时间大很多。比如有效瞬态信号持续时间为 100 ms, 而实际采集的总时间为数十秒, 100 ms 的有效数据包含在总时间历程的某个区间内。采用电影放映模式, 首先假设该 100 ms 数据在 5 s 后, 则手动将读取数据帧位置移到 5 s 处, 然后按照 100 ms/帧速率进行动态播放和显示, 当显示界面上出现瞬态波形时, 立即停止播放, 停止播放的位置可能刚好包含全部 100 ms 瞬态信号, 也可能包含部分瞬态信号, 此时利用播放 PreFrame 和播放 NextFrame 可将所有 100 ms 瞬态数据 displays 完全。

电影播放模式又包括两种显示方案: 一是采用 64 个显示控件显示当前波形, 另一种是采用切换开关, 所有通道波形共享 4 个显示控件显示。两种方案各有优缺点。第一种方案波形显示占用的系统资源较大, 由于各控件的刷新线程多使得系统播放显示速度较慢, 但其编程简单; 第二种方案由于使用多路切换开关, 编程时必须理清通道数据逻辑, 但由于使用的显示控件少, 系统显示刷新开销小, 可实现高速播放数据。本文在 2 MHz/64 通道持续流盘高速采集与 10 MHz/64 通道板载采集模式下均应用电影放映模式播放测试数据, 前者在显示设计时使用 64 个显示控件显示波形, 后者显示则使用多路开关切换数据共享 4 个显示控件完成显示, 应用表明, 两种模式下的测试数据均可快速显示和有效测试信号定位。

4 应用案例

4.1 基于 PXIE 总线与高速流盘的系统设计案例

在某项目中, 基于 PXI-E 总线与 RAID0 型磁盘阵列组建了 64 通道超高速瞬态测试系统, 系统由 PXIe-1075 机箱, PXIe-8130 控制器, PXIe-6124 高速数采卡, NI-8262 磁盘阵列控制器以及 NI-8264 磁盘阵列组成, NI-8262 含有 $\times 4$ PCIExpress 接口, NI-8264 含有 12 个 250 GB 磁盘, 流盘总容量为 3 TB, 软件采用生产者/消费者结构, 采用 Tdms 格式和 scaled 模式存储 64 通道高速测试数据, 测试表明, 这种模式下的最高流盘速度为 256 MB/s, 这限制了系统 64 通道最高采样频率为 2 MHz。在减少通道数情况下, 可提高采样速度到 4 MHz 持续流盘。采用电影放映模式显示数据。

4.2 基于板载大容量缓存的系统设计案例

在某项目中, 基于 PXI 总线和板载大容量缓存组建了 64 通道超高速瞬态测试系统, 系统硬件由 PXI-1045 机箱, PXI-8119 零槽控制器以及 PS-3371 高速数采卡组成, 数据采样频率为 10 MHz/ch, A/D 分辨率为 16 位, 动态范围 ≥ 75 dB, 板载缓存为 512 MB/4 ch, 64 通道 10 MHz 同步测试时, 可最多采集 6.4 s 数据。系统采用 Tdms 格式与 scaled 模式数据, 数据采集完成后由 PXI 总线将板载数据传输到 Flash 电子硬盘中保存, 软件设计采用生产者/消费者和有限状态机架构, 应用表明, 30 GB 的数据可在 5 min 内完成全部数据的下载, 并采用电影放映模式和多路切换开关共享显示控件的方式快速播放测试数据。

5 结论

本文介绍了超高速瞬态测试系统的两类硬件架构和软件设计架构, 采用 Tdms 格式完成海量测试数据的高速存储与分段回调, 并提出一种电影放映模式的高速数据回显方案, 工程实践表明, 上述软硬件解决方案是有效可行的, 可为相关设计人员提供一定参考。

参考文献:

- [1] 陈增禄, 容跃堂. 基于 Shannon 采样定理的插值算法 [J]. 西北纺织工学院学报, 2000, 14 (3): 221-225.
- [2] 霍志, 刁节涛, 李清江, 等, 刘海军. 基于 PXIE 总线的高速 CCD 数字图像采集系统设计 [J]. 现代电子技术, 2011, 34 (14): 88-92.
- [3] 郭书军, 张睿, 安伯岳. 基于 PXIe 总线的多 DSP 并行信号处理模块设计 [J]. 计算机测量与控制, 2012, (4): 1095-1097.
- [4] 董昶. 论 RAID 磁盘存储技术 [J]. 煤炭技术, 2012, 31 (5): 192-193.
- [5] 丰平, 马晓川, 陈模江, 等. 主从并行状态机用于复杂 FPGA 控制系统设计 [J]. 微计算机应用, 2009, 30 (6): 1-4.
- [6] 刘波, 库锡树, 孙兆林. 基于 PCIE 总线协议的数据采集设备驱动程序实现 [J]. 工业控制计算机, 2007, 20 (7): 28-29.
- [7] 宋晓伟, 陈伯孝. 基于 FPGA 控制的 IDE 磁盘阵列设计 [J]. 电子技术应用, 2008, 34 (4): 31-33.
- [8] TDMS File Format Internal Structure [EB/OL]. <http://zone.ni.com/devzone/cda/tut/p/id/5696>.