

基于虚拟仪器测试环境的自动测试程序设计

周庆党, 王 健, 王永江, 山麟童

(中国人民解放军 93325 部队, 沈阳 110141)

摘要:现代军事装备大量采用了超大规模集成电路, 传统功能测试方法难以为继, 如何解决超大规模集成电路的测试问题, 对现代军事装备的维修保障具有重要意义; 针对此类问题, 基于虚拟仪器测试环境, 以边界扫描测试为主, 以少量功能测试为辅, 设计开发了某型电路板的测试程序, 解决了总线竞争、Flash 测试和数/模器件测试等问题, 通过多次模拟试验, 定位了故障节点, 证明了该测试程序故障覆盖率高、测试速度快以及诊断精度高, 实现了被测板超大规模集成电路的测试, 为同类板件测试程序的开发提供了参考, 具有一定的军事和经济效益。

关键词:自动测试设备; 边界扫描; 虚拟仪器测试环境

Design of Auto Test Program Based on Virtual Instrument Test Environment

Zhou Qingdang, Wang Jian, Wang Yongjiang, Shan Lintong

(PLA of unit 93325, Shenyang 110141, China)

Abstract: Modern military equipment adopt lots of super large scale integrate circuit. Conventional function test is hard to test. It is significance for equipment maintenance. A test programme is designed for a circuit based on Virtual Instrument Test Environment. This test programme mainly contains boundary scan test and functional test. The bus conflict, FLASH test and digital/analog device test problem are solved. The test programme is reliable, fast and precise by lots of simulation. It is a good reference for designing the similar circuit. There is some military and economic benefits.

Keywords: auto test equipment; boundry scan; virtual instrument test environment

0 引言

随着电子技术和大规模集成电路的快速发展, 电子设备的可靠性要求越来越高、内部结构越来越复杂, 传统电子设备的测试方法受到了严峻考验^[1]。功能强大的自动测试系统, 由于测试时间短、操作方便、成本低、可靠性高等特点, 已经成为了电子测试领域最重要的发展方向^[2]。虚拟仪器测试环境(virtual instrument test environment, VITE)是航天测控公司开发的新一代自动测试系统, 集成了 Scanworks、LASAR 等国外先进测试技术手段, 具有操作简单、资源丰富、定位准确等特点。

某型电路板以超大规模集成电路为主, 含有多个 BGA 封装的大规模器件, 在线功能测试方法测试效率低, 条件要求苛刻。因此, 本文基于虚拟仪器测试环境, 设计了一种测试程序, 实现对电路板的故障诊断、定位功能。

1 边界扫描基本原理

1988 年, IEEE 和 JTAG 组织达成协议, 共同开发边界扫描测试架构, 并于 1990 年形成了 IEEE 1149.1 标准, 也称为 JTAG 标准, 同时提出了规范化描述边界扫描结构语言的建议^[3-4]。

边界扫描技术是通过在芯片的每个信号引脚和芯片内部逻辑电路之间, 插入边界扫描单元 (Boundary Scan Cell, BSC)。BSC 像一个虚拟的物理探头, 触及了芯片的内部状态, 这些电

路单元不影响电路的正常工作^[5-6]。

边界扫描的基本思想是在器件内部靠近内核电路的部分输入/输出 (I/O) 管脚处增加移位寄存器单元和锁存器单元。在测试期间, 这些寄存器单元用于控制输入管脚的状态, 施加测试激励, 并读出输出管脚的状态, 取回测试响应。寄存器单元实现类似“虚拟探针”的功能。如图 1 所示, 线缆之间的互连关系可以看成边界扫描器件之间的连接关系, 进行互连测试 (EXTEST) 即可实现网络之间的故障诊断^[7]。

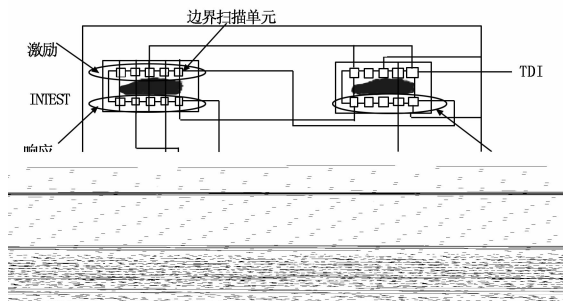


图 1 边界扫描测试基本思想

2 被测板电路分析

2.1 被测电路原理图与分析

被测电路板组成框图如图 2 所示, 主要可划分为电源模块 (V1、V2、V3、V4、V5)、信号处理模块 (D1—D8)、时序控制模块 (D9、D10)、数模转换模块 (D11、D12) 和附属电路等。

收稿日期:2014-04-02; 修回日期:2014-05-06。

作者简介:周庆党(1971—),男,辽宁沈阳人,工程师,主要从事自动测试技术、装备保障技术等方向的研究。

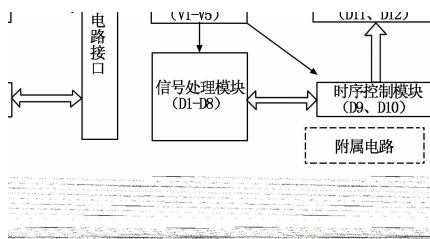


图 2 被测板组成框图

其中，电源模块用来提供被测板数字器件的电源 (+3.3 V、+1.8 V)，其原理图如图 3 所示。

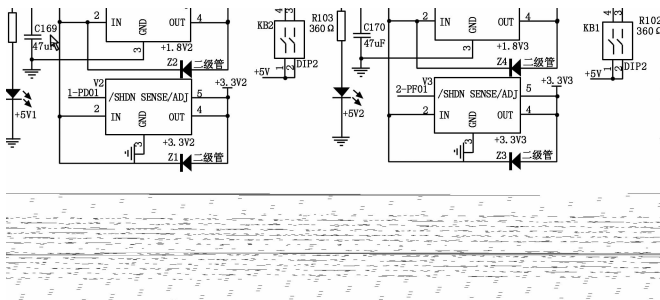


图 3 电源模块原理图

信号处理模块由一主 (D1、D3、D4、D7) 一备 (D2、D5、D6、D8) 两套完全一样的电路组成，其中主电路由一片 DSP (TMS320C6701)、两个 RAM (51216) 和一个 Flash (29LV040A) 储存器组成，DSP 上电后，加载 Flash 储存器的数据进行相应的运算，备份电路与主电路基本相同。

时序控制电路由两片 EPLD (EPM7256) 组成完成对两个 DSP 芯片数据的时序控制功能；数模转换电路主要用来检测信号处理输出的信号是否正常，由两片数/模转换芯片和两片功率放大器件组成。

2.2 测试方法分析

电源模块主要由 5 个电源管理集成块 (LT1764) 组成，功能简单，信号流程单一，用简单的功能测试即可定位具体的故障部位。

信号处理和时序控制模块是整个电路板的核心功能模块，且均由超大规模集成电路 EPLD (EPM7256) 和 DSP (TMS320C6701) 芯片构成，通常来说，被测电路板上的复杂可编程器件的内部结构或者程序测试人员都不得而知，这为测试增加了不少的难度，但其程序烧写口均被引出，可以采用边界扫描测试方法，与其相关的驱动电路 (74LVC245)、存储器 (IS61LV51216) 和 Flash (AT29LV040A) 芯片，均能用边界扫描测试实现全覆盖。

数模转换模块的输入端，连接到了 D10 (EPLD) 的 IO 口，因此，可以用边界扫描软件控制 D10 的输出给数模转换器件 D11 (AD568KQ)，结合人工辅助的功能测试，覆盖 D11 (AD568KQ) 和 D12 (TLE2142) 的输出端口。

3 适配电路设计

适配板主要用来连接被测板与测试设备，提供二者间的连接接口和适当的辅助测试电路。本文被测板需要解决的主要问题有：1) 自动测试设备 (Auto Test Equipment, 简称

ATE) 为被测板的供电电路需要进行稳压处理；2) 要涵盖被测板接口电路的全部信号；3) 被测板数模混合电路的测试方法问题。

问题一可在满足功率要求的情况下，被测板中增加稳压模块来实现。问题二需要重点考虑，对被测板的高覆盖率，需要将测试板的接口信号，全部连接到边界扫描 (Boundary Scan, BS) 器件上。文献 [8] 提出了扫描链配置需要注意的一些问题，如兼容问题、速度问题、链路完整性问题、扩展测试问题等。对照被测板的实际情况，因被测板 BS 器件均采用 3.3 V 电压，无需考虑兼容问题，为了增加 JTAG 信号的驱动能力，在适配板上增加 74LVC245，以保证信号完整性。另外，被测板的每个 BS 器件都单独构成扫描链，适配板设计一个扫描链，共构成 4 个扫描链，充分保证了信号的完整性。问题三涉及到用 BS 器件驱动模拟电路器件，需要结合 BS 测试与功能测试共同完成。通过分析，设计的适配板原理框图如图 4 所示。

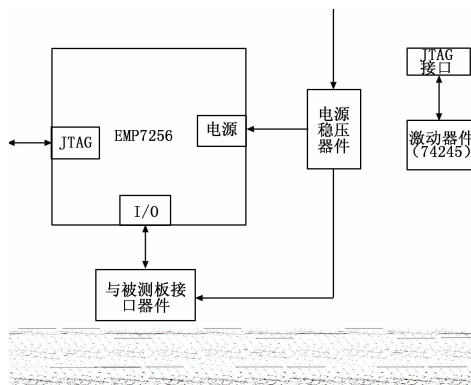


图 4 适配板原理框图

图 4 中，BS 器件为 EPM7256，JTAG 驱动器件为 74LVC245，测试设备输出的电源需要经过稳压器件，并提供给 BS 器件和被测板。

4 测试程序设计

测试程序共分成两个部分，一是被测板电源和晶振等外围电路的测试；二是超大规模集成电路的测试，也是测试程序的重难点部分。第一部分的测试比较简单，通过调用测试设备的万用表和示波器功能即可完成测试，下面重点介绍第二部分的测试问题。

4.1 扫描链测试

测试程序共设计了 4 条扫描链，应用了测试设备的 JTAG BRIDGE 扩展 JTAG 口。扫描链分别对应为：

- 1) DSP: 两片 DSP (D1、D2)，通过被测板上的跳线，可以连成一个扫描链；
- 2) EPLD1: 一片 EPLD (D9)，在被测板上已经引出了 JTAG 口；
- 3) EPLD2: 一片 EPLD (D10)，在被测板上已经引出了 JTAG 口；
- 4) EPLD: 一片 EPLD (U1)，在适配板上已经设计引出了 JTAG 口。

4.2 互连测试

互连测试是边界扫描测试的主要测试项目，在互连的测

试、诊断中假设故障限制在芯片外的互联中。即故障是由于芯片引脚错误焊接到 PCB 上后由于印制线的缺陷引起的^[9]。

被测板存在存储器共用地址和数据总线的问题，如果在互连测试中不进行合理设置，有可能引起总线冲突，甚至烧坏被测板。因此，在互连测试中需要将两个存储器使能端（1—CE0、1—CE0）均“drive High”，这样使存储器数据和地址总线均处于高阻状态，避免了总线竞争。

4.3 存储器测试

被测板共含有 4 个存储器器件（IS61LV51216），可通过软件自带的存储器测试对其全部存储空间测试，为了节省测试时间，本文选择了两种测试算法（Wagner 算法，走步算法）。

4.4 Flash 测试编程

Flash 器件为 AT29LV040A，由于被测板没有将 WE 引脚连接到 BS 器件，因此不对 Flash 器件进行在线编程与验证，采用编写宏（Macro）测试的方式，应用走步“1”算法，对器件的相应地址位进行读数验证，宏程序主要内容如下：

```
entity spall process is
sc_reset;
sc_clear (TRUE);
sc_sticky (FALSE);
sc_setCompareMode (TRUE);

UUT := BYPASS;
sc_scan(IR);
D1 := SAMPLE;
sc_scan(IR);
D1_CE0_CE1_OE_ENABLE_0:=0b;
D7_ADDR_BUS_Enable_0:=00b; ——使总线处于输出使能状态
sc_scan(DR);
D1. Instruction. TDI:=EXTTEST;
D9. Instruction. TDI:=SAMPLE;
sc_scan(IR);
D1_CE0_CE1_OE_Data := 001b; ——将 1—CE0 设为 1,避免总线冲突
sc_scan(DR);
put data ('Start D7 test...', newLine);
apply group (D7_ADDR_BUS_Data);
compare group (D7_DATA_BUS_Data);
apply data ('00002h');
compare data('00h');
IF sc_failed = SC_FAIL THEN
put data ('D7 FAILED (address 00002h) test', newLine);
ELSIF sc_failed = SC_PASS THEN
put data ('D7 PASSED (address 00002h) test', newLine);
END IF;
(省略)…….
apply data ('204h');
compare data('6Ah');
IF sc_failed = SC_FAIL THEN
put data ('D7 FAILED (address 00204h) test', newLine);
ELSIF sc_failed = SC_PASS THEN
put data ('D7 PASSED (address 00204h) test', newLine);
END IF;
```

```
(省略)…….
D1_CE0_CE1_OE_ENABLE_0:=1h;
D7_ADDR_BUS_Enable_0:=3h;
sc_scan (DR);
sc_reset;
put data ('D7 Test Complete.', newLine);
end process;
```

4.5 数/模转换器件测试编程

通过控制 BS 器件输出端，使数/模转换器件输出固定波形，其宏程序如下：

```
entity spall process is
sc_reset;
sc_clear (TRUE);
sc_sticky (FALSE);
sc_setCompareMode (TRUE);
put data ('Start D11(AD568) test for AMTI.', newLine);
UUT := BYPASS;
D10 := SAMPLE;
sc_scan(IR);
D11_OUT_Enable_1 := 'ffh;
D11_OUT_Data := '555h;
sc_scan(DR);
D10. Instruction. TDI := EXTTEST;
sc_scan(IR);
D11_OUT_Data := 'aaah;
sc_scan(DR);
D11_OUT_Data := '555h;
sc_scan(DR);
D11_OUT_Data := 'aaah;
sc_scan(DR);
D11_OUT_Enable_1 := '000h;
sc_scan(DR);
sc_reset; —— Reset the UUT
put data ('D11(AD568) and D12(TLE2142) Test Complete. Please
check the waveform to enduce the result.', newLine);
end process;
```

测试程序控制数/模转换器件输出两个周期的方波，最后通过人机交互的功能，验证芯片输出是否正确，达到可测试的目的。

5 测试程序验证

在测试程序的验证过程中，共模拟了多个故障，简要列举如表 1 所示。

表 1 故障模拟与故障报告

1	晶振 JZ1 短路到地	JZ1 及其相关电路故障	是
2	D14.3 接地	故障网络 IQ6	是
3	D15.9 接地	故障网络 TT7	是
4	BG1 故障	BG1 或 BITE 故障	是
5	…	…	

通过上述故障模拟，测试程序判断出了故障部位，涵盖了被测板几乎全部器件，故障检测覆盖率较高；能够隔离到器件级或者管脚级，为被测板的辅助维修提供参考。

6 结论

本文基于虚拟仪器测试环境（VITE），设计开发了一种自

动测试程序,解决了此型号电路板传统人工功能测试效率低、需要辅助测试设备多、定位故障困难的问题。通过多次模拟实验证明了测试程序的可行性和可靠性;为同类板件测试程序开发,提供了参考;自动测试消耗时间短,定位故障准确,具有一定的军事和经济效益。

参考文献:

[1] 王岱飏. 基于边界扫描的远程电子设备自动测试技术研究 [D]. 太原: 中北大学, 2011.
 [2] 谢明恩. 可测试性设计技术及应用研究 [D]. 南京: 南京航空航天大学, 2007.
 [3] Kenneth P. Observation on the 1149. x family of standards [A]. International Test Conference [C]. 1994.

[4] IEEE Standards Board. IEEE Standard 1149. 1. — 1990 [S]. New York, USA, 1990.
 [5] 于德伟. 基于边界扫描的数字系统可测试性设计研究 [D]. 哈尔滨: 哈尔滨工业大学, 2006.
 [6] 陈 星, 黄考利, 连光耀, 等. 从 1149.1 标准到 1149.7 标准分析边界扫描技术的发展 [J]. 计算机测量与控制, 2009, 17 (8): 1460–1462.
 [7] 齐丽彬. 电子功能模件边界扫描测试技术研究 [D]. 哈尔滨: 哈尔滨理工大学, 2008.
 [8] 张 磊, 于晓辉, 刘 冲. JTAG 测试中扫描链的配置问题研究 [J]. 电光与控制, 2010, 17 (6): 85–88.
 [9] 杨俊泰. 基于边界扫描技术的雷达电路板故障自动诊断的研究与实现 [D]. 成都: 电子科技大学, 2010.

(上接第 3046 页)

end

initial begin

@ (posedge o_irq_dsp_S1);

S1_DSP_READ_CMD;

100;

S1_DSP_WRITE_DATA;

100;

stop;

End

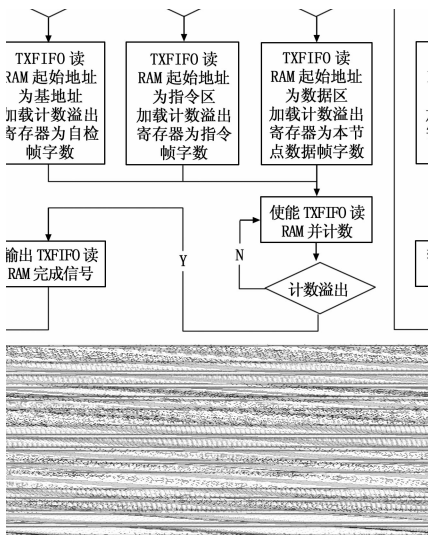


图 5 GTP 发送状态转移流程图

从图 6 可见, 仿真结果达到了设计目标, 从 M 节点发指令到 S3 节点收完指令用时 $1.66 \mu\text{s}$, 从 S1 节点发数据到 M 节点收完数据用时 $3.14 \mu\text{s}$, 完成了 4 个节点的光纤总线通信。

一般来说, 箭上伺服控制系统的指令周期为 $10 \sim 20 \text{ ms}$, 在测试阶段指令周期使用 1 ms , 可以使用 $100 \mu\text{s}$ 的时间用来

进行光纤总线通信, 按此时间计算, 一个环形总线上可以有 $16 \sim 32$ 个节点。

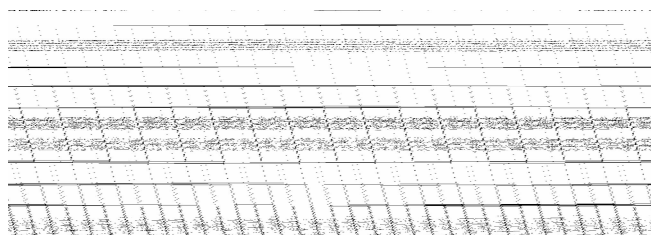


图 6 4 节点光纤通信仿真波形图

4 结论

光纤通信在民用市场已经十分成熟, 光纤总线技术在航空电子中的应用日趋深入, 相信在下一代火箭载电子产品中, 光纤总线将占有重要地位, 所有的计算机、控制器、传感器均可通过光纤总线组网联系起来, 实现带宽高、延时小、电磁兼容性优的深层数字化控制系统, 用于分布式控制的光纤通信协议及实现为未来光纤总线在航天产品上应用提供了一种有针对性的解决方案。

参考文献:

[1] 赵永库, 王昆睿. 新一代军用飞机航空电子数据总线标准选择 [J]. 数据采集与处理, 2012, 27 (2): 418–422.
 [2] ANSI. TR-INCITS XXX-200X fibre channel avionics environment (FC-AE) [S]. Rev2. 6. US; ANSI, 2002: 1–10.
 [3] 苏连栋. 光纤通道在综合航电系统应用中的关键技术 [J]. 飞机设计, 2007, 27 (4): 66–70.
 [4] 王世奎, 王国庆, 王红春, 等. 航空电子光纤通道高层轻量协议的研究 [J]. 航空计算技术, 2007, 37 (2): 108–111.
 [5] 罗 昕, 张延园. 高性能光纤通道上实现 1553B 协议的研究 [J]. 计算机测量与控制, 2008, 16 (8): 1128–1131.
 [6] xilinx. LogiCORE IP Virtex-5 FPGA RocketIO GTP Transceiver Wizard [Z]. 2010, 4: 1–4.