

大规模雷达喇叭阵列控制系统

戴 澜, 徐国智

(北方工业大学 信息学院微电子系, 北京 100144)

摘要: 研制一种应用于毫米波制导仿真实验的大规模雷达喇叭阵列控制系统并进行实现; 针对采用的三元组天线阵列结构, 对上位机和下位机进行软件实现, 对由 RS485 收发板和 TTL 控制板组成的阵列控制系统进行设计并进行利用 FPGA 进行实现, 对整个控制系统进行软硬件协同仿真; 最终对阵列控制系统采用 Xilinx 公司 Virtex-4 系列的 XC4VSX55-10FFG1148C 器件进行综合, 差分传输逻辑和 TTL 控制逻辑分别占用 4353LUTs 和 5565 LUTs; 试验证明, 该系统在硬件规模和性能上都满足设计要求, 具有很好的应用前景。

关键词: 雷达; 喇叭阵列; 导引头

Large-scale Array Radar Antenna Control System

Dai Lan, Xu Guozhi

(North China University of Technology, Beijing 100144, China)

Abstract: In this paper a large-scale array radar antenna control system applied in millimeter wave guidance simulation is given. An ordered triple Antenna array is adopted in this design, and the super-ordination machine and the lower position machine are achieved with software method, the control system which includes RS485 transceiver and TTL control board is implemented by FPGA. and then the whole system is simulated with Software and hardware corporation way. At last the control system is synthesized with the device of XC4VSX55-10FFG1148C, the Differential transmission logic and TTL control logic consume 4353LUTs and 5565 LUTs respectively. The above experiments show the system meets the requirement and has a broad application prospect.

Keywords: radar; array radar; seeker

0 引言

传统的导引头外场试验方法, 由于周期长、试验费用高、保密性差, 易受环境和气候因素的影响, 不能满足现代导引头设备研制阶段的需求。为缩短制导系统关键部件导引头的研制周期, 降低设计风险, 需要在引导系统全生命周期的各个阶段提供现代化的仿真与测试手段, 以用于验证与评估使用性能、优化系统设计。射频仿真系统是现代仿真系统的一个重要方法。在射频仿真系统中, 雷达天线阵列控制系统是研究毫米波制导仿真实验的关键。

传统方法中, 采用将 PIO 卡插入目标角度控制机的方法, 来控制微波开关^[1-2], 但是随着雷达喇叭天线数量的不断增加, 会使得目标角度控制机的操作非常复杂。本文介绍一种新的基于 FPGA 的喇叭天线控制系统, 不需要重复的拔插 PIO 卡, 直接实现对喇叭天线的精确控制。

1 三元组天线概述

射频仿真系统中, 使用雷达喇叭天线阵列模拟目标, 通常采用三元组作为基本单元。三元组天线阵列的控制, 是整个仿真系统的关键。“幅度重心公式”由波音公司在 20 世纪 70 年代提出, 是沿用至今的一种三元组天线单元控制方案^[3]。

对于三元组天线 A, B, C 进行归一化处理之后的等效控制公式有:

$$\begin{aligned} E_A &= 1 - \varphi_0 - \frac{\theta_0}{2} \\ E_B &= \varphi_0 - \frac{\theta_0}{2} \\ E_C &= \varphi_0 \end{aligned} \quad (1)$$

三元组天线等效辐射重心, 是通过二元组等效演变得到的。呈等腰三角形的 A, B, C 三点, 由 A, B 单元生成等效辐射点 O', 再由 O' 与 C 单元等效合成 O 点即为 A, B, C 点的等效辐射重心。

2 系统结构实现

国内某所正在建设亚洲最大的暗室, 本系统正是在此基础上进行设计。该暗室阵列分为微波单元和毫米波单元, 均采用三元组天线阵列设计。其中微波分为 A, B, C 三个支路, 其中 A 支路 253 个喇叭天线, B 支路和 C 支路 256 个喇叭天线。

整个喇叭阵列分为象限、小区、小组以及喇叭编号, 每一个支路的喇叭区域分配具体情况如下:

象限: 整个阵列分为 4 个大的象限, 每一个象限, B, C 分别布置 64 个喇叭;

小区: 每个象限分为 4 个小区, 每一个小区, B, C 支路分别布置 16 个喇叭;

小组: 1 个小组包括 16 个喇叭,

喇叭: 每 4 个喇叭由一个 SP4T 开关控制。

由于 A 支路只有 253 个喇叭, 但是在实际编号中还是按照 256 处理, 将空缺编号跳过。

收稿日期: 2014-04-10; 修回日期: 2014-05-11。

基金项目: 国家自然科学基金(61001052); 北京市拔尖人才培养计划(CIT&TCD201404004)。

作者简介: 戴 澜 (1975-), 湖南人, 博士, 副教授, 主要从事集成电路设计方向的研究。

本系统中，采用上位机发送指令，下位机解析传送，最后由控制机箱控制每个喇叭的开关以及移相、衰减状态。连接关系如下：

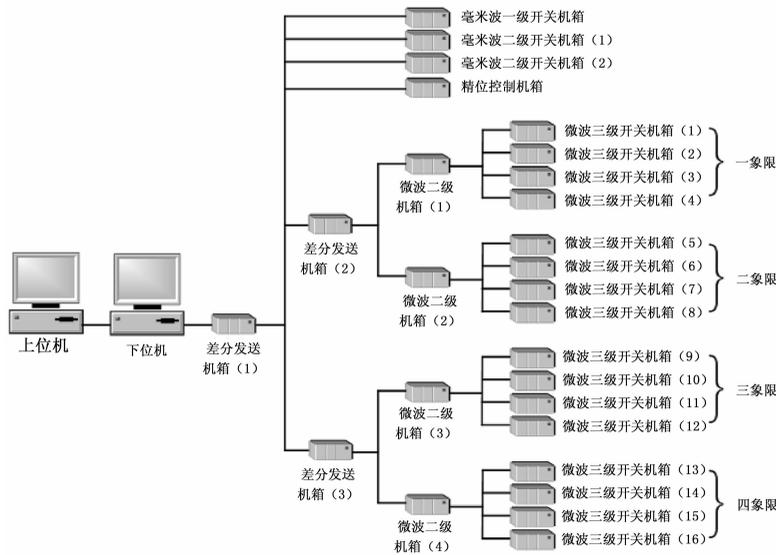


图 1 系统总体结构图

上位机：实现喇叭开关的界面化操作，并将指令发送到下位机；

下位机：实现阵列控制指令的实时计算，实现阵列控制指令 1 ms 定时更新的实时性，并将控制指令通过 RS485 接口实时发送给差分收发机箱；

差分收发机箱：接收通用控制板传输过来的阵列控制指令，完成阵列控制指令的分发，同时，根据回传指令选择，完成自检回传数据帧的上传。

控制机箱：接收上位机传输过来的阵列控制指令，根据 TTL 控制板的 ID 号，产生对应阵列控制机箱的 TTL 控制指令。包括毫米波一级、二级机箱，精位控制机箱，微波二级、三级机箱。

3 软件实现

系统上位机在 Microsoft VC 软件环境下使用 C++ 编程语言进行开发，下位机是基于 VxWorks 操作系统。系统采用数据帧的方式进行控制，上位机将指令打包发送到下位机，下位机计算产生指令帧发送到控制机箱，控制机箱对其进行解析，控制各输出端口。数据帧格式包括如下。

复位帧：实现控制单元的软复位，所有的 TTL 控制机箱接收到复位帧之后对控制命令进行复位；

自检帧：自检模式下发送的数据帧，用于实现通用控制板、RS485 机箱、TTL 机箱的上电自检；其中差分传输机箱自检流程如下：

指令帧：发送阵列控制指令，用于实现整个阵列的控制。

3 种类型的数据帧，全部有如下几个部分组成：帧头，用于标示阵列控制指令的开始；帧类型，整个数据帧包括，自检帧 (0xAA)、控制指令 (0xFF)、复位帧 (0x55)；

回传 ID：在自检模式下，用于标识需要回传定制的控制机箱，其标号从 1~28；

数据帧净荷：阵列控制指令，用于控制精位控制机箱、毫米波一级开关机箱、毫米波二级开关机箱、微波二级开关机箱、微波三级开关机箱等；帧尾：用于标示阵列控制指令的结束。

在 3 种数据帧中，指令帧最为重要，每一组指令帧包含 0x30 个控制对象，每个控制对象由 32 位数据组成，其中高 8 位为地址位，其他位各有不同定义。主要有：衰减移相控制，微波单元控制，频段切换，毫米波单元控制以及干扰通道控制。示例如图 2 所示。

上位机软件具有良好的操作界面，可对多个通道的不同支路同时进行设置。

4 硬件实现

整个阵列控制系统的核心是 RS485 收发板和 TTL 控制板，RS485 板的主要功能是上位机控制指令的接收和分发；上位机回传指令的接收和回传选择。TTL 控制板主要是实现 RS485 控制指令的接受和 TTL 控制命令的产生。整个阵列控制系统将 RS485 收发板和 TTL 控制板做成一块板卡（阵列控制板），通过不同配置实现 RS485 收发板和 TTL 控制板的功能。阵列控制板的设计框图如图 3 所示。

控制对象	[31:28]	[27:24]	[23:20]	[19:16]	[15:12]	[11:8]	[7:4]	[3:0]
	地址编号			控制位				
微波 I 通道 2~6G 精控	0x00		A 支路衰减值 [11: 0]		A 支路移相值 [11:0]			
:								
微波粗控 I 通道 A 支路	0x18	保留	保留	一级开关 (象限)	二级开关 (小区)	三级开关 (小组)	四级开关 (喇叭)	
:								
2~6G/6~18G 切换	0x24	通道 I C 支路	通道 II C 支路	通道 II B 支路	通道 II A 支路	通道 I C 支路	通道 I B 支路	通道 I A 支路
:								
毫米波粗控 I 通道 A 支路	0x27	保留			一级开关	二级开关	三级开关	
:								
干扰通道 1	0x2D	保留		水平二级	水平一级			

图 2 指令帧格式示例

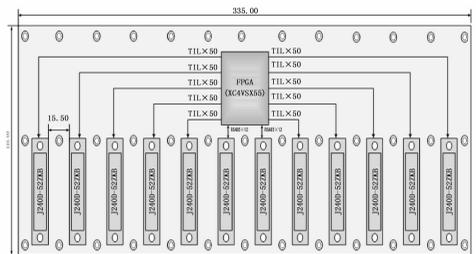


图 3 阵列控制板设计框图

阵列控制板主要包括 1 片 FPGA 和 12 个矩形连接器，12 个矩形连接器定义为 TTL 和 RS485 两种接口信号。TTL 控制板主要包括 10 个 TTL 控制输出端口和 2 个 RS485 从端口，其通过 RS485 从端口接收上游设备传输过来的控制指令，通过 TTL 端口将控制命令输出。RS485 控制板主要包括 10 个 RS485 主端口和 2 个 RS485 从端口，其主要功能是通过从端口接收上游传输过来指令，并将指令通过主 RS485 端口发送

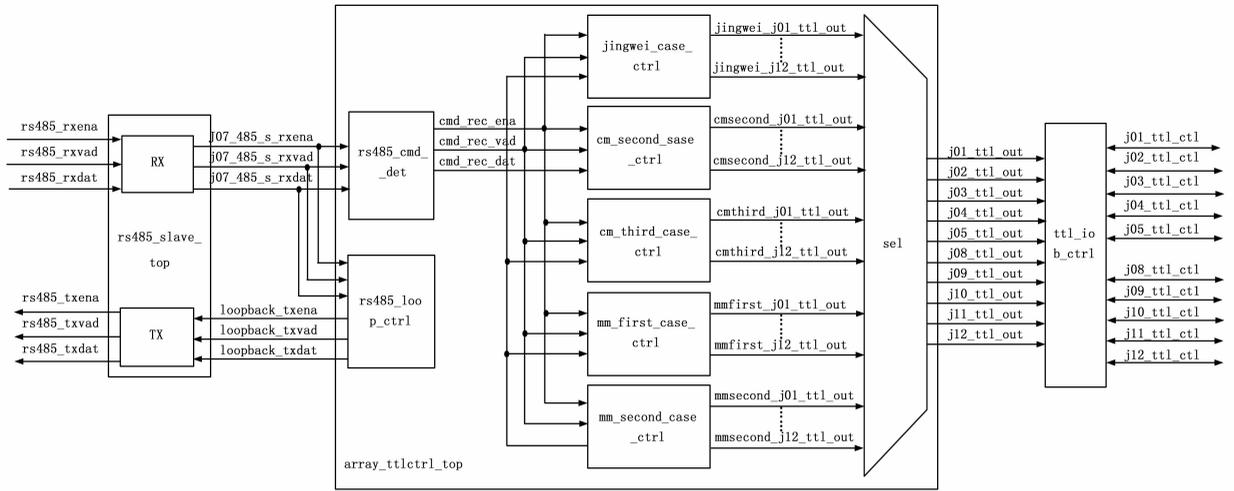


图 4 TTL 控制模块结构图

出去。同时,当 RS485 从端口接收到回传指令时,其需要根据回传指令选择回传的 RS485 主端口数据。

FPGA 在现代雷达控制系统中越来越占据核心控制位置^[5-6]。而本设计中,整个阵列控制板也采用 FPGA 作为核心,用其实现阵列控制板的所有接口。FPGA 需要有足够多的 IO 管脚,其需要的管脚数为:

$$14 \times 2 (\text{RS485 端口}) + 50 \times 10 (\text{TTL 控制管脚}) = 528$$

根据 IO 管脚的数量,阵列控制板选用 Xilinx 公司 Virtex-4 系列的 XC4VSX55-10FFG1148C。XC4VSX55-10FFG1148C 的主要资源如表 1 所示^[7]。

表 1 XC4VSX35 与 XC4VSX55 的主要资源对比

器件型号	LC	Slice	Block RAM	XDSP	User IO
XC4VSX35	34560	15360	3 456 kbit	192	448
XC4VSX55	55296	24576	5 760 kbit	512	640

使用 ISE 工具进行 Verilog 编程,由于整个控制系统机箱分为差分传输机箱和 TTL 控制机箱,所以仅使用两套程序,TTL 控制逻辑框图如图 4 所示。

使用 ISE 和 ModelSim 联合仿真,TTL 控制机箱部分仿真结果如图 5 所示。精位机箱将数据解析之后控制移相和衰减。

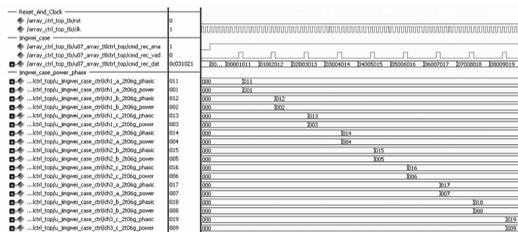


图 5 移相衰减控制位仿真结果

在每一个 vad 信号有效时,相对应的操作开始进行。图中所示 cmd_rec_dat=0x03004014,该值表示 II 通道 2~6 g A 支路

的相移值和衰减值。所以对应的 ch2_a_2t6g_phasic 为 0x014, ch2_a_2t6g_power 为 0x004,表示 II 通道 2~6 g A 支路移相值为 8.4°,衰减值为 0.25 dB,图中其他数据类似。

差分传输逻辑和 TTL 控制逻辑占用 FPGA 资源如表 2 所示。

表 2 FPGA 资源使用情况

逻辑名称	Slices	4 输入 LUTs	RAMs	IOBs
差分传输逻辑	5393(21%)	4353(8%)	94(29%)	190(29%)
TTL 控制逻辑	3958(16%)	5565(11%)	34(10%)	548(85%)

5 小结

大规模雷达天线阵列系统,采用 FPGA 为核心进行控制,仿真结果验证设计正确,并且该系统已通过实际测试,在国内某所暗室中投入使用。

参考文献:

- [1] 王志德,臧春华. 基于 ISA 总线的 PIO 控制卡设计 [J]. 仪器仪表用户, 2011, 18 (6): 77-79.
- [2] 吴磊. 射频仿真系统中的目标模拟 [D]. 南京: 南京理工大学, 2009.
- [3] Polkinghorne A A. Radio Frequency Simulation System (RFSS) System Design Handbook [Z]. Saint Louis: Boeing Company, 1975.
- [4] 郝晓军,陈永光,何建国,等. 三元组天线阵列控制方案研究 [J]. 信号处理, 2008, 24 (4): 700-704.
- [5] 郭宝峰,韩壮志,何强,等. 基于 FPGA 的雷达状态参数采集系统设计及实现 [J]. 计算机测量与控制, 2012, 20 (4): 1135-1151.
- [6] 郭宝峰,韩壮志,何强,等. 基于 FPGA 的雷达天线轴角编码器设计与实现 [J]. 计算机测量与控制, 2011, 19 (8): 2009-2012.
- [7] Xilinx Company. Virtex-4 FPGA User Guide [EB/OL]. http://www.xilinx.com.