

基于 FIFO 电路的高速大数据采集系统的设计与实现

陈贺明¹, 赵国敏²

(1. 河南广播电视大学 信息工程系, 郑州 450008; 2. 河南省标准化研究院, 郑州 450004)

摘要: 进入 21 世纪之后, 计算机信息技术得到了快速发展, 同时不同领域产生的数据信息也越来越庞大, 这样对于数据信息的采集和处理速度变得更重要, 从而促生了嵌入式系统的发展; 为了实现数据的高速采集, 需要掌握以下几个方面的内容: 串口总线的使用方法、不同数据的传递接受和保存处理、应用程序的驱动问题, 只有这样才能实现数据高效、连续、大量采集处理; 研究的数据采集系统是基于 FIFO 的单片机控制原理, 利用 AD 转换器、5510 单片机以及 FIFO 串口总线等设备设计完成的一套数据采集系统。

关键词: 高速数据采集; A/D 转换; FIFO; 单片机

Design and Realization of High Speed Data Acquisition System Based on FIFO Circuit

Chen Heming¹, Zhao Guomin²

(1. Department of Computer Science and Technology, Henan Radio & Television University, Zhengzhou 450008, China;

2. Henan Institute of Standardization, Zhengzhou 450004, China)

Abstract: with the development of computer and embedded system, the data acquisition rate and capacity requirements more and more high. High speed data acquisition includes data receiving and storage, serial bus, driver, real-time, continuous, high speed, large amounts of data collection and store. This system has high speed data acquisition system has excellent performance under the control of MCU using FIFO circuit. System using MCU and FIFO for high-speed ADC read and write timing control, display data through PC serial debugging assistant software interface, and deposited in the designated location in the .TXT file, and finally verify the performance of the system by examples.

Keywords: high speed data acquisition; A/D; FIFO; MCU

0 引言

数据采集的基本过程就是将模拟信号转变为数字信号, 然后利用一定的方法和措施进行保存处理, 最终以数字信号的方式呈现出来, 而通常模信号包括速度、位移、时间及温度等等, 同时这种系统被称之为数据采集系统。数据采集是计算机技术发展一定程度的衍生品, 它在现代信息通信利用中扮演着重要的角色。它与数字信号技术、传感器技术以及电子计算机技术是信息检测技术的主要组成部分。同时数据采集技术对于信号技术起到了承上启下的作用, 整个信号系统的使用性能主要取决于数据采集单元的稳定性、可靠性和运行效率。

数据采集系统单元的主要作用是将传感器得到的模拟信号通过一定的方式转变为数字信号。然后利用计算机软件进行统计处理, 从而获得有效数据, 同时为了更好地对某些参数变量进行监控, 可以将这些数据打印显示出来^[1]。

1 系统总体设计部分

通常情况下, 现代社会数据采集系统主要有两种类型: 一种

是数据离散型采集系统; 另一种是微机型数据采集系统, 这种数据采集系统主要包括几个方面的内容: AD 转换器、数据传感器、电子计算机、控制开关以及控制放大器等。

微机型数据采集系统的主要功能是通过 FIFO 串口总线和单片机实现采集速度大于 1 000 kbs 的数据采集任务。根据其基本原理发现, 一个性能完善的数据采集系统必须包括以下几个方面的内容: 数据传输单元、模数转换单元、电路控制单元以及数据存储单元等^[2]。

为了更好地完成一个数据的采集工作, 需要注意以下几个方面的问题: 1) 模数转换单元的转换速率必须要跟上数据的采集速率, 并且在数据转换过程中要有良好的抗干扰能力, 避免其他数据造成影响; 2) 通常情况下, 数据的存储速率都比较慢, 远远不能满足数据采集速率的要求, 要想改变这种现状, 可以加一个存储速率比较快的大容量缓冲装置, 缓冲装置的容量必须要满足将所有的数据存储, 这样才能保证数据在采集过程中不会丢失。其原理如图 1 所示。

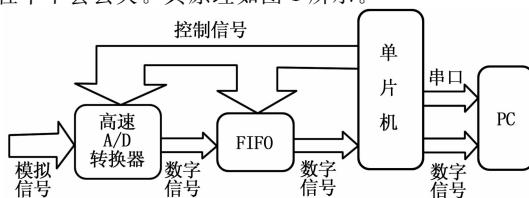


图 1 系统原理框图

收稿日期: 2013-11-26; 修回日期: 2014-03-03。

基金项目: 2012 年度河南省教育厅科学技术研究重点项目 (12B520072)。

作者简介: 陈贺明 (1981-), 女, 河南漯河人, 硕士研究生, 讲师, 主要从事软件工程、数据库及图形图像方向的研究。

通过对图 1 进行认真分析就会发现, 数据采集系统运行的主要工作就是对单片机的代码编程。一般步骤是利用 C 语言程序进行编程, 然后生成 .hex 文件, 再利用一种应用程序将这一文件导入单片机中, 这样就会保证数据采集系统的正常运行^[3]。

数据采集系统为了更好地完成对 FIFO 和 ADC 的有效控制, 通常利用单片机完成的。为了显示一些数据信息, 可以将 FIFO 中的数据信息利用单片机传输给计算机, 从而通过计算机的人机界面来显示所需数据, 但是这种数据必须要以 .txt 为文件扩张名。

2 系统硬件设计

系统采用 TLC5510 单片机, 这种类型单片机的基本工作原理如图 2 所示, 它主要有 8 部分组成, 它们分别是: 程序计数器、编码器、译码器、数据样本比较器、时间发生器、锁存器、地位样本比较器和低位锁存器等。^[4]

TCL5510 单片机的工作原理是外部时钟信号通过内部时钟发生器产生新的内部时钟信号, 从而激发数据样本比较器。为了保证样本比较器的正常工作, 可以利用基本电压分压器进行实现。输出的数据信号有高低两种信号, 其中低位信号由低 4 位编码器完成, 高位信号由高 4 位编码器实现。

functional block diagram

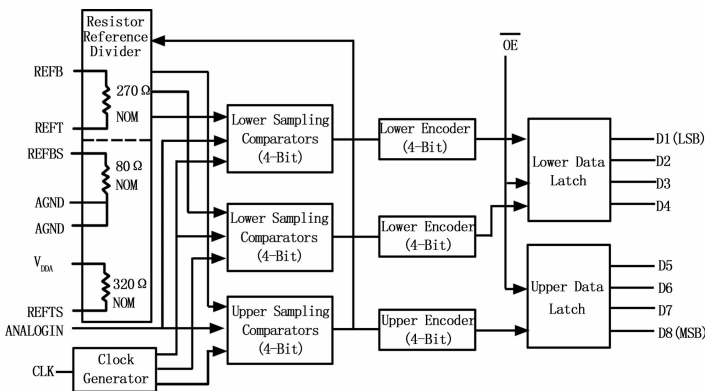


图 2 TLC5510 单片机的工作原理图

TLC5510 单片机进行信号传输的基本过程如下: 首先通过外部时钟信号在下降沿出现时进行输入信号的传输采集, 在通过两个半周期的延迟自后, 可以将前面采集的 N 次数据传输到数据总线。当时钟信号的第一个时钟周期下降沿出现时, 采集的模拟信号被传输给高位和低位样本比较器单元中, 当时钟信号的第 2 个周期的上升沿出现时, 可以利用高位样本比较器获得高位数据, 而低位数据则在时钟信号的第 3 个周期的上升沿出现时, 利用低位样本比较器实现^[5]。为了保证数据的完整性, 在时钟信号的第 4 个周期高位数据和低位数据进行有效组合。这种情况下采集的数据才能有效地传输到 8 位数据总线上。通常情况下, TLC5510 单片机的模数转换速率要不低于 20 MSPS, 这主要是因为受到时钟周期的限制。

通过对单片机外围电路图的分析, 正极模拟电压会被连接

到对于从零电平开始的正极性模拟输入电压, REFB 应当连接到模拟地 AGMD。而使用的电压范围是 2~5 V。这种电路的等效电路是利用 TLC5510 单片机的内部分压电阻获得基准电压。然后将 RFEBS 端连接到 AGND, 同时将 RFEBS 与 REFB 端连接^[7]。

在本系统设计中, 为了保证电压的一致性, 在 5 V 的供电

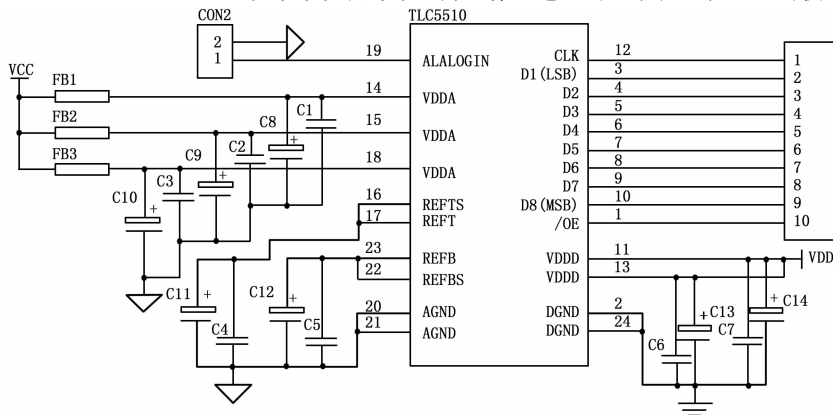


图 3 TLC5510 外围接口电路

系统中也采用单片机的内部电压基准。外围接口电路图如图 3 所示。

图 4 外围接口电路中, 模拟电源利用 FB1—FB3 来为模拟电路的 3 个分支提供电流, 这样获得高频信号性能比较好。C1~C7 表示电容为 0.1 μF 的瓷片电容, C8~C14 表示电容为 4.7 μF 的电解电容, 它们的主要作用是抗干扰。

3 FIFO 缓冲模块设计

整个数据采集系统的核心部件就是数据缓冲模块, 高速数据采集的主要思想就是利用数据缓冲单元进行数据的高效采集传输。随着电子技术的快速发展, 新的数据缓冲模块 FIFO 性能越来越好, 主要表现在体积小、容量大、价格低等方面。这种新型的大规模集成电路在数据的高速采集、传输、处理中发挥了更加重要的作用。

FIFO 技术在不同时钟域的数据传输中应用较多, FIFO 的结构主要包括以下两种结构: 1) 触发导向结构, 该结构是由寄存器阵列构成的; 2) 零导向传输结构, 这种传输结构是由读和写两种指针构成的, 这种结构的原理如图 4 所示。

3.1 FIFO 的选型

根据 FIFO 的一些重要参数, 本文中用到的芯片型号是 Al422B, 属于 FIFO 器件。在下面的叙述中, 将对该芯片型

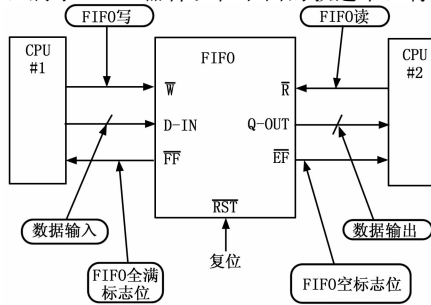


图 4 FIFO 框图

号进行详细说明介绍, All22B 芯片的特点主要包括以下 3 点: 1) 视频帧存储器; 2) 容量大, 可以达到 $384\text{ k} \times 8\text{ bits}$; 3) 存储器存储数据结构遵循先进先出原则。

下面主要介绍 Al22B 芯片的特点以及其应用的领域。Al422B 芯片结构的存储容量大, 和市场中的其他芯片相比, 能够存储较多的数据。市场中很多芯片不能存储完整的一场图片信息, 但是 All22B 可以存储完整的图片信息, 具有更广泛的应用。

FIFO 的读写数据的操作原理可以如下描述, 当 WE 输入信号为低电平时, 在时钟信号的上升沿就可以将数据写入到寄存器中。数据的写入周期和时钟信号的周期是一致的。和写操作相反, 当 WE 输入信号输入为高电平时, 写操作就不能进行, 写指针就会停留在现在所在的位置, 从而可以在下次进行写操作时, 从当前位置开始, 方便写操作进行。

FIFO 想要进行读操作时, 需要满足两个条件: 1) RCK 的时钟信号处于上升沿; 2) RE 和 OE 处于低电平。当满足上述两个条件时, 数据就能通过 DI7~DI0 端口进行读操作。同时如果输入信号 RE 变为高电平时, 读地址指针停留在当前的位置。和写操作相似, 当输入信号 RE 变为低电平时, 就可以重新进行写操作。

3.2 接口电路设计

数据输出端 DO0~DO7 的外部负载电路如图 5 (a) 所示, 其中 AL422B 的供电端外载的接口电路的工作原理如图 5 (b) 所示。

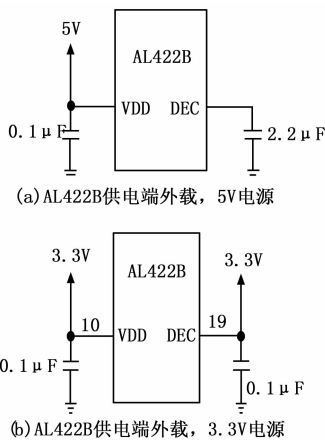


图 5 AL422B 示意图

由于本系统采用 5 V 供电方式, 所以供电端采接口方式; 芯片上 /WRST, /RRST, /WE, /OE, /RE 端均由单片机控制, 读、写时钟不同步。

4 串口模块设计

串口模块的设计原则是为了传输缓冲存储的数据。利用串口的功能, 可以将数据传给 PC 机, 同时在显示器中可以将传输的数据进行显示, 将数据写入电脑硬盘中, 方便使用。在一步通信模块中, 数据是一帧一帧传输的, 每帧都有固定的帧结构, 这样可以正确的传送数据。

4.1 MCS-51 串行口的结构

MCS-51 是一个全双工的串行接口, 可以作为编程是用。

MCS-51 的功能主要有两种: 1) 异步收发器; 2) 同步移位寄存器。这种串行接口的帧格式包括: 1) 8 位; 2) 10 位; 3) 11 位。帧格式的设置中可以对下面两个参数进行设置: 1) 固定波特率; 2) 可变波特率。

89C51 可以通过下面两个引脚进行串口通信: 1) RXD 引脚, 可以进行数据的接收操作; 2) TXD 引脚, 可以进行数据的发送操作。有两个物理上独立的接收、发送缓冲器 SBUF, 它们能够同时进行数据的接收和发送, 这是由于它们占用同一个地址。在进行发送数据时, 只能对数据写入操作; 相反地, 进行接收数据时, 只能对数据进行读出操作。89C51 进行初始化编程时, 控制写入和读出的关键字包括以下两个: 1) SCON 寄存器; 2) PCON 读出电源控制寄存器。

4.2 波特率的设定

在串行接口进行通信时, 对接收双方使用的频率具有一定的要求, 就是接收双方的波特率需要一致。只有接收双方的波特率一致时, 才能进行数据的传输, 实现数据的传输。在对 MSC-51 进行编程时, 可以约定 4 种串行接口的工作方式。其中工作方式 (0) 和 (2) 的波特率是固定的, 而工作方式 (1) 和 (4) 的波特率是可变的。在 4 种工作方式中, 共有 3 种工作波特率。每种工作方式中的波特率的计算方式也是不同的^[7]。下面主要介绍一下工作方式 (1) 和 (3) 中的波特率的计算方式。

从工作方式 (1) 和 (3) 的工作原理可以看出, 以为始终脉冲是由定时器 T1 产生的, 在 MCS-51 中的工作方式 (1) 和 (3) 中的波特率主要由以下两个参数决定: 1) 脉冲定时器 T1; 2) SMOD。工作方式 (1) 中的的波特率可由式子 $(2SMOD/32) \times T1$ 计算出。

在上式中可以看出, T1 的溢出速率取决于 T1 的计数速率。

$$\text{波特率} \cong \frac{2^{SMOD}}{32} \times \frac{f_{osc}}{12} \left(\frac{1}{2^k - \text{初值}} \right)$$

其中: K 表示定时器 T1 的位数。不同的工作方式, 需要不同的定时方式。

5 系统软件模块设计

其中软件系统模块是该系统的动力, 软件可以驱动硬件进行工作。因此, 软件设计对硬件的实现具有基础的作用。下面主要介绍单片机编程设计。

5.1 TLC5510 程序设计

在芯片 TLC5510 中, 时钟信号 CLK 端使用 16 MHz 的源晶振脉冲信号。这样就可以通过简单的软件设计对单片机的输入/输出端口进行控制, 同时进行周期性的信号转换。下面是编程示例。

```

/* * * * * * * * * * TLC5510 * * * * * * * * * /
sdit 0E=P1.1; //位定义 0E 端口为 P1.1
/* * * * * * * * * * TLC5510 * * * * * * * * * /
OE=0; //变换信号的输出
/* * * * * * * * * * TLC5510 * * * * * * * * * /

```

5.2 AL422B 程序设计

Al422B 的复位端口由以下两个端口控制: 1) /RRST 端

口; 2) /WRST 端口。这两个端口可以对单片机进行读写控制。在 AL422B 芯片的读写操作中, 写时钟和 TLC5510 一起, 共同控制数据的采集和输入。通过硬件的配置, 可以使单片机适应低速的环境, 更加高效地控制单片机的读写操作。

在 AL422B 的芯片中, 没有全满信号指示, 只能通过时间进行判断, 判断芯片容量的大小以及写满的时间。根据计算可以知道, 写满 FIFO 需要的时间为 25 ms。因此, 需要在开始采集信号后 25 ms 才能停止对信号的采集操作。AL422B 芯片采集信号的流程如图 7 所示。

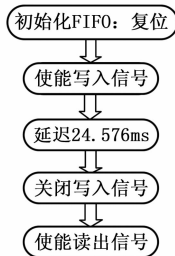


图 6 AL422B 程序设计流程图

5.3 串口程序设计

在串口程序设计中, 使用的串口方式是工作方式 (1), 这种工作方式可以使单片机和 PC 之间进行数据的传输。其中定时器 T1 的工作方式是方式 (2)。在进行串口编程时, 要注意以下几点: 1) 串行口接收数据; 2) T1 和 R1 串行标志需要清 0 处理。

6 实验及其结果

根据整个系统电路图连接好的硬件系统, 本文研究的硬件系统主要包括以下 4 个部分: 1) 单片机开发板, 该部分用到的芯片型号为 STC89C52; 2) 两个电路板, 其中一个电路板的芯片型号包括两个型号: (a) AL422B, (b) TLC5510; 另外一个电路板用于外围电路元器件的接线; 3) 有源晶振; 4) 稳压源。

(上接第 2535 页)

PTN 与 OTN 组网的强大的 IP 业务接入、汇聚及灵活调度能力, 1588v2 时间同步网络大规模部署应用于新一代电力光传送网络中成为可能。OTN+PTN 混合组网方案不仅实现了电力系统中 IP 化分组业务端到端的传送, 还通过地面时间传送方式解决了不同网络层次的全网时钟同步问题。因此, 1588v2 时间同步技术在电力系统中的应用, 为数字化变电站的时钟同步建设提供了可靠的保障, 也是下一代智能电网电力通信业务 IP 化的强有力支撑。

参考文献:

- [1] 李 炜, 王妙心, 滕 玲. 基于 OTN+PTN 的光传输网络同步系统研究 [J]. 光通信研究, 2013, 178 (5): 18-56.
- [2] 于晓东, 于 昉. OTN+PTN 技术在电力通信网中的应用 [J]. 电力系统通信, 2010, 31 (217): 31-34.
- [3] 贾小铁, 雷学义, 吴云峰, 等. PTN 为智能电网提供理想的信息通信平台 [J]. 电力系统通信, 2010, 7 (58): 10-15.

系统采用的源晶振, 其中标准晶振的频率为 16 MHz。为了使实验更加方便, 使用的 SOP 是一个 DIP 插座, 可以更准确地进行测试。

系统可以通过串口 P0 进行数据的读取操作, 通过读取的数据可以判断 PC 串口的数据输入是否正常。为了使读取的数据正确, 可以通过输入模拟信号进行测定, 将 AL422B 中的端口 DI0~DI7 的数据导出, 和串口读取的数据 P0 进行比较, 可以验证输入的数据是否正确。

7 结论

随着科学技术的进一步提升, 社会对高速度传输的数据采集有更高的要求, 需要采集的数据更加准确。在本文中, 主要研究的内容是设计一个完整的数据采集系统, 该数据采集系统的组成包括单片机、FIFO 以及 UART 串口的设计, 这种设计具有广泛的应用前景。

参考文献:

- [1] 黄武煌, 王厚军, 曾 浩. 一种超高速并行采样技术的研究与实现 [J]. 电子测量与仪器学报, 2009, 23 (8): 67-71.
- [2] 孙元敏, 尹立新, 杨书涛. 基于 TMS320F2812 的高速数据采集处理系统 [J]. 计算机工程, 2009, 35 (2): 242-244.
- [3] 刘泽西, 程晶晶, 孔 力. 基于 USB2.0 接口的高速实时数据采集系统 [J]. 测控技术, 2007, 26 (2): 34-37.
- [4] 杨永东, 曾庆立. 基于 FPGA+DSP 的高速数据采集系统设计 [J]. 吉首大学学报 (自然科学版), 2009, 30 (4).
- [5] 刘 静, 耿国华. 基于 USB2.0 的高速大容量数据采集存储系统 [J]. 计算机技术与发展, 2011, 21 (2): 143-146.
- [6] 李红刚, 杨林楠, 张丽莲, 等. 基于 FPGA 的高速多通道数据采集系统的设计 [J]. 计算机测量与控制, 2006, 14 (10): 1407-1409.
- [7] 樊 军. 航空机载机电设备测试系统研究与设计 [J]. 计算机测量与控制, 2013, 11 (2): 1789-1791

- [4] IEC. IEC 61850: Communication networks and systems in substations [S]. 2004.
- [5] 王晓义. 基于 OTN 的 1588v2 时间同步传送技术及其应用 [J]. 电信技术, 2010, (1): 80-82.
- [6] Andersson L, Brand K P, Fuechsle D. Optimized architectures for process bus with IEC 61850-9-2 [A]. CIGRE 2008 [C]. Pads, France, 2008, B5-101.
- [7] 魏 伟, 李 扬, 陈 芳. 电力骨干通信网时间同步系统 [J]. 电力系统通信, 2011, 32 (219): 10-15.
- [8] IEEE Std 1588-2008. IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems [S]. 2008.
- [9] 沈瑞武, 刘兴铨. 基于 PTN 网的 1588 时间同步技术及应用研究 [J]. 移动通信, 2009, (1): 57-62.
- [10] Moore R. IEEE 1588 time synchronization [J]. PAC World magazine, 2009, 1 (3): 44-49.