

# 基于 PCI 接口外系统等效器的设计

景俊英<sup>1,2</sup>, 沈三民<sup>1,2</sup>, 刘文怡<sup>1,2</sup>, 王海瑞<sup>1,2</sup>

(1. 中北大学 仪器科学与动态测试教育部重点实验室, 太原 030051;

2. 中北大学 电子测试技术国家重点实验室, 太原 030051)

**摘要:** 针对平台、速率陀螺与测量系统的接口应用, 提出了基于 PCI 总线的外系统等效器设计; 该系统以 FPGA 为中心控制器, 其通过 PCI 接口与上位机进行通信, 可以实时接收上位机发送的命令, 并且能产生测量系统所需的各种测试信号; 系统依靠 FPGA 的高程可控性以及 VHDL 语言的超强灵活性, 可靠地完成 4 路 28 V、17 kHz 平台力矩电流以及 2 路 +15 V、+5 V 电压采集信号的产生与传输; 通过与测量系统的连接测试, 结果显示系统工作正常, 各项功能指标均满足测试要求。

**关键词:** PCI; FPGA; VHDL; 等效器; 上位机

## Design of Equivalent Equipment for External System based on PCI Interface

Jing Junying<sup>1,2</sup>, Shen Sanmin<sup>1,2</sup>, Liu Wenyi<sup>1,2</sup>, Wang Hairui<sup>1,2</sup>

(1. Ministerial Key Laboratory of Instrumentation Science & Dynamic Measurement, North University of China, State,

Taiyuan 030051, China; 2. Key Lab. of Science and Technology on Electronic Test & Measurement,

North University of China, Taiyuan 030051, China)

**Abstract:** Aiming at the application of interface that between platform, velocity top and measurement system, a design of Equivalent Equipment for External System based on PCI interface is put forward. In the system, FPGA is the central controller and PCI interface is used to communicate between system and computer. Not only does the system receive the order from computer, but also produce all kinds of text signal which are required by measurement system. The design depended on the high program of FPGA and the powerful flexibility of VHDL language, achieves 4 platform torque current which is 28V、17kHz and 2voltage acquisition of +15V、+5V. The result of connected text with measurement system shows that the system can work well and every function index meet test request.

**Keywords:** PCI; FPGA; VHDL; equivalent equipment; computer

## 0 引言

测量系统是对被测对象在正式使用前进行定量测量或定性评价的工具, 以减少因各种不定因素造成人力资源的浪费<sup>[1]</sup>。本文提出的外系统等效器就是为了能够对载人飞行器进行飞前测试, 降低意外出现的概率。该系统相当于一个信号源, 能在实验室、科研测试环境中用来模拟测量系统测量所需的信号数据, 增进测量系统的联试水平, 降低生产、试验成本。本设计在以往传统等效器测试方案的基础上, 最大程度地融入模块化设计、弹性设计以及冗余容错设计, 使整个系统尽量做到自动化、智能化、通用化, 并且具有良好的可靠性和容错性, 可以随时进行升级改造。

## 1 系统总体设计模型

外系统等效器是由多个硬件设计相同、逻辑设计不同的等效模块组成的一种自动测试系统, 可以用来产生所需的各种测试信号, 并能进行数据处理、分析<sup>[2]</sup>。等效器系统结构框架如图 1 所示, 包括上位机、测试部件、信号调理电路以及通信端口。系统由上位机进行整体命令控制, 其不但提供应用程序的运行环境, 并且能将需要检测的数据读回来存储、分析以及处理, 从而完成对被测设备的实时监控、功能检测和故障定位诊

断; 总线测试功能组合由各功能信号实现模块以及各种通信总线构成, 其通过 PCI 控制总线接收上位机传送来的命令的数据, 并将相应的结果返回至上位机显示; 信号调理电路与通信端口主要用于与被测对象进行接口匹配和数据通信。

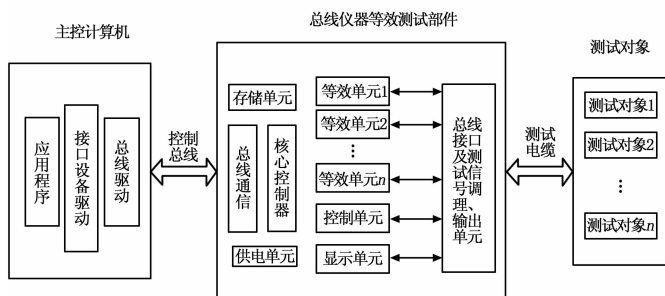


图 1 系统结构模型图

## 2 关键技术实现

### 2.1 PCI 接口设计

PCI (peripheral component interconnect) 总线是一种独立的同步于处理器的高性能局部总线, 能同时满足高数据传输和高功率输出, 是中频数据采集与处理模块理想的传输总线<sup>[3]</sup>, 可以解决原有的标准总线数据传输速率低带来的瓶颈问题, 具有即插即用和中断共享的优点, 成为计算机的一种标准总线<sup>[4]</sup>。

PCI 接口就是 PCI 总线与用户设备之间的转换接口, 主要完成两者之间的数据传输。PCI 接口的实现目前主要有两种方

收稿日期: 2013-12-27; 修回日期: 2014-03-14。

基金项目: 国家自然科学基金(61171056)。

作者简介: 景俊英(1989-), 女, 山西运城人, 研究生, 主要从事总线技术与自动检测仪器方向的研究。

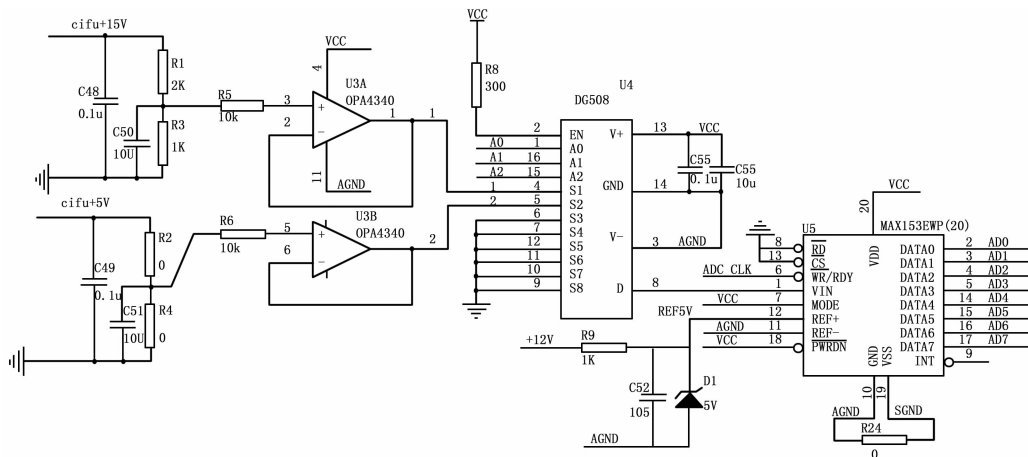


图 3 电压采集电路设计

式: 采用专门的接口芯片和采用可编程逻辑器件。本次设计采用专门芯片 PCI9054 实现该接口, 将复杂的 PCI 总线逻辑转换为相对简单的用户接口逻辑。PCI9054 芯片采用先进的 PLX 数据流水线结构技术, 符合 PCI 总线规范 2.2 版, 传输速率可达 132 MB/s, 提供 PCI 总线、EEPROM、LOCAL 三种总线接口, 支持主模式、从模式以及 DMA 共 3 种传输模式, 可通过模式选择控制引脚 MODE [1: 0] 选择, 是性价比较高的 32 位、33 MHz 的 PCI 总线加速器。

### 2.2 平台力矩电流实现

系统平台力矩电流要求峰值值 58 V、调宽频率 17 Hz, 而且为双向电流信号, 电流方向按照特定的频率、一定的周期进行翻转, 但在固定周期内, 电流向占整个周期的比例必须根据用户要求可调。本次设计运用 L298N 控制输出电流向, 产生要求的平台力矩电流信号, 硬件设计电路如图 2 所示。IN1、IN2 和 IN3、IN4 两对输入引脚分别接入 FPGA 的端口, 输出控制信号, ENA、ENB 分别为两对输入引脚控制使能端, 高电平有效。当 L298N 的一对输入端口输入不同电平时, 产生高电平到低电平方向的输出电流, 从而通过控制输入端得到不同方向的输出电流。图中加入非门电路是为了提高 FPGA 输入控制信号的驱动能力; 限流电阻以及保护二极管是为了防止输出电压过大或输出负电压损坏 L298N。

### 2.3 电压采集模块设计

设计电压采集模块是为了通过上位机软件界面显示对系统输出电压实时监测, 提供故障发生警示<sup>[5]</sup>。本系统的电压采集

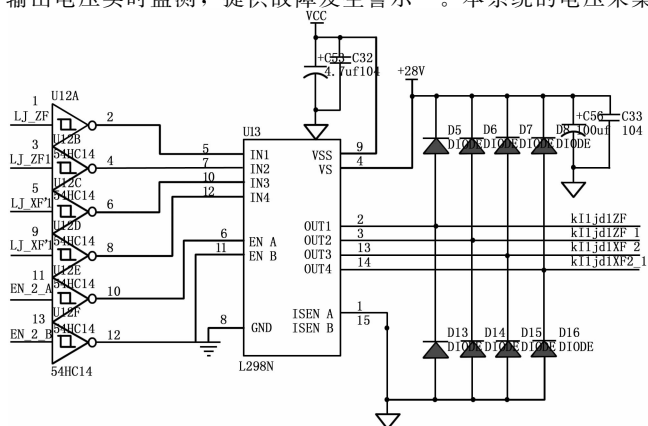


图 2 平台力矩电流硬件图

电路主要包括分压电路、跟随电路、模拟电子开关以及 A/D 转换几个部分, 硬件设计如图 3 所示。分压电路将输入电压 +15 V 分为  $15 \times R_3 / (R_1 + R_3) = 5 \text{ V}$ , 满足 AD 芯片 MAX153EWP 电压要求; 分压后的电压信号经过运放 OPA4340 形成的跟随电路提高其前置增益稳定性、降低失真; 由于要监测两路信号, 通过最大导通时间为 400 ns, 开启时间为 50 ns 的 8 路模拟开关 DG508 进行循环导通, 选通地址端由 FPGA 的 I/O 引脚控制; A/D 转换选择低功耗 8 位并行的 MAX153, 其外围电路简单, 采样率 1 MHz, 转换率 600 ns, 而且内部有跟踪保持电路, 可以对采样信号起到跟踪、保持的作用。

## 3 系统总控设计

### 3.1 PCI 接口时序

实现 PCI 总线与上位机之间数据传输的主要任务是完成控制信号线和数据总线的准确连接, 并保证数据传输的可靠性。PCI 主设备最少需要 49 根线, 从设备最少需要 47 根线, 剩下的线可选。本设计主要使用地址数据复用引脚 AD [31: 0]、帧开始信号 FRAME#、总线命令和字节允许复用字节引脚 C/BE [3: 0]、启动者准备好信号 IRDY#、目标设备准备就绪信号 TRDY#、设备选择信号 DEVSEL# 完成 PCI 接口与上位机的数据传输。图 4 为 PCI 总线读写时序图<sup>[6]</sup>。

1) 当前总线主设备驱动 FRAME# 有效, 一个操作开始并延续。在 FRAME# 有效后的第一个时钟周期内, AD 上传输要读取/写入目标设备的地址信息, C/BE# 上传输读命令 0010 或写命令 0011。

2) DEVSEL# 信号置低表示找到目标设备, 当 IRDY# 和 TRDY# 同时置低有效后, 读取/写入总线上传来的数据。

3) 当 IRDY# 和 TRDY# 有一个信号无效时, AD 总线上被插入一个等待周期, 传输不能有效进行, 只有当两个信号同时有效后, 数据继续传输, 如图 4 中的第 5、6、7 个时钟内, 总线上被插入 3 个等待周期, 数据不能传输; 第 8 个时钟周期时, 两个信号同时有效, 传输继续。

### 3.2 平台力矩电流逻辑设计

平台力矩电流产生首先要设置计数时钟, 本系统外接

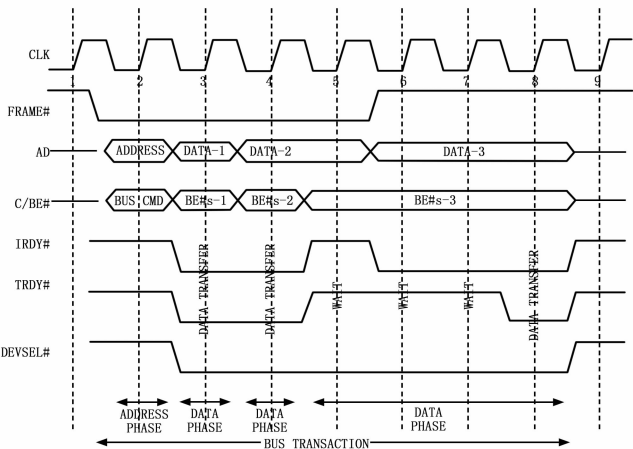


图 4 PCI 总线读/写操作时序图

18.432 MHz 晶振, 平台力矩电流频率为 17 kHz, 由 FPGA 控制 I/O 信号每计数 1 084 个时钟周期有效一次, VHDL 程序如下所示, lj\_cnt 为所设计数时钟<sup>[7]</sup>:

```

if reset='0' then
    lj_cnt<=0;
elsif clk'event and clk='1' then
if stop_flag/= '1' then
    if lj_cnt=1084 then ----- 17kHz
        lj_cnt<=0;
    else
        lj_cnt<=lj_cnt+1;
    end if;
    else
        lj_cnt<=0;
    end if;

```

平台力矩电流需要上位机和 FPGA 逻辑设计相互配合才能实现。用户在上位机软件中输入的占空比比例决定了 L298N 相应控制端口翻转的间隔时间, 平台力矩电流产生流程如图 5 所示, 其中设置占空比、计算计数数值 (占空比 \* 1084) 都是上位机完成的。

### 4 实验结果

系统对上位机发送来的命令帧进行解码判断, 得到“平台力矩电流类型帧”、“路数序号”、“启动/停止状态”和“占空比数值”这 4 个关键参数, 然后由 FPGA 控制等效器硬件电路产生所需信号, 再通过 PCI 总线回传给上位机实时监测显示。

当上位机设定好所需的占空比、电压值以及路数等参数, 处理程序根据所设参数组合成标准命令帧, 然后按照协定好的统一的通信协议, 通过 PCI 总线接口下发, 经 FPGA 解析后控制平台力矩模块 L298N 输出相应占空比、频率 17 kHz 的平台力矩电流信号。产生的部分平台力矩电流信号如图 6 所示, 峰峰值 28 V, 占空比 40%。

### 5 结束语

本文研究设计了一种应用于测量系统与飞行器控制系统的等效接口, 产生各种测试所需的信号, 以达到在实验室、总装厂以及技术阵地能全面模拟外系统配合测量系统进行系统测

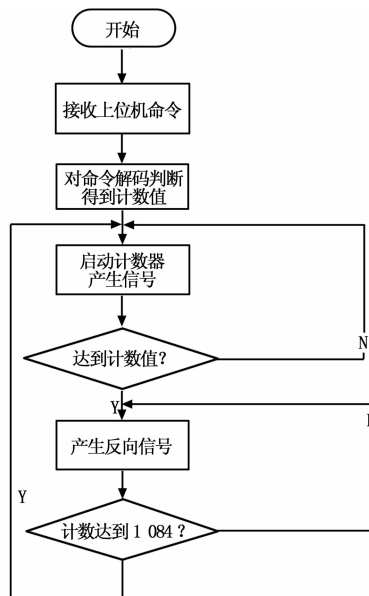


图 5 平台力矩电流流程图

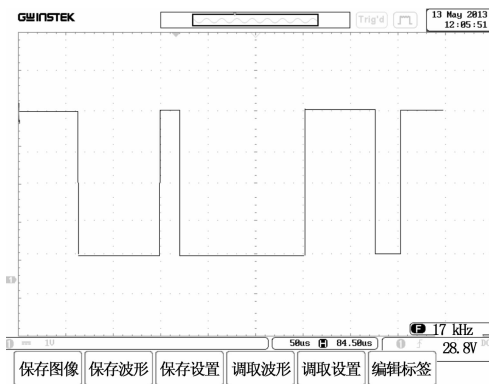


图 6 部分平台力矩电流信号

试。通过对系统实测数据和波形的分析结果显示, 系统能准确通过 PCI 接口接收上位机发送的命令, 控制各个功能模块产生所需的信号, 已成功用于某航天测试系统中。

### 参考文献:

- [1] 张鹏飞. 某测量系统外系统等效器设计 [D]. 太原: 中北大学, 2011.
- [2] 陈海洲, 叶 勇, 沈三民. 一种测量系统等效器的设计 [J]. 计算机测量与控制, 2012, 20 (5): 1414-1416.
- [3] 聂 鑫, 田建生, 梁远灯. 基于 FPGA 的 PCI 总线仲裁器设计 [J]. 计算机测量与控制, 2005, 13 (8): 817-820.
- [4] 乐 健, 陈绍炜, 吴婷婷. 基于 FPGA 的 PCI 接口的设计与实现 [J]. 信息安全与通信保密, 2010, (5): 41-43.
- [5] 任永峰. 飞航导弹遥测匹配装置自动监测系统研究 [D]. 太原: 华北工学院, 2000.
- [6] 王长清, 顾 红. 基于 PCI 总线的大容量雷达数据采集系统的设计 [J]. 电子工程师, 2002, 28 (8): 45-47.
- [7] 侯伯亨, 顾 新. VHDL 硬件描述语言与数字逻辑电路设计 [M]. 西安: 西安电子科技大学出版社, 1998.