

# 基于 DSP 和 LabVIEW 的 1553B 总线 芯片测试系统的设计与实现

孙先松<sup>1</sup>, 王鲁涛<sup>2</sup>

(1. 长江大学 电子信息学院, 湖北 荆州 434023; 2. 武汉海泰中测电子有限责任公司, 武汉 430073)

**摘要:** 1553B 芯片测试系统由上位机和下位机两部分构成, 下位机是用两片 DSP 芯片作为控制芯片构建两个 1553B 总线的终端, 上位机在计算机上用 LabVIEW 平台控制一块 1553B 的总线板卡, 并且通过串口发送各种测试命令给下位机, 共同完成对 DDC 公司的 BU-61580 系列芯片的内部功能、总线协议功能及电气特性测试, 对被测芯片处于 BC、RT、MT 三种不同类型终端时的各种功能与时序进行直观显示; 测试环境与芯片在实际运用中效果一样, 可以对芯片进行筛选, 成本低; 通过在某单位实际应用表明, 该测试系统具有测试简单、功能全面、性能稳定的特点, 系统还可自检, 满足了用户的要求。

**关键词:** DSP; 1553B; BU-61580; TMS320F2812; LabVIEW; 芯片测试

## Design and Implementation of 1553B Bus Chip Test System Based on DSP and LabVIEW

Sun Xiansong<sup>1</sup>, Wang Lutao<sup>2</sup>

(1. School of Electronics and Information, Yangtze University, Jingzhou 434020, China;

2. Wuhan Haitai Zhongce Electronic Co., Ltd. Wuhan 430073, China)

**Abstract:** 1553B bus chip test system is composed of upper and lower computer. The lower computer with two DSP chip as the control chip build two 1553B bus type terminals. The upper computer depend on controlling 1553B bus card with LabVIEW platform, and send various test commands through the serial port. common to complete the DDC's BU-61580 series chips internal functions, bus protocol function and electrical characteristics test, display various function and timing of the chip test BC, RT, MT three different types terminals. Test environment is same as the chip results in practical use, the chip can be screened, low cost. By the actual application showed that the test system has tested a simple, full-featured, stable performance characteristics, the system can self-test, to meet the user's requirements.

**Keywords:** DSP; 1553B; BU-61580; TMS320F2812; LabVIEW; IC test

## 0 引言

1553B 总线是美国军用标准 MIL-STD-1553B 定义的一种军用串行总线, 具有较高的可靠性和安全性, 在航空、航天及军事等领域得到了广泛的应用。总线的组成包括一个总线控制器 (BC), 若干个远程终端 (RT), 如果需要的话还可以加上负责监视总线信息的总线监视器 (MT)。1553B 总线是一种时分制指令/响应式多路传输数据总线, 总线实时性好, 有 3 种字格式, 分别为命令字、数据字及状态字, 总线上所有的消息传输都由总线控制器发出的指令字来控制, 相关终端对指令给予应答和执行相关操作。这种方式非常适合集中控制的分布式处理系统<sup>[1-2]</sup>。

## 1 1553B 芯片功能测试内容

1553B 总线在军事领域得到了广泛应用。设计一套高效、稳定可靠的总线通信系统就显得至关重要, 而其 1553B 的芯片质量与性能自然就是核心问题<sup>[3]</sup>, 开发方便通用的 1553B 总线芯片级测试系统就显得非常有意义。

我们设计的 1553B 芯片测试系统主要完成以下的功能

收稿日期: 2013-12-19; 修回日期: 2014-03-04。

作者简介: 孙先松 (1968-), 男, 湖北荆州人, 工学硕士, 副教授, 主要从事嵌入式应用和电子测试技术方向的研究。

测试:

- 1) 芯片测试系统的自检工作;
- 2) 芯片内部存储器和寄存器等功能部件的测试;
- 3) 通信功能测试: 搭建 1553B 接口芯片的辅助测试电路, 与被测 1553B 芯片形成通信回路, 从而实现该芯片的 BC、RT、BM 通信功能测试。主要检测数据传输的正确性和信号波形的稳定性;
- 4) 对芯片功耗等电气性能进行测试。

## 2 1553B 芯片测试系统设计方案

1553B 总线采用异步、半双工方式传输, 传输速率 1 MB/s。1553B 总线传输协议规定的传输过程为: BC 向某一终端发送一个接收/发送指令, RT 在规定的响应时间内发回一个状态字并执行消息的接收/发送。在操作过程中 BC 始终掌握总线的控制权, 总线上任何时候只有一个 BC, 但可以最多挂 31 个 RT 或 MT。在总线的数据传输过程中, MT 按要求监视总线上的数据, 1553B 采用双冗余总线, 有两个传输通道, 保证了良好的容错性和故障隔离。如果当前总线的数据传输出现错误或故障, 数据可以自动从冗余总线上传输。1553B 总线的传输介质为屏蔽双绞线<sup>[4]</sup>。其总线应用系统如图 1 所示。

根据 1553B 总线传输应用的情况<sup>[4]</sup>, 我们模拟实际应用的环境设计了芯片测试系统, 测试系统由上位机和下位机两部分组成, 如图 2 所示。图上标示的 1553B 芯片测试板即下位

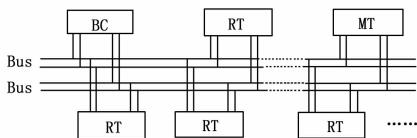


图 1 典型 1553B 总线应用系统示意图

机, 由两片 DSP 控制两片 1553B 的芯片分别进行工作, DSP 芯片之间通过串口通信进行协同工作。辅助 1553B 芯片是正常工作芯片, 另一片为待测 1553B 芯片, 采用专用芯片测试插座, 便于被测 1553B 芯片的方便快速装卸。上位机为一般的计算机或工控机, 安装上一块 1553B 的板卡(我们安装的为 EXC-1553PCI/MCH 型的板卡), 计算机通过串口与芯片测试板进行通信, 发送测试命令或接收测试结果信息在计算机上显示, 上位机采用 LabVIEW 开发环境, 界面显示美观, 操作简单。

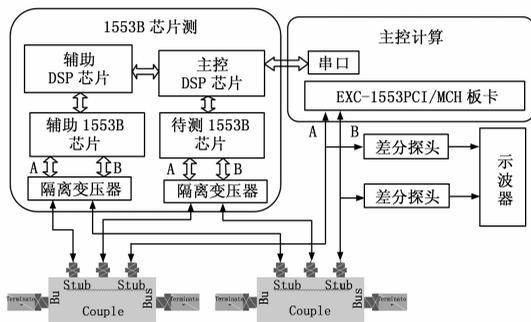


图 2 1553B 芯片测试系统结构图

下位机主控 DSP 芯片串口接收上位机发来的命令后, 控制待测 1553B 芯片进入 BC、RT 中的某一种模式, 同时也控制辅助 DSP 芯片进入 BC、RT 中另一种模式, 这样可在辅助 1553B 芯片和待测 1553B 芯片之间进行收发测试, 测试待测芯片的 BC 和 RT 功能与时序, 主控计算机上的 1553B 板卡处于 MT 状态。当要测试芯片的 MT 功能时, 将辅助 1553B 芯片和计算机上的板卡设置成 BC 和 RT 模式即可测试。

系统中 DSP 芯片采用的是 TI 公司的 TMS320F2812, 1553B 芯片采用的是美国 DDC 公司的 BU-61580 芯片。

### 3 BU61580 芯片测试硬件设计

测试系统以 TMS320F2812 (以下简称 F2812) 为处理核心, 可以很好地与 BU-61580 完成逻辑连接。只不过在两者之间要接上电平转换芯片, 该接口实时性好、可靠性高、硬件电路简单<sup>[5]</sup>。BU-61580 使用 16 位的 BUFFER 模式与 DSP 芯片相连, 测试系统板上有两套这样的电路, 辅助 F2812 的串口 A 与主 F2812 串口 B 相连, 主 DSP 通过串口 A 与上位机的串口相连。BU-61580 芯片内部提供了 4 K×16 的存储器, 可以满足大多数应用下的需求, 同时也提供了外部存储器扩展接口, 本测试系统没有外接存储器, 测试数据都由 DSP 芯片用程序控制产生。

BU-61580 与 F2812 主要控制引脚连接与功能如下<sup>[6]</sup>:

- 1) SELECT: 接 DSP 的片选, 与 STRBD 连在一起。
- 2) RD/WR: 与 DSP 的 RD 连在一起, 高电平读有效。
- 3) MEM/REG: 与 DSP 的一根地址线连在一起, 高电平

读存储器, 低电平读寄存器。

4) TRANSPARENT/BUFFERED: 为主机访问的接口模式。TRANSPARENT/BUFFERED 接逻辑“0”, 为缓冲方式, TRANSPARENT/BUFFERED 接逻辑“1”, 为透明或 DMA 方式。

5) 16/8\_BIT: 在缓冲模式 (TRANSPARENT/BUFFERED=0) 下, 16/8/DTREQ=1, 表示总线传输 16 位数据, 16/8/DTREQ=0, 表示总线传输 8 位数据。

6) POLARITY\_SEL: 在 16 位缓冲模式 (TRANSPARENT/BUFFERED=0, 16/8/DTREQ=1) 下, POL\_SEL=1 则 RD/WR=1 时执行读寄存器 (存储器) 操作, RD/WR=0 时执行写寄存器 (存储器) 操作, POL\_SEL=0 则 RD/WR=1 时执行写寄存器 (存储器) 操作, RD/WR=0 时执行读寄存器 (存储器) 操作。

7) ZERO\_WAIT: 在缓冲模式 (TRANSPARENT/BUFFERED=0) 下, ZERO\_WAIT=0 是零等待方式, ZERO\_WAIT=1 是非零等待方式。

8) TAG\_CLK: 外部定时标签时钟输入。可通过定义配置寄存器 #2 的位 7、位 8 及位 9 使用它, 当被使用时, 它使内部定时标签寄存器/计数器的计数值增加, 若不使用, 该端应与 +5V 或地相连。

9) RTAD0~4, RTADP: RT 的地址设置 (共 6 个脚)。

### 4 下位机主控与辅助 DSP 控制软件设计

DSP 可以很方便地控制 BU-61580 芯片配置为 BC、RT 或 BM 中的任一种模式, 其中 BC 又是总线信息通信的主要控制信息, 因此 DSP 对 BC 控制的好坏将直接影响到各种测试的顺利进行<sup>[7-8]</sup>。

主控 DSP 程序流程和辅助 DSP 程序流程分别如图 3 和图 4 所示。

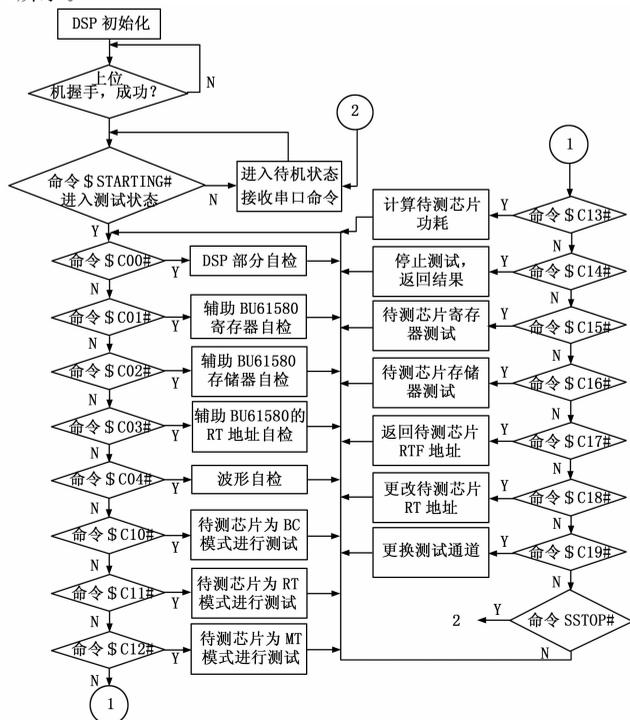


图 3 主控 DSP 程序流程图

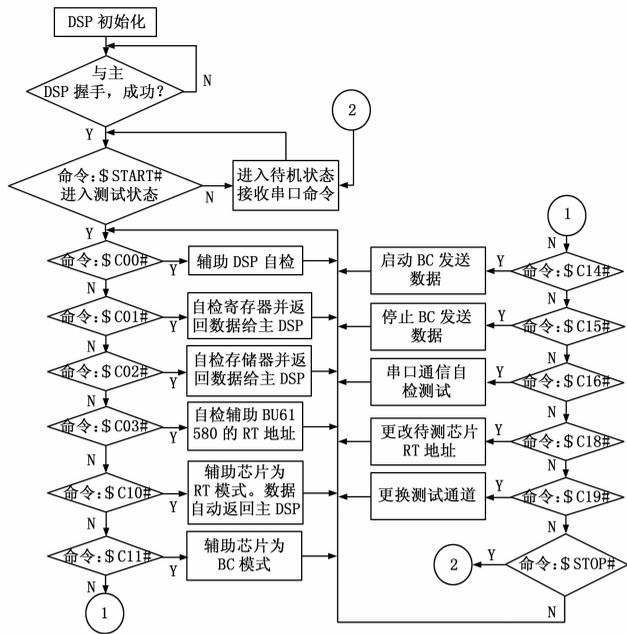


图 4 辅助 DSP 程序流程图

在主控 DSP 和辅助 DSP 中都要对 BU-61580 工作的模式进行设置, 3 种模式的初始化分别用如下 3 个函数来实现。

```
void BU61580_RTInit(void) //BU61580 set to Remote Terminal
void BU61580_BCInit(void) //BU61580 set to Bus Controller
void BU61580_MTInit(void) //BU61580 set to Monitor Terminal
```

在每个函数中主要是对 BU-61580 各个寄存器进行配置, 具体配置值根据数据手册决定。

在设置为 BC 模式时 DSP 还对 BU-61580 进行如下功能控制: 1) 使能或禁止自动重试或中断请求; 2) 设置自动重复帧或者发送指定数量的帧数; 3) 对单个消息间隔时间进行编程; 4) 能够统计发送或接收的消息个数; 5) 对消息格式、1553A/B 通道及 RT、寄存器与存储器自检以及状态字屏蔽字分别控制。设置为 RT 模式时, 对 RT 地址、RT 子地址、分辨率及超时等进行控制; 对各 RT 子地址完成地址内存分配和实现动态管理内存。设置为 MT 模式时 DSP 控制按字检测、可选择的消息检测、同步终端/可选择消息 3 种模式分别进行监测<sup>[9-10]</sup>。

### 5 上位机 LabVIEW 软件设计与测试

上位机采用 LabVIEW 设计, 如图 5 所示, 主要有通信控制、板卡自检、功能检测控制和结果显示几个部分。通信控制中有上电、下电、握手、脱机功能; 板卡自检有 DSP、寄存器、存储器、信号波形及 RT 地址自检功能; 功能检测控制部分有待测芯片的 BC、RT、MT 模式控制和待测芯片的寄存器、存储器、RT 地址检测; 结果显示部分主要显示检测结果与传输的数据。

LabVIEW 主要完成向下位机主 DSP 芯片发送控制命令, 用某种功能按钮控制一条或多条命令, 另外接收下位机返回的状态信息或数据, 显示芯片检测的结果, 主要功能说明如下:

- 1) DSP 自检, 正常返回 \$ DSP: 1 OK # DSP: 2 OK #, DSP: 1 OK # 表示辅助测试的控制芯片 DSP 正常, \$ DSP: 2 OK # 表示待测 1553 芯片的控制 DSP 正常。



图 5 上位机 LabVIEW 编程界面

- 2) 自检辅助 BU61580 芯片, 寄存器读写测试正确返回 Reg OK #, 否则返回 Reg Err #; 4 K 存储器正确返回 Mem OK #, 否则返回 Mem Err #。

- 3) 自检辅助 BU61580 芯片当作 RT 时地址是否正确, 通过改变跳线, 此命令返回读回 RT 的地址 Zxxxx #。xxxx 表示地址值 (带奇偶校验位)。

- 4) 波形自检是利用示波器 CH1 和 CH3 检测有无波形输出, 有输出表明辅助 61580 芯片和变压器工作正常。

- 5) 设置待测 BU61580 工作在 BC 模式, 辅助测试 BU61580 工作在 RT 模式, 1533 功能卡设置为 MT 模式。控制 BC 发送数据, 由 DSP 读回数据进行比较, 判断通讯是否正确。

- 6) 设置待测 BU61580 工作在 RT 模式, 辅助测试 BU61580 工作在 BC 模式, 1533 功能卡设置为 MT 模式。控制 BC 发送数据, 由 DSP 读回数据进行比较, 判断通讯是否正确。

- 7) 设置待测 BU61580 工作在 MT 模式, 辅助测试 BU61580 工作在 RT 模式, 1533 功能卡设置为 BC 模式。控制 BC 发送数据, 由 DSP 读回数据进行比较, 判断通讯是否正确。

在进行通讯测试时, 启动示波器的 CH1 通道波形进行观察记录, 并计算待测芯片功耗 (用电流表和电压表测量待测芯片的功耗)。对测试板还设定了电流超 650 mA 保护 (一般正常不超过 600 mA)。

### 6 结束语

本文论述了采用 DSP 和 LabVIEW 设计的 BU-61580 芯片测试系统, 构建了一个 1553B 总线通信的实际电路环境, 利用专用插座使得测试芯片可以随时更换, 该系统测试方法科学、测试结果准确、使用稳定可靠, 有友好的用户操作界面, 有自检功能, 维护简单, 还可方便对下位机 DSP 程序修改进行测试功能扩展升级。目前该系统已经交付用户使用, 实际应用情况表明, 该芯片测试系统提高了测试效率, 达到了设计目标。

#### 参考文献:

[1] MIL-STD-1553B. 飞机内部时分制指令/响应式多路传输数据总线 [S]. 美国军用标准, 1978.  
 [2] GJB289A-97. 数字式时分制指令/响应型多路传输数据总线 [S]. 1997.

故障，散热不良等。其主要故障原因有：外部的电磁感应干扰、环境问题、参数设置等原因。由于低压变频柜采用了自检手段，因此健康管理过程主要通过监控关键参数进行报警，具体参数包括电压、功率、过载电流、加速时间、控制精度及延时等。

## 6 能源健康管理系统设计

在完成热交换器、水泵等典型供热系统设备健康管理技术研究基础上，开展健康管理系统<sup>[5-6]</sup>设计，其主要由 5 大子系统组成，包括实时监控子系统、诊断与预警子系统、健康评估子系统、综合信息管理子系统组成。系统组成如图 5 所示。

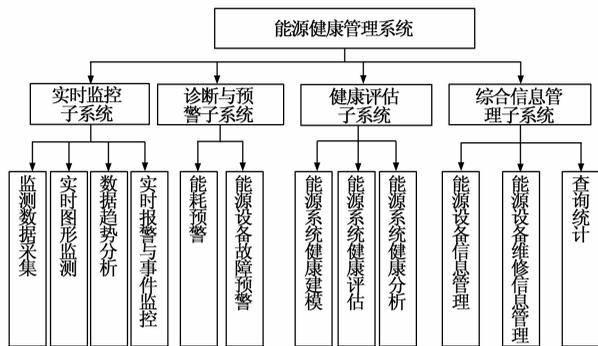


图 5 能源健康管理系统组成

1) 实时监控子系统：采用先进的图形化技术，实现热网运行过程和能源应用过程的可视化；同时提供超限报警、事件监视以及趋势分析等智能化监测手段，实现对热网的实时运行情况、实时能耗情况以及关键绩效指标的监测，为能源调度管理以及相关决策提供辅助支持。其中，检测的内容除了能源的监测以外还包括了关键的能源系统内设备的工作状态参数（具体参数见 1~4 部分的内容）。

2) 诊断与预警子系统：根据本文的 1、2 部分的研究，采用基于温度差异、信号处理等方法，研制能源系统典型设备的故障推理引擎，实现热交换器、水泵等关键设备故障诊断。同时，采用非参数回归分析、多项式拟合等方法，提供基于能源系统关键参数的趋势预测功能，根据实时预测值与预警门限的接近程度，对热网运行过程的能耗趋势、增长情况、节能情况进行统计分析，实现热网运行能耗信息的高度集成，从而有效改善整个热网能源使用的跟踪与预计能力，为管理者提供可视化的能源使用与消耗状况，辅助决策层对节能增效管理策略

的制定和实施。

3) 健康评估子系统：主要提供管网能源设备的健康评估建模管理功能，通过图形化的建模工具，实现对能源系统的层次化建模，配置待评估对象的评估节点参数、数据权重信息以及评估算法。在此基础上，提供评估执行服务，通过实时评估与历史评估服务，实现能源设备的 24 h 值班评估分析，定时给出系统健康状态评估结果。针对评估过程中出现的健康等级退化，提出健康报警。管理者可通过健康趋势分析定期查看系统健康报表，从而为提前安排检修、排故提供建议。

4) 综合信息管理子系统：系统主要提供了能源设备的基础信息管理、测试记录信息管理、故障与维修信息管理等功能。同时，提供按照供热时间、供热区域、供热系统等综合查询功能。

## 7 结论

能源健康管理系统采用了世界先进的能源系统平台解决方案，通过建立透明度更高、智能化程度更深的能源调度、管理和辅助决策平台，从能源使用的全生命周期角度，通过对重要的热网能源运行数据的集成，实现灵活可靠的热网能源过程监控，在更低能耗、更低排放的水平下获取运行优化和最大化能源效率。

本文主要对供热工程能源健康管理系统设计及应用进行了研究，在分析了热交换器、水泵关键系统故障及与健康状态相关参数分析基础上，提出能源健康管理设计主体框架及应用功能，对我国相关供热领域的系统可靠、安全管理具有一定借鉴作用。

### 参考文献：

[1] 黄 斌. 既有集中供热二级管网系统升级改造模式及应用研究 [D]. 天津：河北工业大学，2011.

[2] 王 军，王 雁，等. 采用热量表动态网络提高集中供热系统性能 [J]. 计算机工程与应用，2009，45 (2)：28-30.

[3] 赵艳涛. 大连开发区供热公司集中供热远程监控系统 [D]. 大连：大连理工大学，2007.

[4] 王玉峰. 区域供热燃煤锅炉房的优化配置 [D]. 北京：北京建筑工程学院，2010.

[5] 孙 辉. 热网远程监控系统的设计及安能城市热网的应用 [D]. 合肥：合肥工业大学，2009.

[6] 吴明强，房红征，伊大伟. 复杂系统故障预测方法与应用技术研究 [J]. 计算机测量与控制，2010，18 (1)：70-71.

(上接第 2414 页)

[3] 罗志强. 航空电子综合化系统 [M]. 北京：北京航空航天大学出版社，1990：3-10.

[4] DDC. ACE/Mini-ACE series BC/RT/MT advanced communication engine integrated 1553 terminal user's guide [Z]. New York: Data Device Corp, 1999.

[5] 郑先成，张国俊，张晓斌. 基于 TMS320F2812 和 DSP/BIOS 的 1553B 总线接口设计 [J]. 测控技术，2008，27 (7)：53-55.

[6] 白宏阳，管雪元，薛晓中，等. 基于 DSP+FPGA 的航空 1553B 总线 RT 设置方法 [J]. 弹箭与导学报，2010，30 (4)：169

-172.

[7] 高志强，苗克坚，张雯璐. 弹载计算机 1553B 总线测试模块设计 [J]. 计算机测量与控制，2008，16 (9)：1280-1282.

[8] 蒋国锋，白红. 1553B 总线监控器的设计与实现 [J]. 电子设计工程，2011，19 (17)：98-100.

[9] 丁明亮，魏志刚. 1553B 总线远程终端仿真软件设计 [J]. 计量与测试技术，2008，35 (1)：43.

[10] 赵加风. 1553B 总线故障模拟装置研制 [D]. 哈尔滨：哈尔滨工业大学，2010：1-10.