

# 基于 FIFO 的串口通信模式研究

刘亚兵, 马瑞卿, 张庆超, 张震, 白浩

(西北工业大学 自动化学院, 西安 710072)

**摘要:** 详细介绍了串口通信的基本原理和实现方法, 在上位机和 DSP 之间实现 3 种通信方式, 即查询方式、标准 SCI 模式的中断方式、FIFO 模式下的中断方式; 同等条件下, 接收和发送同等数据量数据, 使用 FIFO 中断方式用时最少, 通信效率最高, 节省了 CPU 的机时资源; 当数据量越大时, 采用该方式, 其优越性越明显。在 FIFO 中断方式中, 针对上位机与 DSP 之间存在的上电时序问题, 提出了一种找帧头重排序方法, 经过实验, 验证了该方法的可靠性。

**关键词:** 串口通信; FIFO 中断方式; 上电时序; 重排序方法

## Study on Serial Interface Communication Mode Based on FIFO

Liu Yabing, Ma Ruiqing, Zhang Qingchao, Zhang Zhen, Bai Hao

(School of Automation, Northwestern polytechnical University, Xi'an 710072, China)

**Abstract:** This paper illustrates the key principle and method of serial interface communication. Achieving the three kinds of communication methods, namely query methods, standard SCI interrupt mode, FIFO interrupt mode between PC and DSP. Under the same conditions, with receiving and transmitting the same data, using the FIFO interrupt mode is the least, is the most efficient communication efficiency and saves the CPU resources, when the data size is large, using this method is superior. In the interrupt FIFO method, in view of the power on sequence problem between PC and DSP, this paper proposes a method for reordering. After the experiment, the reliability of the method is verified.

**Keywords:** serial interface communication; FIFO interrupt mode; power on sequence; a method for reordering

### 0 引言

随着计算机系统的应用和微机网络的发展, 复杂系统之间的数据通信功能显得越来越重要。串口是计算机上一种非常通用的设备通信协议, 串口通信对单片机 (或 DSP) 而言意义重大, 不但可以实现将单片机的数据传输到计算机端, 而且也能实现计算机对单片机的数据控制<sup>[1]</sup>。

串口通信所需电缆线根数少, 在远距离通信中可以节约通信成本, 尽管比按字节传输的并行通信慢, 但是串口可以在使用一根线发送数据的同时用另一根线接收数据, 其接线简单并且能够实现远距离通信。比如 IEEE488 定义并行通行状态时, 规定设备线总长不得超过 20 m, 并且任意两个设备间的长度不得超过 2 m; 而对于串口而言, 其通信长度可达 1 200 m<sup>[1]</sup>。

RS-232、RS-422 与 RS-485 都是串行数据标准接口。RS422 总线与 RS485 和 RS232 的电路原理基本相同, 都是以差分方式发送和接收, 不需要数字地线。RS-422 四线接口由于采用单独的发送和接收通道, 因此不必控制数据方向, 各通信装置之间任何必须的信号交换均可以按软件方式 (XON/XOFF 握手) 或硬件方式 (一对单独的双绞线) 实现<sup>[2]</sup>。本文以 RS-422 方式为例, 旨在研究 DSP 的 SCI 模块与上位机串口通信效率问题。串口通信配置框图如图 1 所示。

### 1 实现数据的接收与发送方式

标准 SCI 实现数据的接收或者发送, 可以采用查询的方式和中断的方式。

查询方式: 就是通过查询发送缓冲器的就绪标志位

收稿日期: 2014-02-26; 修回日期: 2014-03-30。

作者简介: 刘亚兵 (1988-) 男, 河北廊坊人, 硕士研究生, 主要从事电机驱动及其控制技术方向的研究。

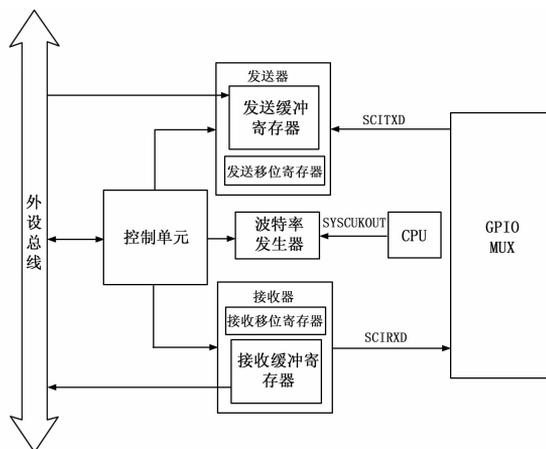


图 1 串口通信配置框图

TXRDY 和接收缓冲器的就绪标志位 RXRDY 来判断 SCI 是否做好了发送或者接收准备。<sup>[3]</sup>

标准 SCI 模式下中断方式: DSP 在接收完一个完整的字符后, 通知其 CPU 读取数据。具体过程: 如果 DSP 引脚 SCIRXDA 上有高电平触发, SCI 就开始将二进制数逐位移进接收寄存器 RXSHF, 当接收移位寄存器将接收到的完整字符发送给接收缓冲寄存器 SCIRXBUF 后, 标志位 RXRDY 置位, 同时产生一个接收中断的请求号, CPU 读取 SCIRXBUF 中的数据, 标志位 RXRDY 被自动清除。标准 SCI 模式下指令接收流程图如图 2 所示<sup>[4]</sup>。发送中断工作方式与接收中断工作方式类似, 这里不再赘述。

FIFO (First In First Out) 模式下中断方式: DSP 在接收完一段字符后通知 CPU 来读取数据。与标准 SCI 中断方式不同的是其中断触发方式。具体过程: 当 SCI 的 RXSHF 将引脚

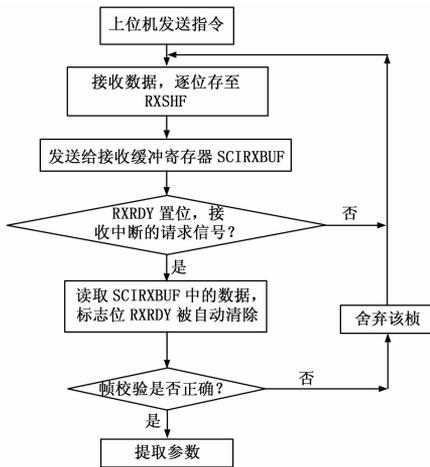


图 2 标准 SCI 模式下指令接收流程图

SCIRXD 上的数据装配好后, 发送到接收 FIFO 中, 此时 FIFO 并不通知 CPU 来读取数据, 接收到的数据可以继续写入 FIFO。当 FIFO 中的数据个数等于预设的 FIFO 接收中断级位 RXFFIL 时, 接收中断标志位 RXFFINT 被置位, 在接收中断服务子程序中, CPU 可以把这些数据全部读取出来<sup>[5]</sup>。FIFO 模式下发送数据也是一样, 这里同样不再赘述。FIFO 模式下串行总线指令接收流程图如图 3 所示。

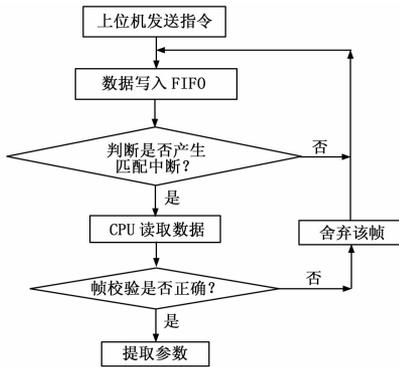


图 3 FIFO 模式下串行总线指令接收流程图

在查询方式和标准 SCI 模式下中断方式中, 每接收或者发送一个字符, CPU 就要进行一次处理<sup>[6]</sup>。如果接收或发送的字符比较多的话, 很明显, CPU 要不断地去响应处理数据。因此, CPU 的开销就大大增加, 降低了 CPU 执行效率。

重要的是, 复杂系统往往在程序中还会有其它主中断程序, DSP 都需要时间去响应处理这些事件, 如果通信中断过于频繁, 导致 DSP 来不及响应其他中断, 为编写程序带来麻烦。FIFO 模式中断方式是接收或者发送一段字符后才通知 CPU 来响应处理, 很明显, 这样节省了 CPU 的开销, 提高了通信效率, 让 DSP 有时间去做其他更重要的事情。

虽然 FIFO 模式的工作方式有上述优势, 但同时存在一个上电时序的问题。如果上位机优先上电, 开始发送数据, 之后 DSP 上电接收数据。此时, 存在接收到的第一帧不是帧头的问题, 在 FIFO 产生匹配中断时, DSP 读取的数据不是按通信协议接收的内容, 则导致通信失败。这就需要 DSP 优先上电, 做好接收数据准备后, 通知上位机上电并开始发送数据, 以此来避免上述问题。这样就会比较麻烦, 需要在协议中着重说

明。但在一些场合, 考虑到其他硬件电路的上电时序问题, 对上电时序有着特殊的要求, FIFO 模式的通信方式就不可行了。

## 2 增强型 FIFO 通信方式的改进

在增强型 FIFO 模式中, 为了解决上位机与 DSP 上电时序问题, 本文提出了一种重排序的方法。上位机使用基于 lab-view 的监控界面, 下位机硬件上 DSP 采用 TMS320F28335 芯片, 上位机与 DSP 通过 UT-890 转换器相连, 采用四线 (T/R+、T/R-、RXD+、RXD-) 全双工形式, 以差分信号形式传输<sup>[7]</sup>。

表 1 上位机与 DSP 之间的通信帧格式

次序	功能	字节数	数据类型
0, 1	0xEB, 0x90	2	Uint
2	帧类型 ID	1	Uint
3	帧计数	1	Uint
4~11 xxx	8	Uint	
12	CHKSUM(3~11)	1	Uint

根据串口通信协议表 1: 采用 RS-422 通信方式, 波特率为 115 200bps, 8 位数据位, 无校验, 1 位停止位。上位机发送数据帧总长度为 13 字节, 前两个字节为帧头, 最后一个字节为帧校验位。帧校验 CHKSUM 的算法为: “帧内容” + “帧校验” = 0。在上位机和 DSP 上电完成后, 上位机每隔 5 ms 向 DSP 发送一次数据, DSP 每隔 5 ms 向上位机返回一次数据。<sup>[8]</sup>

由于存在上电时序问题, DSP 接收到的数据可能不能通过串口通信协议的校验, 各个帧位置错位。通过分析, 我们可以知道, CPU 读取的一组数据, 是由前一次发送数据的后半段和该次发送数据的前半段组成。可以看出, CPU 读取的这组数据, 虽然各个帧位置不符合协议要求, 但各个帧相对位置是正确的, 即部分整体相对前移或后移了几位, 是具有规律性的。

接下来, 进行找帧头和重排序工作: 首先, 接收数据。将上位机发送的数据存放在寄存器 RData<sup>[13]</sup> 中。其次, 找到帧头并确定帧头的位置  $m$ 。为了确保可靠性, 可查找前 3 帧, 如果前三帧都满足协议要求, 则确定帧头的位置  $m$ , 寻找帧头, 可采用依次查找法。最后, 在寄存器中对各位帧进行重新排序。将前一次接收的错位的数据后半段 (13- $m$  个数据) 放在寄存器 Rtemp<sup>[13]</sup> 中, 其余位置零; 再次接收数据时, 将 Rtemp<sup>[13]</sup> 中 13- $m$  个数据赋给排序后的寄存器 R\_reorder<sup>[13]</sup> 前 13- $m$  位, 本次接收的前  $m$  个数据赋给 R\_reorder<sup>[13]</sup> 后  $m$  位。其流程图如图 4 所示。

DSP 定时向上位机发送数据, 可使用定时器定时中断方式。由于堆栈 FIFO 是 16 级深度, DSP 每次接收或者发送数据最多不能超过 16 个字符。发送一次数据所用时间:  $timeT = \frac{1 \times 10 \times \text{待发送数据个数}}{\text{波特率}}$ 。只要  $timeT \leq time0$  (定时器周期), 数据既可以全部发送出去, 否则导致数据丢失。

## 3 实验结果

CCS3.3 编译环境中, 分别使用查询方式、标准 SCI 模式下的中断方式和 FIFO 模式下中断方式, 在上位机和 DSP 之间进行 RS422 串口通信。在同等条件下 (忽略温度、电压等

表 2 3 种方式的发送和接收时间

(单位: s)

数据量	状态	查询方式		标准 SCI 中断方式		FIFO 模式下中断方式	
		发送	接收	发送	接收	发送	接收
1 kB		0.902 10	0.310 36	0.855 62	0.293 07	0.428 09	0.142 69
2 kB		1.810 53	0.621 92	1.721 26	0.592 01	0.856 33	0.286 78
4 kB		3.612 91	1.250 67	3.432 48	1.181 99	1.720 15	0.573 51
8 kB		7.225 6	2.490 9	6.853 93	2.350 82	3.425 67	1.145 69

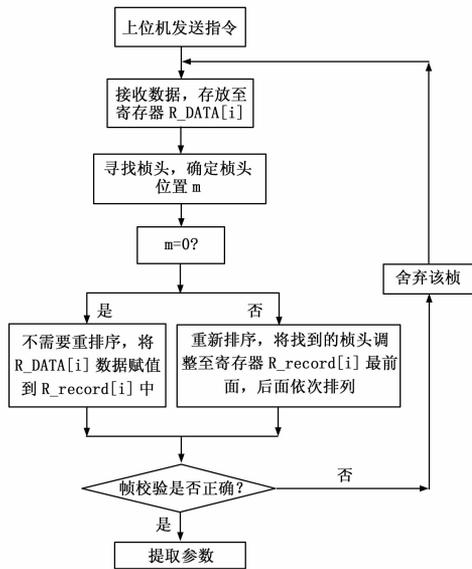


图 4 重排序流程图

外部因素变化), 统计这 3 种方式下 DSP 发送和接收数据所花费的时间, 如表 2 所示。以传输 8 kB 数据为例, 由表 2 可知, 采用 FIFO 模式下中断方式, 较前两种方式, 发送和接收分别节省了 3.799 93 s、3.428 26 s 和 1.345 21 s、1.205 13 s。由此可见, 采用 FIFO 模式下中断的串口通信方式, 节省 CPU 机时资源。与查询方式相比, 提高数据的传输效率率达 110.9%。当数据量越大, 采用该串口传输模式用时越少, 其优越性越明显。

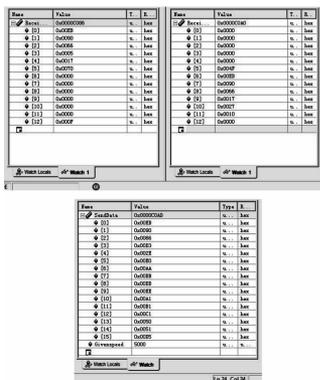


图 5 CCS3.3 下 DSP 接收与发送数据寄存器界面

在 CCS3.3 编译环境下运行 DSP, 将接收数据寄存器 RData<sup>[13]</sup> 和重排后的接收数据寄存器 R\_reorder<sup>[13]</sup> 调用出来, 如图 5 第二列和第一列数据所示。第三列为 DSP 定时发送的数据。每隔 5 ms 发送一次数据, 同时接收数据, 并将接收到的数据解读出来显示在图表中。

从图 5 中可以看出: RData<sup>[13]</sup> 中接收到的字符是错位的(曲线中数据表示错位的变化数据), 经过重排序后, 调整字符次序, R\_reorder<sup>[13]</sup> 中数据通过通信协议帧校验, 成功接收。经过多次实验, 验证了该方法的可靠性。

经计算, 发送一次数据所用时间为:

$$timeT = \frac{1 \times 10 \times 16}{115\ 200} = 1.388\ 89\ ms$$

花费时间明显小于定时器周期 5 ms, 满足要求, 可见数据可以在 5 ms 内发送出去。

#### 4 结束语

相比查询方式和标准 SCI 模式下的中断方式, 使用 FIFO 模式的中断方式, 可大大提高 CPU 的通信效率, 节省了 DSP 的机时资源, 让 CPU 有“时间和精力”去做其它重要事情。当数据量越大, 采用该串口传输模式用时越少, 其优越性越明显。

经过实验验证, DSP 接收的数据经过重排序后, 解决了上位机和 DSP 之间的上电时序问题, 为上位机与 DSP 之间的高效通信提供了有效方法, 具有一定的工程实际应用意义。

#### 参考文献:

- [1] 范 锐. 现场总线的发展趋势 [J]. 自动化仪表, 2000, 21 (2): 1-4.
- [2] 李朝青. 8051 串行口及串行通信技术 [M]. 北京: 北京航空航天大学出版社, 2008.
- [3] 顾卫钢. 手把手教你学 DSP [M]. 北京: 北京航空航天大学出版社, 2011.
- [4] 刘陵顺, 高艳丽, 张树团, 等. TMS320F28335 DSP 原理及开发编程 [M]. 北京: 北京航空航天大学出版社, 2011.
- [5] 袁 航, 周 瑛, 周太勋. 用中断方式实现串口通信技术 [J]. 起重运输机械, 2003, (10): 17-18.
- [6] 胡景春, 庄海军. TMS320VC33 同步串行口和 PC 实现异步串行通信 [J]. 电子产品世界, 2010, 23 (9): 107-108.
- [7] 张 琴, 向先波. TMS320F24x 与 PC 机串行通信接口设计及应用 [J]. 今日电子, 2008, 5 (4): 221-222.
- [8] 马朝鲜, 魏胜利. 总线技术与 PC 机结合的通信系统设计 [J]. 计算机测量与控制, 2013, (7): 1963-1965.

(上接第 2283 页)

- [11] ITU-T G. 810. Definitions and Terminology for Synchronization Networks [S]. (August 1996) International Telecommunication Union, Geneva.
- [12] 郭 彬, 单庆晓, 肖昌炎, 等. 电网时钟系统的北斗/GPS 双模

同步技术研究 [J]. 计算机测量与控制, 2011, 19 (1): 139-141.

- [13] IEEE Std 1588-2008. IEEE Standard for a precision clock synchronization protocol for networked measurement and control systems [S]. 2008.