

一种有源相控阵天线误差补偿方法

赵宇浩, 蔡 辉

(中国电子科技集团公司第 38 研究所, 合肥 230031)

摘要: 为了消除由于有源相控阵天线单元间互耦、天线的安装误差、天线方向图的不一致性和天线罩的影响等导致天线校正时与实际天线单元间幅相值存在的差异, 采用了一种有源相控阵天线误差补偿方法, 获得天线的误差值并保存在雷达校正计算机中, 雷达进行校正时调用该值从而很好地消除了上述因素导致的在雷达使用中带来的影响, 较好地改善了天线校正的幅相值和波瓣图, 保证了雷达实际使用中达到预期指标要求。

关键词: 有源相控阵天线; 误差补偿; 天线测试系统

One Error Compensation Method about Active Phased Array Antenna

Zhao Yuhao, Cai Hui

(No. 38 Research Institute of CETC, Hefei 230031, China)

Abstract: For eliminate the amplitude and phase difference exist between antenna calibration and practic antenna because active phased array antenna's mutual coupling between elements, antenna's installation errors, antenna pattern's inconsistent and radome effects, one error compensation method about active phased array antenna is introduced to get the antenna's error value which is saved in the radar's calibration computer. When calibrate radar call the value to avoid influence, and this method improve the amplitude and phase and lobe pattern, so the radar's index satisfy the demand in practice.

Keywords: active phased array antenna; error compensation; antenna test system

0 引言

由于相控阵雷达的低副瓣、波束控制灵活等特点, 近年来各种型号的相控阵雷达被研制并投入使用。作为相控阵雷达的核心部件的相控阵天线在生产过程中由于器材的不一致性, 设备的制造、装配存在公差, 天线单元间存在互耦影响, 使得天线各单元的幅度和相位出现较大的误差, 严重影响天线低副瓣等性能。另外由于使用环境的变化, 长期使用过程中器件的老化、设备的更换等等, 都会引起天线各单元幅度和相位出现误差。为了解决这个问题, 在雷达生产和内场调试时, 依托天线校正和微波暗室天线近场测试相结合的方法获得上述各类误差, 并将误差值保存在校正计算机中, 外场进行校正时调用该值可获得由于环境或有源器件老化等对天线幅相的影响, 保证天线的性能。

1 误差对天线性能的影响

1.1 误差对天线副瓣的影响

对二元均匀线阵, 其副瓣的方差为:

$$\sigma_R^2 \approx \frac{(\sigma_a^2 + \sigma_\varphi^2)}{\eta \cdot N} \quad (1)$$

式中, σ_a^2 和 σ_φ^2 分别为天线单元幅度和相位的方差, N 为天线阵元数, η 为天线孔径的效率, 从式(1)可以看出, 在 η 、 N 等参数不变时, σ_R^2 与幅度方差和相位方差之和成正比, 即幅、相误差越大, 主副瓣比的方差就越大, 也就是说, 副瓣偏离无误差时的

副瓣电平的程度也就越大。

1.2 阵元失效对天线副瓣的影响

对二元均匀线阵, 当天线阵元失效时, 副瓣的方差为:

$$\sigma_R^2 \approx \frac{p + \sigma_a^2 + (1-p)\sigma_\varphi^2}{(1-p)\eta \cdot N} \quad (2)$$

式中, p 为单元失效率。当天线阵元失效数为 0, 即 p 为 0, 这样, σ_R^2 可表示为:

$$\sigma_R^2 = \frac{\sigma_a^2 + \sigma_\varphi^2}{\eta \cdot N} \quad (3)$$

该式与式(1)完全一致。通过式(2)分析的阵元失效对天线副瓣的影响可以看到, 均方副瓣电平与有效单元数 $(1-p)N$ 和天线孔径的效率 η 成反比。可见在 η 不变的情况下, 随着失效单元数的增加, σ_R^2 也就越大。

1.3 误差对天线增益的影响

在波束指向方向上, 存在单元误差时天线方向性系数 D 与没有单元误差时的方向性系数之比为:

$$\frac{D}{D_0} = \frac{1}{1 + \frac{p + \sigma_a^2 + (1-p)\sigma_\varphi^2}{1-p}} \quad (4)$$

方向性系数的比值, 就是天线增益的比值, 可直接计算误差导致天线增益的损失 L 。

$$L = 10 \log \frac{D}{D_0} \quad (5)$$

通过式(4), 可以看到增益损失取决于幅相误差和有效单元数。

1.4 误差对天线波束指向的影响

对二元均匀线阵, 波束指向偏差的方差为

$$\sigma_{\Delta\theta}^2 = \frac{12}{N^3} \sigma_\varphi^2 \quad (6)$$

收稿日期: 2014-03-17; 修回日期: 2014-04-17。

作者简介: 赵宇浩(1979-), 男, 工程师, 工学硕士, 主要从事雷达总体、雷达系统测试等方向的研究。

通过式 (6) 可以看到, 波束指向偏差与天线阵元数 N 的 3 次方成反比, 与天线阵元相位误差的方差成正比。

为了消除误差给使用带来的问题, 在相控阵雷达调试期间要在微波暗室中测定天线单元间互耦、天线的安装误差、天线方向图的不一致性和天线罩的影响, 并进行补偿, 以消除影响。

2 相控阵天线误差补偿

2.1 天线近场测试系统组成

图 1 所示为相控阵天线近场测试系统示意图, 整个系统主要由三部分组成: 天线扫描架、近场测试系统和相控阵雷达系统。天线扫描架主要由倒 T 型立柱扫描架系统、以天线分析仪为核心的射频子系统、激光跟踪子系统、机械对准激光传感器、射频开关子系统、计算机程控接口子系统和功能强大的系统软件等组成。近场测试系统是由美国 NSI 公司负责设计与集成, 主要获得完成幅度、相位和波瓣从近场到远场的转换相控阵天线的远场幅度、相位和波瓣数据。

2.2 天线测试方法

2.2.1 测试系统位置确定

在进行测试前, 首先要确定探头与天线间的距离、天线测量的覆盖范围、取样准则、排除故障和数据归零工作, 以保证测试结果的有效性。

(1) 探头定位: 为了避免凋落波对测试结果的影响, 所以探头距离天线口面的距离应在 $3 \sim 5\lambda$, 以保证凋落波迅速衰减。

(2) 天线测量覆盖范围确认: 理想的近场测量平面应该是无限大。探头与被测平面天线之间的距离确定了近场得到方向图的可信覆盖范围。

$$L \geq A + 2d \tan \theta_0 \quad (7)$$

式中, L 为取样的口径长度, A 为被测天线 xz 或 yz 平面内被测天线的口径长度, θ_0 为可信的角度覆盖范围, d 为天线单元间距。

(3) 取样准则的选择: 为了减少测量数据和节省计算时间, 必须研究取样准则的问题。当取样探头离开天线口面几个波长时, 凋落波迅速衰减, 此时可认为天线建立的场的波数谱带宽是有限的。假设波数谱均匀分布在 $k_x \in [-k_{xm}, k_{xm}]$, $k_y \in [-k_{ym}, k_{ym}]$, 取样探头沿 x 和 y 轴按取样间隔分别为 Δx 和 Δy , 由 Nyquist 抽样定理有:

$$\Delta x \leq \frac{1}{2k_{xm}} < \frac{1}{2k} = \frac{\lambda}{2}$$

$$\Delta y \leq \frac{1}{2k_{ym}} < \frac{1}{2k} = \frac{\lambda}{2} \quad (8)$$

(1) 故障排查: 为确保测试工作进行顺利, 在测试前应对测试系统和雷达系统进行检查以排除对测试工作有影响的故障。

(2) 校正数据归零: 天线误差补偿前, 应重新对天线进行校正, 目的是清除以前的校正代码表, 排除前期由于没有在微波暗室中进行校正而引入的环境、地面反射等带来的误差。

2.2.2 测试步骤

步骤一: 将雷达系统校正计算机内加权文件更换为等加权文件。

步骤二: 利用雷达系统自身的校正功能进行校正, 观察幅度和相位保持稳定一致。

步骤三: 任意选择阵面中两件 T/R 的位置, 通过测试系统确认扫描范围是否合适, 扫描点是否准确。

步骤四: 利用天线近场测试系统对天线进行测试, 根据测试系统提供的耦合度调整值对校正计算机存储的耦合度数据进行补偿。

步骤五: 耦合度补偿结束后将等加权文件更换为选用的加权文件, 再利用测试系统对天线进行测试, 验证指标是否符合要求。

2.2.3 误差补偿精度分析

影响误差补偿精度主要有以下 4 个方面: T/R 组件的幅相一致性、校正算法精度、系统噪声和近场测量系统的精度。由于 T/R 组件自身性能限制以及系统噪声对校正算法影响而导致的补偿精度降低问题一般通过取平均的方法来消除。对于系统噪声及测试系统导致的补偿精度降低问题只能在补偿前仔细检查系统, 排除不应有的故障来消除。

3 测试结果与分析

本文所述方法运用在某型有源相控阵雷达天线的误差补偿测试中获得满意的效果, 补偿前天线进行校正时由于误差导致各 T/R 组件间幅度和相位值相差较大, 波瓣图不太理想, 补偿后的各 T/R 幅度和相位值基本具有相同值, 波瓣图也得到较好的改善, 副瓣比补偿前降低 5 dB 左右, 实际使用中, 天线的测量精度也满足甚至超出了原定指标要求。

4 结论

本文介绍了一种有源相控阵天线误差补偿的方法, 利用暗室测量设备测出天线在装配后存在的误差, 并形成误差补偿表存放在校正计算机中, 在外场实际使用中进行天线校正时会将该补偿表的值计入, 从而消除天线装配误差, 优化校正数据。该方法在实际工程中得到验证具有较好的效果, 达到了预期的目标, 对雷达整机性能的提高具有较大的帮助。

参考文献:

[1] 葛建军, 杜 夔, 等. 基于阵列行波馈源的有源相控阵雷达天线校正技术 [J]. 现代雷达, 2001, 6: 52-55.
 [2] 邹永庆, 等. 用串馈矩阵开关 BIT 测试系统对相控阵天线的检测、校正及补偿 [J]. 雷达科学与技术, 2003, 1 (1): 60-64.
 [3] 邹永庆, 等. 基于 FFT 校正相控阵天线的角度选择 [J]. 微波学报, 2003, 19 (3): 10-13.

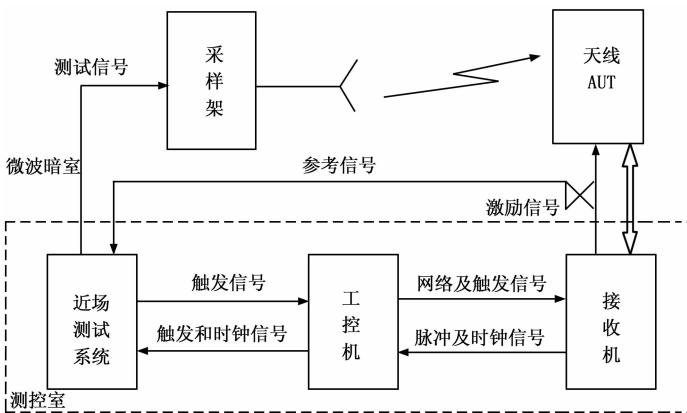


图 1 相控阵天线近场测试系统示意图

- [4] 张光义, 赵玉洁. 相控阵雷达技术 [M]. 北京: 电子工业出版社, 2006.
- [5] 林昌禄. 天线测量技术 [M]. 成都: 成都电信工程出版社, 1987.
- [6] 张良, 等. 固态有源相控阵雷达幅相误差影响分析及校准方法研究 [J]. 现代雷达, 1996, 18 (1): 54-60.
- [7] 毛乃宏, 俱新德. 天线测量手册 [M]. 北京: 国防工业出版社, 1987.
- [8] 胡文华, 薛东方, 李永军. 雷达天线方向图测试仪设计 [J]. 计算机测量与控制, 2007, 15 (8): 1113-1117.

(上接第 2147 页)

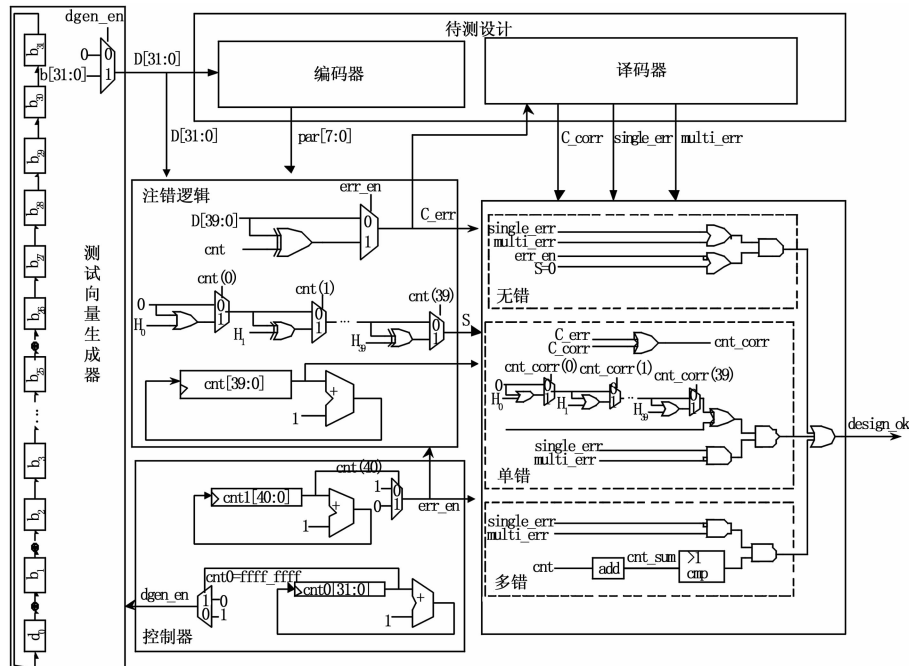


图 4 (40, 32) 海明码电路自测试实现结构

以及指示发生单位错的信号 `single_err` 与指示多位错的信号 `multi_err`。这些信息都将送入比较器, 进行结果的比对。

比较的情况可以分为 3 类: 无错、单错和多错。当没有对码字注错, 或注入的多位错没有校验出来, 并使得 `S` 是零向量时, 译码的结果是无错。当单位错信号 `single_err` 有效时, 可将注错码字 `C_err` 与纠正后的码字 `C_corr` 对比, 如果相同则说明译码正确。当指示多位错的信号 `multi_err` 有效, 并且用于注错的计数器 `cnt` 中分量为 1 的个数大于 1, 则说明译码正确。如果待测设计一直无错, 则 `design_ok` 信号一直有效。

本节设计的自测试电路在 Synopsys 的 VCS 工具下进行仿真测试。如前所述, 测试全部类型的错误需要 $2^{40}-1$ 个周期。 $2^{40}-1$ 是个庞大的数字, 于是可以设计多个图 4 中的结构, 并且将不同模块中的故障注入计数器以及 LFSR 中的寄存器的复位值置为不同值, 实现测试电路的并行仿真。控制 `err_en` 有效的计数器 `cnt1` 的位数可以相应减少。为了加快仿真速度, 也可以将例化了多个图 4 结构的自测试设计综合为 FPGA 网表, 在 FPGA 上进行验证。

4 结论

本文基于 LBIST 的设计原理, 根据 EDAC 电路具有固定的纠错能力的特点, 给出了一种对 EDAC 电路进行功能自测试的验证方法, 利用该方法可以自动检测 EDAC 电路的各种错误类型, 验证其功能正确性。文中并以具体的一个纠错码设计模块为例,

详细研究了它们的功能自测试电路设计过程。本文的验证方法可以广泛用于各种纠错电路的功能自测试。

参考文献:

- [1] 李晓维, 胡瑜, 张磊, 等. 数字集成电路容错设计 [M]. 北京: 科学出版社, 2011.
- [2] 李吉, 徐勇军, 韩银河, 等. 应用于逻辑核的 BIST 关键技术研究 [J]. 计算机工程, 2005, 31 (23): 55-57.
- [3] Agrawal V D, Kime C R, Saluja K K. A Tutorial on Built-in Self-test, Part I: Principles [J]. IEEE Design and Test of Computers, 1993, 10 (2): 73-82.
- [4] Agrawal V D, Kime C R, Saluja K K. A Tutorial on Built-in Self-test, Part I: Applications [J]. IEEE Design and Test of Computers, 1993, 10 (2): 69-77.
- [5] 丁琳, 虞美兰. 逻辑内建自测试高故障覆盖率设计 [J]. 计算机测量与控制, 2008, 16 (1): 24-26.
- [6] 谢明恩, 于蓝林. 组合电路可测试性技术的研究 [J]. 电子测量技术, 2007, 30 (6): 25-28.
- [7] 雷绍尧, 邵志标, 梁峰. 生成确定性测试图形的内建自测试方法 [J]. 西安交通大学学报, 2005, 39 (8): 880-884.
- [8] Bushnell L, Agrawal V D. Essentials of Electronic Testing for Digital Memory and Mixed-signal VLSI Circuits [M]. Boston: Kluwer Academic Publishers, 2000.
- [9] 梁国华, 蒋翠云. 使用双重种子压缩的混合模式自测试 [J]. 计算机研究与发展, 2004, 41 (1): 214-220.