

# 现代新型测试总线技术综述

支超有, 秦 成, 赵慧婷

(中航工业第一飞机设计研究院, 西安 710089)

**摘要:** AXIe 是一种针对模块化测试设备的开放式标准, 继承了 AdvancedTCA 模块化标准架构的优点, 参考了 VXI、PXI、LXI 和 IVI 等现有标准, 提供了一种长寿命周期、模块化、高性能、强扩展性的柔性平台; 详细介绍了 AXIe1.0 基础体系结构及关键技术, AXIe2.0 软件标准框架, 以及 AXIe3.1 半导体测试扩展技术及其特点, 并对 AXIe 总线的现状和发展趋势进行展望。

**关键词:** 测试总线; AXIe; PXIe; LXI

## Summarize for Modern New Test and Measurement Bus Technology

Zhi Chaoyou, Qin Chen, Zhao Huiting

(AVIC The First Aircraft Design and Research Institute, Xi'an 710089, China)

**Abstract:** The AXIe Base Architecture defines an extensible platform for general purpose, modular instrumentation. The architecture incorporates the best features of earlier modular open instrumentation platforms, including VXIbus, PXI, and LXI. Like VXIbus and PXI, the architecture is based on a popular modular computing platform with added features important to developers and users of test and measurement systems. It is introduced in this paper that AXIe 1.0 Base Architecture and AXIe 2.0 Base Software Specification and AXIe 3.1 Semiconductor Test Extension Specification. And the status quo and development trend of AXIe bus was discussed

**Keywords:** test and measurement bus; AXIe; PXIe; LXI

## 0 引言

AXIe 是一个以 AdvancedTCA 为基础的开放式标准, 并参考了 VXI、PXI、LXI 和 IVI 等现有的标准, 其目标是创建一个由各种元器件、产品和系统组成的生态系统, 推动通用仪器和半导体测试的发展, 提供最大的可扩展性, 满足各种平台的需求, 包括通用机架堆叠式系统、模块化系统、半导体 ATE 系统, 以及工作台和模块插件。

AXIe 能够充分地利用机架空间, 提供更高的性能、更强大的可扩展性、更出色的模块性和灵活性, 可轻松与 PXI、LXI 和 IVI 进行集成并显著减少开发和部件的成本。AXIe 提供 PCIe (PCI Express) 和 LAN 两种接口, 是 LXI 和 PXI 标准的最佳补充, 可无缝集成在系统里并能够满足许多新数据采集和控制应用以及下一代电子产品测试的要求。

AXIe 是一种分层体系结构, 建立在 AdvancedTCA 标准 (PICMG3.0 和 3.4) 的基础上, 提供大型电路板、LAN、PCIe 和系统管理等特性。AXIe 仪器可在典型的机架堆叠式配置中与基于现有标准 PXI、LXI 和 IVI 的仪器实现集成。AXIe 具有较高的可扩展性, 可以使用 1 至 14 个插槽和 1 个或多个机箱来集成仪器, 甚至可以通过适配器使用嵌入式 PXI 或 CompactPCI 模块来集成系统。与 VXI 和 PXIe 总线技术相比, AXIe 可提供大电路板尺寸、功率输出、高效散热、高速灵活的数据通信架构, 以及 AdvancedTCA 标准的灵活性, 同时还 能与 AdvancedTCA 标准兼容。

## 1 AXIe1.0 基础体系结构及其关键技术<sup>[1]</sup>

基于 AdvancedTCA 的 AXIe1.0 标准适用于通用仪器, 并添加了核心触发功能、定时功能和高速本地总线。AXIe1.0 是在背板 1 区和 2 区连接器上实现上述功能的, 无需指定后面板连接器或使用模块或背板 3 区的接口。AXIe1.0 还针对特定应用领域进行扩展设计, 例如半导体测试 (AXIe3.1), 并包括关于模块后面板连接的规定。

AXIe 提供了很宽和快速的本地总线。这些较宽的本地总线可以提供一个非常快速的通道, 可将高速数据移至相邻数字信号处理模块, 从而在通过 PCIe 背板将数据传输到计算机之前对部分数据进行分流。对于像任意波形发生器、数字码型发生器或数字化仪模块, 能够通过本地总线分流这些数据, 并进行很高速率的数据传输, 以及方便地将数据传输到系统计算机。

AXIe 融合了 LAN 和 PCIe 两种数据通信架构, 千兆位 LAN 可提供标准协议, 用于 SCPI 通信的协议, 连接至计算机的 AXIe 背板的 PCIe 接口与 PXI 背板相同, 每个 PCIe G2 通道可提供 500MB 的数据带宽, 在计算机与仪器模块间提供高达 2.2 Gbit/s 的写入速率和 2.7 Gbit/s 的读出速率。

AXIe 总线结构如图 1 所示。

如图 1 所示, AXIe 总线包括了 AXIe 本地总线、触发总线, AXIe 时钟接口, CLK100、SYNC、STRIG 信号, PCI Express 参考时钟信号。

AXIe 本地总线用于相邻仪器模块之间数据高速传输, AXIe 本地总线对象除系统插槽外, 为 AXIe 相邻插槽数据快速传输提供差动信号对, 在每个插槽之间共有 18 个本地总线信号对, 此外, 在背板还可以选择 42 或 62 对用于扩展。

AXIe 触发总线 TRIG [0-11] 的显著特点是由 12 个 MLVDS 触发总线对所组成, 每对连接到 AXIe 背板的所有插槽, 触发总线与 AXIe 的时钟接口和本地总线使用 2 区的连接

收稿日期: 2014-02-28; 修回日期: 2014-04-10。

基金项目: 航空科学基金 (2011ZD03016)。

作者简介: 支超有 (1964-), 男, 陕西蓝田县人, 研究员, 硕士研究生, 主要从事航空工程试验及其测试技术方向的研究。

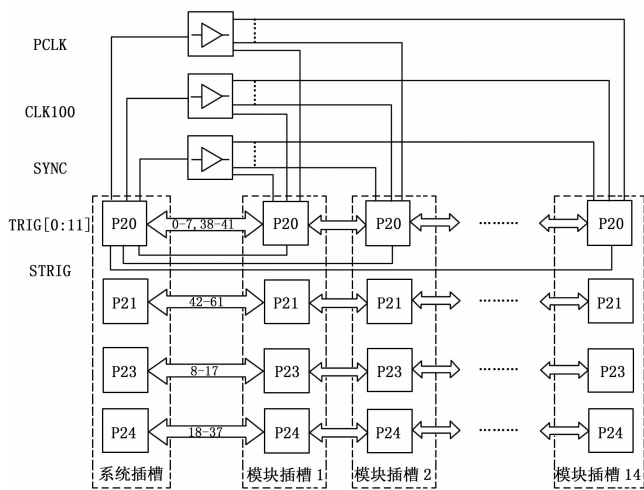


图 1 AXIe 总线结构

信号线所实现, 用于通道的扩展。

AXIe 时钟接口的显著特点是由星型时钟 (CLK100)、星型同步 (SYNC)、星型触发 (STRIG) 和 PCI Express 参考时钟 (FCLK) 信号组成, AXIe 的时钟接口使用 2 区的一些连接信号线所实现, 用于通道的扩展, 其中同步时钟、15 槽和 16 槽的数据传输用于 AdvancedTCA。

时钟 (CLK100) 为星型结构, 是差动 100 MHz 的时钟信号, 通过背板从系统插槽连接到仪器模块插槽; 同步 (SYNC) 也为星型结构, 是差动触发信号, 通过背板从系统插槽连接到仪器模块插槽, 时钟 (CLK100) 和同步 (SYNC) 信号源为系统插槽。触发 (STRIG) 为双向的触发信号, 同样为星型结构, 用于系统插槽和其它仪器模块之间的信号连接。

AXIe 背板提供了 PCI Express 分布式参考时钟 (FCLK), 该时钟信号从系统插槽连接到所有其它仪器插槽。

## 2 AXIe2.0 软件规范<sup>[2]</sup>

AXIe 2.0 定义了用于支持 AXIe 1.0 体系结构的软件规范, 以便满足通用测试的模块化仪器可扩展平台, 该体系汲取了 VXI、PXI 和 LXI 开放式仪器平台的优点。

基于 PCIe 的 AXIe 仪器模块可像 PCIe 硬件器件一样充当控制计算机, 其工作方式与 PXI 仪器模块一样。基于 LAN 的 AXIe 仪器模块可像网络节点一样充当控制计算机, 其工作方式与 LXI 仪器相同。所有这些仪器均能使用符合 IVI 标准、可在所有应用程序开发环境中运行的驱动程序。

AXIe 2.0 软件规范说明了 AXIe 机箱、系统模块和仪器模块软件需求, 这些机箱和模块符合 AXIe 1.0 硬件体系规范。像 AXIe 1.0 硬件规范是建立在 AdvancedTCA 规范基础上一, AXIe 2.0 软件规范是建立在 PXI 软件规范基础之上, AXIe 软件本质与 PXI 软件规范 PXI-2 和 PXI Express 软件规范 PXI-6 相一致, 以便更好地完成 PXI 和 AXIe 组件的集成。

AXIe 模块结构目的在于提供可扩展的结构, 可扩展的焦点在于满足特定的市场需求而不是规范的制定。AXIe 2.0 软件规范最大限度地充分利用普遍使用的 PXI 规范, 在尽可能的情况下, AXIe 标准直接使用 PXI 软件规范, 以便有利于系统的集成、升级和可重用。此外, AXIe2.0 软件规范还包含了必要的功能, 这些功能 PXI 规范中所没有, 且不与 PXI 规范

发生冲突。

正如在本文档中描述的, PXISA 为软件客户定义保留了背板触发信号, AXIe 2.0 尽可能地保留并扩展了 AXIe 触发信号。PXI 的多值计算软件规范 PXI-8 定义了共享存储器和基于 CPU 的非透明桥通讯的标准协议, AXIe 2.0 保留了该项功能。AXIe2.0 软件规范体系结构如图 2 所示。

在 AXIe 测试总线中, 要求每一仪器模块提供 IVI 仪器驱动程序, 以便方便地进行系统的集成和开发测试软件。IVI 定义了 3 种仪器驱动程序:

IVI-C 仪器驱动程序提供了符合 C 语言动态链接库形式的仪器驱动程序 (即 C DLL), IVI-C 标准依照 VXI 即插即用仪器驱动程序 (VXI plug & play), 以及包括一些公共应用功能。

IVI-COM 仪器驱动程序提供了 COM 类型库和 .NET 互换组件, 可方便地从 .NET 环境进行访问, 以及从像 LabVIEW 和 Microsoft Visual Basic 环境进行访问。

IVI.NET 仪器驱动程序提供了与 .NET 具有良好兼容性的仪器接口控制方法, 尽管 IVI-COM 接口可以满足应用要求, 但 IVI.NET 仪器驱动程序提供了具有 .NET 本质的特性, 如允许应用程序更容易、灵活处理像集合、枚举复数等类型数据。

上述任意一种的 IVI 仪器驱动程序就可以满足 AXIe 设备驱动的需要。

AXIe-2 规范中要求每一仪器模块提供 IVI 仪器驱动程序, 并且遵守 PXI 系统对仪器驱动程序的要求。为了支持 AXIe 仪器系统, 仪器模块必须提供以下程序或文件:

设备模块驱动程序—该模块驱动程序在 PXI 中定义, 可以在系统资源管理中进行查看和检查。

设备描述文件—在 PXI 中定义作为可选项, 该文件允许仪器模块供应商提供关于仪器的描述。

核心驱动程序—在 PXI 或 AXIe 并未明确要求该驱动程序, 但该程序具有很强的实用性, 这是由于必须在 Windows 操作系统中安装核心驱动程序, 以便保证与 PCI Express 设备的通讯。

大部分的 VISA 库提供了核心驱动程序和 PXI 外设模块驱动程序, 此外, 符合 PXI 仪器规范的组件模块可以满足 AXIe 的需求。

使用 VISA 核心驱动程序的困难就是很难提供硬件特性的说明, 但这些对于优化 DMA 数据传输或其它硬件操作却是必须的。为了满足这方面的要求, IVI 基金会定义了 VISA 插入接口规范 (IVI-6.3), 当该标准推广实施时, 供应商按照客户的 I/O 需要, 提供符合 VISA 库标准的低层的接口。

AXIe 系统最大限度地继承了 PXI 系统成果, 因此, 系统集成者可以方便地使用符合 PXI 规范的任何类型仪器模块, 保证了能够最大限度地利用 PXI 软件的优势完成 AXIe 软件的开发。

## 3 AXIe 3.1 半导体测试扩展<sup>[3]</sup>

AXIe 3.1 半导体测试扩展规范在电气结构中定义了系统控制器插槽和仪器模块插槽、背板标识、3 区背板连接器、以及触发和同步等。

AXIe 3.1 背板含有一个系统控制器插槽和多达 15 个仪器模块插槽, 系统控制器插槽总是在逻辑插槽 1 位置, 仪器模块插槽占用逻辑插槽 2 到逻辑插槽 15, 并且与先进电信运算结

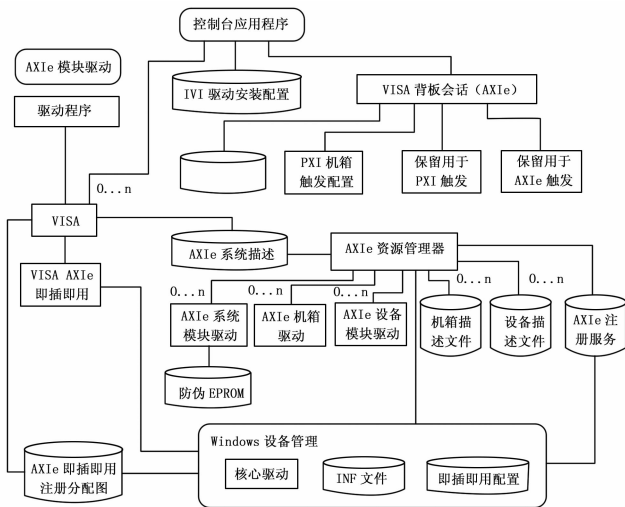


图 2 AXIe2.0 软件规范体系结构

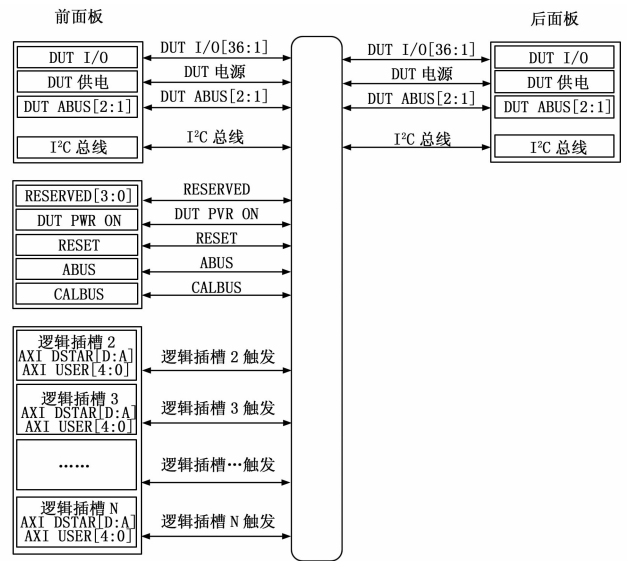


图 3 仪器插槽与被测试设备的信号组连接

构 ATCA (ATCA , Advanced Telecom Computing Architecture) 规范相一致, 背板区域 2 逻辑插槽的编号与物理编号保持一致, 这里需要指出的是: 物理编号符合先进电信运算结构 ATCA ATCA 或 AXIe 1.0 机箱的标号要求。

背板 3 区的系统插槽 (逻辑插槽 1) 是唯一与背板所有插槽和被测试设备 DUT (DUT, Device Under Test) 进行连接的插槽, 系统模块接口包括总线信号和点对点的触发信号, 被测试设备 DUT 接口信号提供了串行 I²C 总线, 电源线为被测试设备 DUT 负载提供满足要求的驱动, 被测试设备 DUT 模拟总线连接到区域 3 的模拟总线和 DUT 输入/输出信号端, 下图是系统插槽被测试设备 DUT 的信号组和 DUT 输入/输出信号连接示意图。

背板 3 区的仪器插槽 (逻辑插槽 2 到 16) 包括 2 组信号: 系统模块接口信号组和被测试设备 DUT 接口信号组。系统模块接口包括用于应用的总线信号和点对点的触发信号, 被测试设备 DUT 接口信号提供了串行 I²C 总线和 DUT 输入/输出信号, 在仪器插槽有 152 个 DUT 输入/输出信号, 下图是仪器插槽与被测试设备 DUT 的信号组和 DUT 输入/输出信号连接示意图。

在背板 2 区安装有串行 I²C 总线的 EEPROM, 用于系统模块中智能平台管理总线 IPMB (IPMB, Intelligent Platform Management Bus) 对其访问, 便于现场可更换单元 FRU (FRU, Field Replaceable Unit) 的使用。

3 区背板使用符合高密度和高速信号集成 VHDM (VHDM, Very High Density Metric) 标准的各种类型连接器, 考虑到背板仪器插槽的数量, 系统插槽的连接器包含了用于资源触发的点对点连接等多种形式。

AXIe3.1 在 AXIe1.0 的基础上针对特定应用领域进行扩展设计, 提供了触发和同步资源, 用于半导体测试, 增加了双向差分星形触发、用户定义的同步信号、支持板卡负载及现场校正, 并包括模块后面板连接的规定和 ATCA 3 区的接口。

四条差动星形—分布式触发信号对 (DSTAR 到 DSTARD), 连接每一仪器插槽和系统插槽, 每一触发信号为双向差动 LVDS 信号对, 所有 DSTAR 信号对与其长度匹配, 其典型的使用方式是对多个模块进行独立触发, 并在仪器插槽进行监控。

五条差动星形—分布式用户同步信号对 (USER\_SYNC0 到 USER\_SYNC4), 连接每一仪器插槽和系统插槽, 用于系统定义仪器同步协议, 其潜在的使用方式包括机箱中的仪器模块的精确同步。

#### 4 结束语

AXIe 根据仪器和测试领域的需求对 AdvancedTCA 标准进行了扩展, 提供大型电路板、LAN、PCIe 和系统管理等特性。兼有高性能和分层标准架构的特点, 在标准的制定过程中充分考虑了对 PXI、LXI、GPIB 等标准的兼容性, 不仅适用于通用仪器, 并添加了核心触发功能、定时功能和高速本地总线, 可以方便地和 PXI、LXI 等设备集成, 可以达到更高的性能、更大的可裁剪性、更佳模块化、更大的灵活性、更高的速度, 从而大大减少开发成本, 因此具有较长的寿命周期<sup>[4]</sup>。

目前, 国际从事测试技术的许多厂家已经推出他们的 AXIe 总线机箱、仪器模块等产品, 特别在雷达天线、卫星、高能物理等需要大规模、多通道、高速数据采集测试方面, 已经获得成功的应用<sup>[5]</sup>。可以断定, 在未来的数十年内, AXIe 标准平台凭借其强大的性能和兼容性, 必将在航空、航天、通讯等测试测量领域获得广泛的应用<sup>[6]</sup>。

#### 参考文献:

[1] AXIe-1: Base Architecture Specification Revision 2. 0 [S]. September 5, 2013.  
 [2] AXIe 2.0: Base Software Specification Revision 1. 0 [S]. January 6, 2012.  
 [3] AXIe 3.1: Semiconductor Test Extension Revision 1. 0 [S]. June 30, 2010.  
 [4] 周志波, 王石记, 孟汉城. AXIe 标准研究 [J]. 计算机测量与控制, 2011, 19 (6): 1416-1413.  
 [5] Achieve High Speed, Multichannel Data Acquisition with the M9703A AXIe Digitizer apnote. [EB/OL]. http://www.agilent.com/find/solutionspartners, 2013.  
 [6] 彭刚锋, 崔强, 王国东. 新一代测试总线标准 AXIe 综述 [J]. 测控技术, 2012, 31 (7): 6-9.