

# 基于 LVDS 和 68013A 的数据控制传输系统设计

范旭东, 沈三民, 刘建梁, 刘文怡

(中北大学 电子测试技术国家重点实验室 仪器科学与动态测试教育部重点实验室, 太原 030051)

**摘要:** 为实现某弹载存储系统数据的远距离、高速传输, 介绍了一种以 FPGA 为控制核心, LVDS 芯片组和 68013A 作为受控对象的数据控制传输系统; 着重讨论了 LVDS 硬件接口电路设计和 68013A 的固件设计; 某弹载系统实际应用表明, 该系统运行稳定可靠, 满足任务要求。

**关键词:** FPGA; LVDS; 68013A; 控制传输系统

## Design of Data Control and Transmission System Based on LVDS and 68013A

Fan Xudong, Shen Sanmin, Liu Jianliang, Liu Wenyi

(Ministry of Education, State Key Laboratory For Electronic Measurement Technology, Ministerial Key Laboratory of Instrumentation Science & Dynamic Measurement, North University of China, Taiyuan 030051, China)

**Abstract:** To achieve onboard remote data storage systems, high-speed transmission, this paper designed a FPGA as control core, LVDS chipsets and 68013A as a controlled object data control transmission systems. Focused on the LVDS hardware interface circuit design and 68013A firmware design. A practical application shows onboard systems; the system is stable and reliable to meet mission requirements.

**Key words:** FPGA; LVDS; 68013A; data control and transmission system

## 0 引言

在火箭发射参数测试中, 弹载存储系统存储的温度、噪声及图像等信号为保证测试者安全, 需要远距离进行传输。其中, 图像信号通常含有较大的数据量, 对传输速率有较高要求<sup>[1]</sup>。低压差分信号 LVDS 以其高速传输速率、低功耗和低电磁辐射等特性成为解决远距离、高速传输的优选方案。采集到的数据是通过串行口、并行口或内部总线等与计算机连接的, 但他们都有一个共同的缺点, 即安装不方便, 灵活性受到限制。而 USB 总线以其高速传输速率、支持热插拔及无需外接电源等优点成为替代 PCI 总线或 RS232 串行总线的最佳选择<sup>[2]</sup>。本文提出的控制传输系统, 能够在 200 m 距离上, 以平衡电缆作为传输介质, 实现 120 Mbps 的数据传输速率。

## 1 系统方案设计

该系统主要实现弹载存储系统中数据的远程、高速传输。该系统由 FPGA 主控模块、LVDS 收发模块及 USB2.0 通信模块组成, 系统框图如图 1 所示。

在系统逻辑设计中, 选用 Xilinx 公司的 Virtex-II 系列的 XC2V250 作为系统主控单元。选用 VHDL 作为硬件描述语言, 将各位并初始化各模块, 每个通道中的串化器和解串器锁定成功后, 主控芯片 FPGA 处于等待命令状态。计算机下发读数命令, 68013A 使能 PA0 管脚, 使其电平由低变高, FPGA 检测到该变换并通过命令通道把命令写入串化器发送到弹

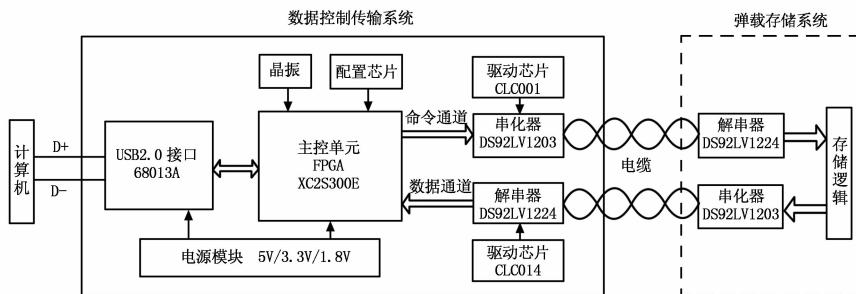


图 1 数据控制传输系统框图

载存储系统。弹载存储系统响应读数命令, 把所存储的数据通过数据通道回到 FPGA, FPGA 把数据写入 68013A 的 FIFO 中, 由 68013A 传输到计算机进行分析处理。需要注意的是命令通道中命令方向由数据控制传输系统中的串化器指向弹载存储系统中的解串器, 数据通道中的数据则相反。系统命令发送状态转换如图 2 所示。

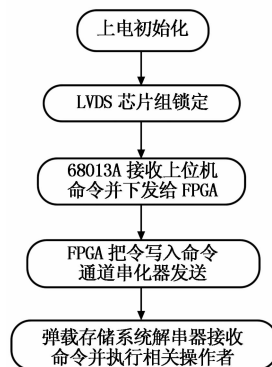


图 2 系统命令发送状态转换

收稿日期: 2013-11-09; 修回日期: 2014-01-15。

基金项目: 国家自然科学基金(51275491)。

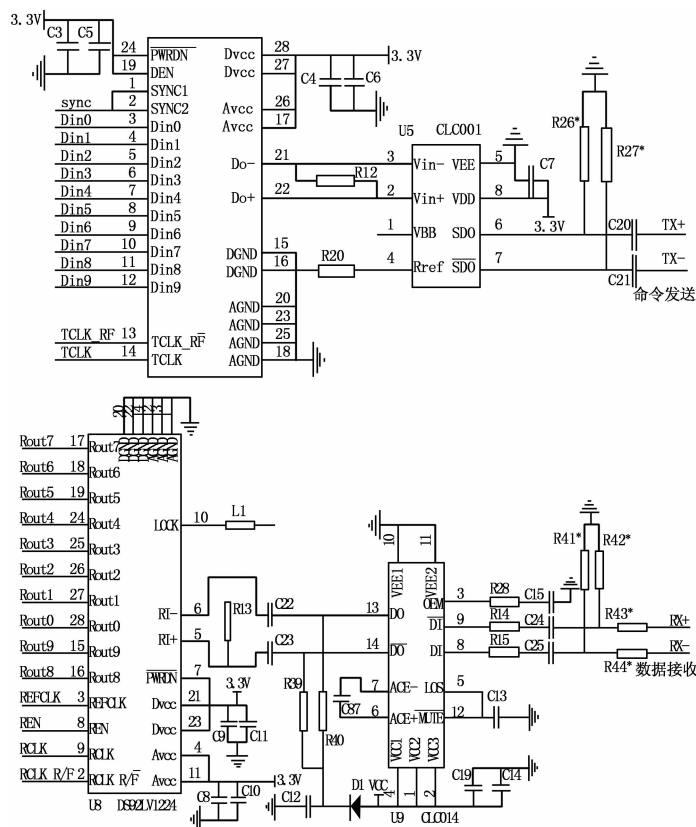
作者简介: 范旭东(1989-), 男, 山西省临汾市人, 在读研究生, 主要从事电路系统检测与诊断技术方向的研究。

## 2 硬件电路设计

### 2.1 LVDS接口电路设计

该设计系统设计要求数据传输速率 100 Mbps, 传输距离 200 m。LVDS 并不支持数据远距离传输, 因此如何匹配传输速率和传输距离成为本设计的关键。尽管 FPGA 的 I/O 口支持 LVDS 差分信号标准, 但是驱动能力有限, 并且在接收端很难提取到同步时钟, 因此对远距离传输需用专门的 LVDS 收发芯片。在本设计中选用美国国家半导体公司推出的 10 位总线型低压差分信号芯片组 DS92LV1023 和 DS92LV1224。其中 DS92LV1023 是可将并行 10 位 CMOS/TTL 转换为具有内嵌时钟的高速串行差分数据流的串化器, DS92LV1224 则是接收该差分数据流并将它们转换为并行数据的解串器<sup>[3]</sup>。

在发送端采用串化器 DS92LV203 配合使用高速驱动器 CLC001 的方式来增强发送端的信号。考虑到在双绞线传输上趋肤效应和介电损耗等方面对信号的影响, 电路设计在发送端采用预加重 (PE/DE) 技术, 使在发送端传出的传输信号可以将信号高频分量的幅值适当地放大, 用来抵消在传输线的衰减。在接收端采用解串器 DS92LV1224 配合使用自适应均衡器 CLC014 的方式补偿长线传输中信号的损耗。此外, 为消除平衡电缆上信号的反射, 在接收端接 100Ω 的终端匹配电阻, 保证信号传输的可靠性<sup>[4]</sup>。LVDS 接口端硬件电路图如图 3 所示。



求操作；(3) 若发现 USB 空闲置位，则调用 TD\_Suspend() 挂起函数，直到出现 USB 远程唤醒信号，调用 TD\_Resume() 函数，内核唤醒重新进入 while 循环<sup>[5]</sup>。

为简化固件编程，Cypress 为用户开发 FX2 提供了一个固件函数库 Ezusb.lib 和固件编程框架 Framework。在此基础上，对于一般的固件开发，用户只需修改少量即可，用户不必在熟悉 USB 协议、FIRMWARE 编程上花费太多时间，大大简化了固件的开发过程。在本设计中需要修改的函数包括：(1) 初始化函数 TD\_Init()，上电后执行一次。在这个函数里，完成初始化的配置工作，如时钟频率、工作模式、端点配置、端口使能等；(2) 由于 68013A 要响应计算机下发的读数命令，因此在这里还需要厂商请求函数，来使能 PA0 管脚。另外，68013A 工作在 Slave FIFO 模式下，不需要 8051 内核参与，用户任务函数 TD\_Poll() 函数代码为空。TD\_Init() 函数、DR\_VendorCmd(Void) 函数部分代码及注释如下：

```
void TD_Init( void )
{
    CPUCS = 0x12; //CPU 工作时钟设置 48MHz
    IFCONFIG = 0xe3; //使用外部时钟,Slave FIFO 模式
    OEA |= 0x01; //使能 PA0 口
    PA0 = 0;
    SYNCDELAY;
    EP2CFG = 0xe8; //设定为四缓冲,每个缓冲区大小为 512 字节
    .....
}

BOOL DR_VendorCmd( void )
{
    switch (SETUPDAT[1])
    {
        case VEND_RSTDEVICE: //启动数据传输
        {
            EP0BCH = 0;
            EP0BCL = 0;
            PA0 = 1; //PA0 口置高
            EP0CS |= bmHSDNAK;
            break;
        }
        .....
    }
}
```

(上接第 1946 页)

训练，平台的体系结构、相关的关键技术、软件工具以及硬件设备等方面均需要进一步的研究。

#### 参考文献：

- [1] 胡小强. 虚拟现实技术基础与应用 [M]. 北京：北京邮电大学出版社，2009：35—37.
- [2] 丁俊杰，米双山，等. 机械设备虚拟维修样机在虚拟环境中的实时移动 [J]. 计算机测量与控制，2011，19 (12)：3075—3079.
- [3] 卢忠诚，李翔，朱代祥. 外军虚拟实验（训练）技术与装备发展研究 [R]. 中国国防科学技术报告. 2008. 12：71—129.
- [4] 袁华. 训练模拟系统发展现状及启示 [J]. 国防科技，2009

## 4 实验结果分析

在实际测试中，数据控制传输系统通过 200 m 长的平衡电缆对弹载存储系统进行控制。弹载存储系统存储逻辑中存储的测试台发送的数据为以 05 0C DF 为帧头，EB 90 为帧尾的 16 进制递增数。计算机终端显示的数据控制传输系统接收到的递增数如图 5 所示。测试结果表明，接收数据正确无误，满足任务要求。

000007F5H	05	0C	DF	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F
00000805H	10	11	12	13	14	15	16	17	18	19	1A	1B	1C	1D	1E	1F
00000815H	20	21	22	23	24	25	26	27	28	29	2A	2B	2C	2D	2E	2F
00000825H	30	31	32	33	34	35	36	37	38	39	3A	3B	3C	3D	3E	3F
00000835H	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F
00000845H	50	51	52	53	54	55	56	57	58	59	5A	5B	5C	5D	5E	5F
00000855H	60	61	62	63	64	65	66	67	68	69	6A	6B	6C	6D	6E	6F
00000865H	70	71	72	73	74	75	76	77	78	79	7A	7B	7C	7D	7E	7F
00000875H	80	81	82	83	84	85	86	87	88	89	8A	8B	8C	8D	8E	8F
00000885H	90	91	92	93	94	95	96	97	98	99	9A	9B	9C	9D	9E	9F
00000895H	0A	01	A2	A3	A4	A5	A6	A7	A8	A9	AA	AB	AC	AD	AE	AF
000008A5H	B0	B1	B2	B3	B4	B5	B6	B7	B8	B9	BA	BB	BC	BD	BE	BF
000008B5H	C0	C1	C2	C3	C4	C5	C6	C7	C8	C9	CA	CB	CC	CD	CE	CF
000008C5H	D0	DA	D2	D3	D4	D5	D6	D7	D8	D9	DA	DB	DC	DD	DE	DF
000008D5H	E0	E1	E2	E3	E4	E5	E6	E7	E8	E9	EA	EB	EC	ED	EE	EF
000008E5H	F0	F1	F2	F3	F4	F5	F6	F7	F8	F9	00	29	D5	08	EB	90

图 5 计算机显示系统传输的递增数

## 5 结论

本文围绕对弹载存储系统的远距离控制和数据高速传输展开研究，提出了以 FPGA 为控制核心，LVDS 芯片组和 68013A 作为受控对象的数据控制传输系统。测试结果表明系统工作稳定，性能可靠，具有一定的实用性。

#### 参考文献：

- [1] 张文栋. 存储测试系统的设计理论及其应用 [M]. 北京：高等教育出版社，2002.
- [2] 任家富. 数据采集与总线技术 [M]. 北京：北京航空航天大学出版社，2008.
- [3] 来为国. 10 位 BLVDS 串化器 DS92LV1023 和解串器 DS92LV1224 的原理及应用 [J]. 国外电子元器件，2008，(8)：45—47.
- [4] 史玉健，任勇峰，李景辉，等. 基于 Flash 的高速数据记录器的研究与设计 [J]. 计算机测量与控制，2011，19 (12).
- [5] 钱峰. EZ—USB+FX2 单片机原理、编程及应用 [M]. 北京：北京航空航天大学出版社，2006.

(1)：62—65.

- [5] 王上军，时和平，窦云杰. 某装备虚拟维修训练系统设计与实现 [J]. 兵工自动化，2009，28 (9)：11—14.
- [6] 方传磊，苏群星，等. 导弹装备虚拟维修训练系统通用平台 [J]. 计算机工程，2009，35 (3)：274—277.
- [7] 李成景，王洁，肖强明，等. 三维视景仿真的包围盒碰撞检测算法优化 [J]. 电视技术，2011，35 (17)：122—125.
- [8] 王伟，马峻，刘伟. 基于 OBB 包围盒的碰撞检测研究与应用 [J]. 计算机仿真，2009，26 (9)：180—183.
- [9] 王锐，等. OpenSceneGraph 三维渲染引擎设计与实践 [M]. 北京：清华大学出版社，2009，11.