

基于双处理器的小型无人机飞行控制平台设计

张小林¹, 陈浩², 赵晨²

(1. 西北工业大学 第 365 研究所, 西安 710065; 2. 西北工业大学, 西安 710072)

摘要: 针对传统的基于单处理器的飞行控制平台处理速度慢、解算精度低的不足, 开发了一种基于 ARM 微处理器和 DSP 芯片双 CPU 架构的小型无人机飞行控制平台; 描述了该平台的体系结构及各部分实现, 给出了关键技术解决方法; 通过搭建地面实时仿真环境, 对 GPS 地速与空速、刹车控制量及反馈量等进行仿真, 结果表明, 飞控平台的处理速度和解算精度大大提高, 满足系统控制要求, 具有较好的实用性。

关键词: 无人机; 飞行控制平台; 双 CPU; ARM; DSP

Design of Flight Control Platform for Small UAV Based on Dual-processor

Zhang Xiaolin¹, Chen Hao², Zhao Chen²

(1. No. 365 Research Institute, Northwestern Polytechnical University, Xi'an 710065, China;

2. Northwestern Polytechnical University, Xi'an 710072, China)

Abstract: In this article, a flight control platform for small UAV based on ARM microprocessor and DSP chip is developed aiming at the problem of low processing speed and accuracy of traditional flight control platform using single processor. The architecture of the platform and solutions of the key technology are described. The GPS ground speed, airspeed, brake control volume, and feedback volume have been simulated by building the ground real-time simulation environment. The simulation results have proved that the speed and accuracy of flight control platform is improved greatly which can meet the requirement of system control and is pretty practical.

Key words: UAV; flight control platform; double CPU; ARM; DSP

0 引言

无人机是一种由动力驱动、机上无人驾驶、可重复使用的航空器的简称。具有低成本、低损耗、零伤亡、可重复使用和高机动等诸多优势, 能完成各种高难度任务, 被广泛应用于军用民用领域。随着无人机技术的进一步发展, 对无人机飞行控制系统也提出了更高的要求^[1]。

目前的无人机飞行控制平台大致可以分成三大类: 以工控机为核心的飞行控制平台; 以单片机、数字信号处理器 (DSP) 为核心的飞行控制平台; 以专用嵌入式微处理器为核心的飞行控制平台^[2]。以 PC104 工控机为核心的飞控平台配套资源丰富、可靠性高, 但体积大、功耗大。基于 ARM 的飞控平台虽然成本低、体积小、接口资源丰富, 控制能力强, 但数据解算能力弱。采用 DSP 为核心处理芯片的飞控平台虽运算能力强, 但控制能力相对较弱^[3]。

综合考虑 ARM 的控制和事务调度能力、DSP 的运算能力, 本文研究了一种基于 ARM+DSP 双核处理器的飞行控制平台。ARM (S3C2440) 作为主处理器, 负责任务管理、外部接口通信, 运行嵌入式操作系统; 而 DSP (TMS320F2812) 作为从处理器, 负责快速的数据运算处理, 两个处理器之间通过双端口 RAM 进行交互, 充分发挥了双处理器的优势, 大大提高了飞控计算机的处理速度和解算精度。

1 系统工作原理

飞控平台主要完成的功能有: ①对传感器采集来的信号进行调理、转换送入主控制器; ②对采集来的数据分析, 进行控制律解算; ③将解算出的姿态角等控制量送入舵机, 保证无人机的平稳飞行。

飞控平台的总体设计框图如图 1 所示。平台采用 SAMSUNG

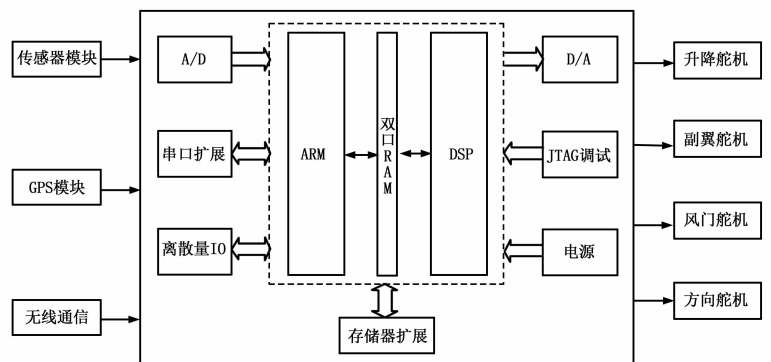


图 1 系统总体设计框图

公司的 ARM9 处理器 S3C2440 作为主处理器, 主频可达 400 MHz, 外扩 64 MB 的 SDRAM 作为内存; 选用 TI 公司的 DSP 处理器 TMS320F2812 为从处理器, 主频 150 MHz, 片内 Flash 为 128 K。A/D、D/A 模块完成模拟量与数字量的转换, 8 路串口通信可完成 RS232、RS422、RS485 不同标准的通信, 30 路离散量 I/O 可设置输入输出, 留有一个 JTAG 调试接口。

2 系统设计

本节主要介绍飞控平台的系统设计, 包括硬件设计和软件设

收稿日期: 2013-12-16; 修回日期: 2014-01-29。

基金项目: 国家 863-705 基金资助项目 (2010AA1071)。

作者简介: 张小林 (1964-), 男, 陕西西安人, 研究员, 主要从事无人机机体及飞行控制系统方向的研究。

计。硬件设计包括 A/D 转换电路、D/A 转换电路、串口扩展模块；软件设计包括 S3C2440 程序设计、DSP2812 程序设计。

2.1 A/D 转换电路

ARM 芯片需要数字信号的输入，传感器输出的模拟信号经滤波后，必须经过 A/D 转换才能作为输入。S3C2440 自带 8 路 A/D 通道，分辨率为 10 位，不能达到所要求指标，需要外接 A/D 模块。A/D 转换的芯片选取 AD7490 芯片，具有 16 路 A/D 通道，分辨率为 12 位。AD7490 通过 SPI 总线与 S3C2440 连接，MOSI 为 S3C2440 的数据输出，MISO 为 S3C2440 的数据输入，SCLK 为时钟信号，nSS0 为使能信号，由 S3C2440 控制。参考电压 REF_{in} 接 2.5 V，输入模拟电压范围为 0 V~REF_{in} 或 0 V~2REF_{in}。

若输入模拟量 U 超出 0 V~2REF_{in} 则需要 AD7490 前加上调理电路，使输入模拟量满足 AD7490 的输入要求。调理电路的衰减系数由 AD7490 的控制寄存器 RANGE 位所决定。当 RANGE=0 时，衰减系数为 4，当 RANGE=1 时，衰减系数为 8。AD7490 的输入信号 U_m 与输入模拟量 U 的关系。

$$U_m = \frac{U}{4 \times (1 + RANGE)} + \frac{REF_{in}}{1 + RANGE} \quad (1)$$

2.2 D/A 转换电路

经过 DSP2812 进行解算后，需要一个 D/A 转换电路输出模拟量来控制执行机构。D/A 转换芯片选用 AD5628，具有 8 路 D/A 通道，分辨率为 12 位。为确保输出信号不失真，D/A 芯片与 A/D 芯片都为 12 位。输出电平信号的范围为 0~5 V。AD5628 与 DSP2812 通过 SPI 总线连接。

2.3 串口扩展电路

无人机的飞控平台需要多个通信接口，与地面站的通信，传感器的串口输入等。为满足通信需求，飞控平台至少需要 6 个串口，工作方式分别为 RS422、RS485、RS232。而 S3C2440 只有 3 个串口，不能满足设计需求，选用 TL16C754 芯片进行串口扩展。TL16C754 是 TI 公司生产的 4 通道异步收发器集成芯片。数据传输率最高可达 3 Mbps，可选择 DMA 和 FIFO 模式，在 FIFO 模式下，每个发送器和接收器均带有 64 字节的 FIFO 缓冲。

原理图如图 2 所示，S3C2440 的地址线 (LADDR0 - LADDR2)、8 位数据线 (D0 - D7)、以及读写信号线分别与 TL16C754 的选择片内寄存器的 3 位地址线、8 位数据线 (D0 - D7) 和读写信号线连接；TL16C754 的四个串行通道的片选信号 (CSA、CSB、CSC、CSD) 由译码器产生，对片选信号进行控制；四通道的中断信号 (INTA、INTB、INTC、INTD) 经门电路后与 S3C2440 的一个外部中断连接。

2.4 S3C2440 程序设计流程

S3C2440 运行 LINUX 系统，需要先移植 Bootloader，然后对内核进行移植裁剪，最后移植根文件系统，最后进行驱动程序的编写。S3C2440 主要完成的任务包括 A/D 转换、串口扩展通信、通过双口 RAM 与 DSP 通信。驱动程序编写主要有字符设备的驱动，以及双口 RAM 驱动。软件流程如图 3(a) 所示。

2.5 DSP2812 程序设计流程

DSP 主要完成的任务有控制律解算、D/A 转换、控制量输出功能。所以要完成控制律解算的程序实现，D/A 转换的驱动程序编写、以及双口 RAM 的数据读取程序实现。DSP 软件流程如图 3 (b) 所示。

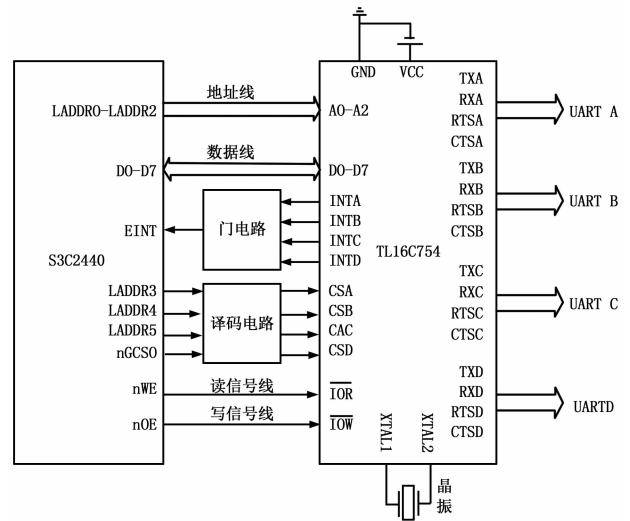


图 2 S3C2440 与 TL16C754 连接图

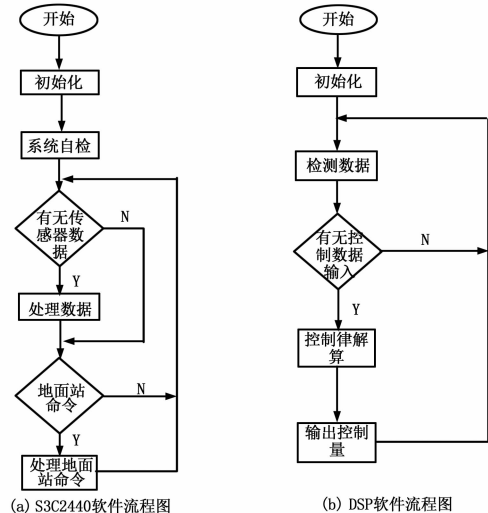


图 3 软件流程图

3 关键技术解决

在双处理器的飞行控制平台中，关键技术有双处理器之间通信以及信号的滤波处理。

3.1 双处理器之间的通信

飞控平台采用双 CPU 架构，采用双端口 RAM 芯片 IDT7028L 作为 ARM 与 DSP 的共享存储器，实现双处理器间的通信。双处理器与 IDT7028L 的接口电路如图 4 所示。

对于双处理器间的通信主要有访问冲突和通信协议制定两方面内容需要解决。

IDT7028L 允许两个 CPU 同时读取任何存储单元，但不允许同时写或一读写同一地址单元，否则就会发生错误。IDT7028L 有三种仲裁方式防止对同一地址的读写冲突，包括硬件仲裁、中断仲裁和令牌仲裁。硬件仲裁与令牌仲裁不能满足数据交换的实时性要求，所以本飞行控制平台采用 IDT7028L 的中断功能来防止访问冲突。用户使用中断功能，那么双口每一端将会被分配一个存储单元作为中断信箱，最高位存储单元 FFFF 为右端口的中断信箱，次高地址 FFFE 为左端

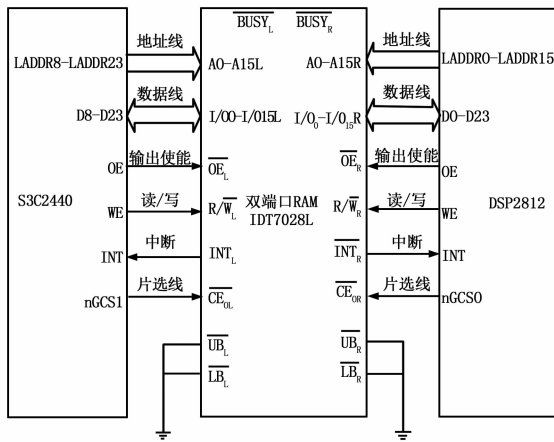


图 4 处理器与双口 RAM 的连接

口中断信箱。当右端口将数据写入 FFFE (左端中断信箱) 时, 左端口的中断信号 \overline{INT} 管脚置为低电平, 当左端读取数据后, 将清除中断信号; 左端向右端写数据时与此一样。当不使用中断功能时, FFFF 和 FFFE 作为双口 RAM 的普通内存单元使用。

S3C2440 与 DSP2812 进行通信时需要遵循最小化原则, 即在保证系统所需信息量的前提下, 交换的数据量尽可能少, 数据格式尽可能简单。选取信息长度为 32 个字节, 包含 1 个字节的帧头, 1 个字节的帧尾, 有效信息为 30 个字节, 即可满足系统的需求。

3.2 滤波算法实现

在采集来的信号中往往存在许多噪声, 所以在使用信号之前要对信号进行滤波操作, 滤波的实现可以通过硬件实现和软件算法实现。硬件实现往往效果不太明显, 只能达到抗干扰的效果, 所以软件算法滤波就显得很重要。

本文采用的滤波算法是利用本次测量值与前 4 次的测量值所占比重不同来达到削弱噪声的目的。本次测量值为 $H(i)$, 前 4 次测量值为 $H(i-1)$, $H(i-2)$, $H(i-3)$, $H(i-4)$ 。滤波后的结果为 H :

$$H = \frac{H(i) + 3H(i-1) + 2H(i-2) + 2H(i-3) + 2H(i-4)}{10}$$

利用上述算法, 使得本次测量值仅占 1/10, 从而可以大大削弱噪声。

4 仿真结果

为了对平台进行仿真验证, 采用接近真实的飞行模拟平台, 进行了实时仿真试验。

实时仿真系统包括仿真主机、仿真目标机和仿真电缆, 仿真主机为普通台式计算机; 仿真目标机为便携式工控机, 仿真电缆用于连接飞机和仿真机。其原理如图 5 所示。

仿真主机是构建无人机六自由度模型的平台, 同时也作为视景计算机进行仿真数据的实时显示。在仿真主机中构建好的仿真模型通过以太网下载到仿真目标机中, 仿真目标机 (通过 A/D) 采集舵机的反馈量, 经过模型解算后把飞机姿态、速度等飞行参数 (通过 D/A 或串口) 输出给飞行控制平台, 飞行控制平台计算控制量后输出控制舵机运动, 从而构成闭环综合仿真。

图 6 为 GPS 地速与空速曲线, 图 7 为左右刹车控制量、反馈量曲线。

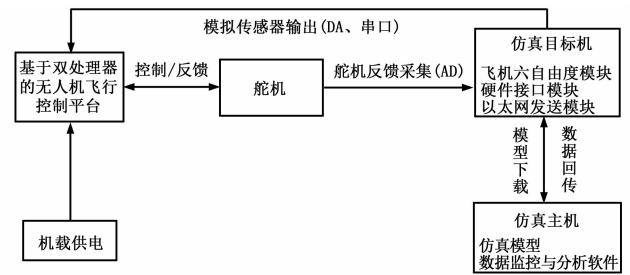


图 5 综合仿真原理图

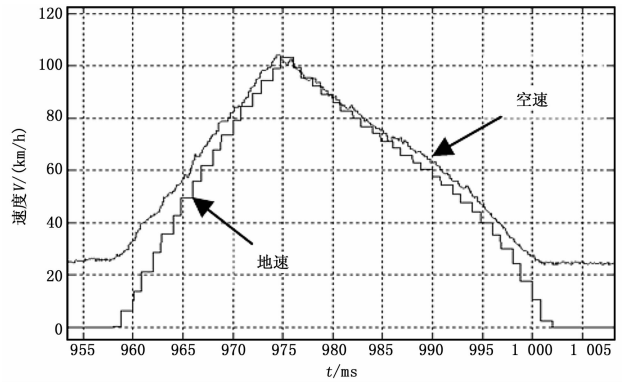


图 6 GPS 地速与空速曲线

空速的采集和解算值与 GPS 测量值表明, 飞控平台的采集精度满足指标的要求。

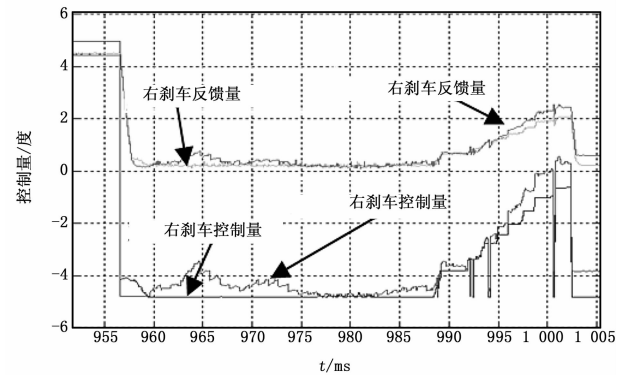


图 7 左右刹车控制量、反馈量曲线

控制量与刹车量的变化情况表明, 输入量通过解算的控制量与反馈信号具有良好的跟随性。

5 结论

本文研究了基于双处理器的飞行控制平台的设计过程, 采用双口 RAM 完成双处理器的数据交换。实践证明, 本方案合理可行, 综合了 ARM 和 DSP 的优点, 大大提高飞控计算机的处理速度和解算精度。

参考文献:

- [1] 张小林, 赵宇博. 新一代高性能无人机飞控系统的设计与研究 [J]. 计算机测量与控制, 2010, 18 (11): 2588-2590.
- [2] 张悦. 基于 ARM 处理器的无人机飞行控制计算机设计 [D]. 哈尔滨: 哈尔滨工程大学, 2007.
- [3] 杨小兵. 基于双 ARM 的飞控计算机核心系统的设计 [D]. 南京: 南京航空航天大学, 2012.